

SPIS OZNACZEŃ

- δI_{nt} – dryft temperaturowy prądu niezrównoważenia wzmacniacza w przeliczeniu na 1 °C
- δI_{pT} – dryft temperaturowy prądu polaryzacji wzmacniacza w przeliczeniu na 1 °C
- δU_{nt} – dryft czasowy napięcia niezrównoważenia w podanym okresie czasu
- δU_{nT} – dryft temperaturowy napięcia niezrównoważenia wzmacniacza w przeliczeniu na 1 °C
- ΔI_{nT} – zmiana prądu niezrównoważenia wzmacniacza wywołana zmianą temperatury otoczenia o ΔT
- ΔI_{p1T} oraz ΔI_{p2T} – zmiany odpowiednich prądów polaryzacji wzmacniacza I_{p1} oraz I_{p2} wywołane zmianą temperatury otoczenia o ΔT
- ΔR_T – zmiana rezystancji rezystora wywołana zmianą temperatury otoczenia o ΔT
- ΔR_t – zmiana rezystancji rezystora obserwowana w przedziale czasowym Δt
- ΔU_{nt} – zmiana napięcia niezrównoważenia wzmacniacza zaobserwowana w przedziale czasowym Δt
- ΔU_{nT} – zmiana napięcia niezrównoważenia wzmacniacza wywołana zmianą temperatury otoczenia o ΔT
- ΔU_{nw} – zmiana napięcia niezrównoważenia wzmacniacza wywołana zmianą napięcia wspólnego ΔU_{ws}
- ΔU_{nz} – zmiana napięcia niezrównoważenia wywołana zmianą napięcia zasilania ΔU_z
- ΔU_{oT} – zmiana napięcia odniesienia wywołana zmianą temperatury otoczenia o ΔT
- ΔU_{ot} – zmiana napięcia odniesienia zaobserwowana w przedziale czasowym Δt
- ΔU_{oU} – zmiana napięcia odniesienia wywołana zmianą napięcia zasilania ΔU_z
- I_n – wejściowy prąd niezrównoważenia wzmacniacza
- I_o – prąd źródła odniesienia
- I_{p1} – prąd polaryzacji wejścia nieinwersyjnego wzmacniacza
- I_{p2} – prąd polaryzacji wejścia inwersyjnego wzmacniacza
- I_{sp} – prąd szczytkowy w stanie otwartym przełącznika analogowego
- I_z – prąd zasilania
- K_U – wzmocnienie napięciowe
- N – liczba

- R_{op} – rezystancja w stanie otwartym przełącznika analogowego
 R_{pp} – rezystancja w stanie przewodzenia (zwarciowa) przełącznika analogowego
 R_{sw} – rezystancja dla napięcia wspólnego wzmacniacza
 R_{we} – rezystancja wejściowa
 R_{wy} – rezystancja wyjściowa
 Q – kwant sygnału wyjściowego przetwornika cyfrowo-analogowego
 t_{op} – czas opóźnienia przełączania przełącznika analogowego
 t_p – czas przetwarzania (pobierania próby) układu cyfrowego
 t_r – czas repetycji (kwantowania) układu cyfrowego
 U_o – napięcie źródła odniesienia
 U_r – różnicowe napięcie wejściowe wzmacniacza
 U_{sp} – napięcie szczytowe w stanie przewodzenia przełącznika analogowego
 U_w – wejściowe napięcie wspólne wzmacniacza
 U_{wy} – napięcie wyjściowe
 $\pm U_z$ – napięcia zasilania
 V – wielkość fizyczna
 $WTNZ$ – współczynnik tłumienia zmian napięcia zasilania wzmacniacza
 $WTSW$ – współczynnik tłumienia napięcia wspólnego wzmacniacza
 X, Y, Z – sygnał analogowy, sygnał cyfrowy

1. WSTĘP

W dobie dominacji układów mikroprocesorowych do budowy elektronicznych urządzeń i systemów automatyki, pomiarów oraz testowania powszechnie są stosowane elektroniczne przetworniki cyfrowo-analogowe. Przetworniki te przetwarzają z dużą dokładnością wypracowane w układach mikroprocesorowych sygnały cyfrowe na analogowe wartości napięć, prądów lub rezystancji, stosując elektroniczne przełączniki analogowe, zestawy precyzyjnych rezystorów, źródła sygnałów odniesienia oraz układy liniowe wzmacniaczy monolitycznych.

Bez przetworników cyfrowo-analogowych nie można realizować ciągłych sygnałów wyjściowych urządzeń automatyki oddziałujących na procesy przemysłowe, ani formować ciągłych sygnałów kontrolnych dla celów autotestowania systemów i urządzeń pomiarowych. Nie można też konstruować dokładnych symulatorów napięć, prądów oraz rezystancji niezbędnych dla mikroprocesorowych zestawów testowania różnorodnych przetworników i elementów pomiarowych, których wejściami muszą być bardzo dokładne, sterowane cyfrowo wartości wielkości elektrycznych.

W literaturze specjalistycznej [5, 13, 37, 57] brak jest opisu prostych metod analizy układów przetworników cyfrowo-analogowych stosujących przełączniki analogowe, źródła sygnałów odniesienia oraz wzmacniacze monolityczne. Odpowiednie metody analizy są niezbędne do określania dokładności układów elektronicznych służących do formowania sygnałów analogowych. Dlatego ważnym celem niniejszej pracy jest przedstawienie odpowiedniej metody analizy właściwości statycznych liniowych układów elektronicznych jakimi są przetworniki cyfrowo-analogowe. Bardzo ważnym osiągnięciem autora jest przedstawienie metody wspomaganiej komputerowo, która umożliwi dokładną analizę na wyrażeniach symbolicznych sygnałów i pozwala na łatwy analityczny opis jakie wielkości i czynniki wpływają na pracę wielowzmacniaczowego układu przetwornika cyfrowo-analogowego.

Właściwości dynamiczne przetworników cyfrowo-analogowych nie są omawiane w niniejszej pracy. Przetworniki te stosują wzmacniacze ze sprzężeniami zwrotnymi. Właściwości dynamiczne wzmacniaczy wynikające z teorii sprzężenia zwrotnego opisano w literaturze [4, 14, 19, 38].

Błędy odwzorowania sygnałów układów elektronicznych określa się, zazwyczaj przeprowadzając badanie wrażliwości tych sygnałów w danym układzie elektronicznym na różne czynniki zewnętrzne, takie jak temperatura, napięcie zasilania, upływ czasu.

Wpływ czynników zewnętrznych na sygnały układu elektronicznego stanowi wynikowy efekt oddziaływania tych czynników na poszczególne parametry różnych elementów elektronicznych zastosowanych w analizowanym układzie.

Należy zwrócić uwagę, że do budowy nowoczesnych układów elektronicznych przetwarzania sygnałów stosuje się odpowiednie technologie zapewniające formowanie elementów elektronicznych bardzo wysokiej jakości.

Właściwości układów przetwarzania sygnałów cyfrowych na sygnały analogowe można charakteryzować wrażliwością ich sygnałów wyjściowych na zmiany parametrów elementów układu elektronicznego. Ale sygnały układu elektronicznego oraz symulowane przez układ elektroniczny impedancje czy admitancje, są niczym innym jak napięciami lub prądami lub ilorazami tych wartości, występującymi na wyjściach wzmacniaczy zastosowanych w układzie. Tak więc, analiza parametrów statycznych układu elektronicznego sprowadza się do analizy napięć i prądów lub ich ilorazów występujących w danym układzie, traktowanych jako funkcje parametrów poszczególnych elementów zastosowanych w układzie.

Praca składa się z siedmiu rozdziałów. Rozdział pierwszy stanowi wstęp.

W rozdziale drugim opisano funkcje przetworników cyfrowo-analogowych, omówiono sygnały cyfrowe i ważniejsze sposoby kodowania sygnałów cyfrowych oraz przedstawiono właściwości źródeł sygnałów analogowych prądowych i napięciowych.

W rozdziale trzecim dokonano przeglądu najbardziej rozpowszechnionych układów przetworników cyfrowo-analogowych o wyjściach napięciowych i prądowych, przetworników z cyfrowo sterowaną konduktancją lub rezystancją na wejściu wzmacniacza, przetworników z cyfrowo sterowaną transmitancją drabinek rezystancyjnych oraz przetworników z cyfrowo sterowaną konduktancją lub rezystancją w obwodzie ujemnego sprzężenia zwrotnego wzmacniacza. Omówiono układy przetworników z cyfrowo sterowanymi dzielnikami napięcia, przetworniki z cyfrowo przełączanymi źródłami prądowymi o jednakowych wartościach oraz o wartościach wagowych. Przedstawiono także przetworniki z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów.

W rozdziale czwartym przedstawiono mało znane układy przetworników cyfrowo-analogowych zwanych cyfrowo sterowanymi symulatorami rezystancji. Omówiono symulatory rezystancji wykorzystujące układy wzmacniaczowe konwerterów lub inwerterów impedancji znanych z teorii aktywnych elektrycznych układów liniowych. Przedstawiono także, opracowany przez autora, przykład symulatora rezystancji wykorzystującego układy wzmacniaczowe z cyfrowo sterowanym wzmocnieniem sygnału prądowego wymuszanego na zaciskach symulatora.

W rozdziale piątym oraz w Dodatkach podano opisy ważniejszych parametrów elementów elektronicznych stosowanych w układach przetworników cyfrowo-analogowych. Przedstawiono schemat zastępczy wzmacniacza monolitycznego oraz określono jego parametry. Przedstawiono charakterystykę grup wzmacniaczy monolitycznych i dokonano przeglądu parametrów najczęściej stosowanych typów wzmacniaczy. Dokonano przeglądu parametrów pozostałych elementów elektronicznych stosowanych w przetwornikach cyfrowo-analogowych takich jak: przełączniki sygnałów analogowych, dokładne rezystory oraz źródła napięć i prądów odniesienia.

W rozdziale szóstym przedstawiono schemat zastępczy układu elektrycznego ze wzmacniaczami oraz podano opis ogólny metody zerowych napięć wejściowych do analizy układu z wieloma wzmacniaczami. W rozdziale tym przedstawiono metodę zerowych napięć wejściowych z zastosowaniem zmodyfikowanej metody napięć węzłowych do analizy obwodów z wieloma wzmacniaczami.

W rozdziale siódmym przedstawiono dwa przykłady analizy układów przetworników cyfrowo-analogowych przy wykorzystaniu przedstawionej przez autora metody, stosując rachunek macierzowy dla wielkości symbolicznych i wykorzystując odpowiednie wspomagające programy komputerowe MATLAB i Symbolic Math Toolbox.

Przykłady te dokumentują, że zastosowana przez autora zmodyfikowana metoda napięć węzłowych wspomagana programami komputerowymi stanowi doskonałe narzędzie do analizy rozbudowanych elektronicznych układów wielowzmacniaczowych stosowanych w przetwornikach cyfrowo-analogowych.

Książka niniejsza jest przeznaczona dla szerokiego grona projektantów konstruktorów i użytkowników elektronicznych układów kondycjonowania i przetwarzania sygnałów analogowych oraz stanowi literaturę uzupełniającą dla studentów politechnik wydziałów informatycznych, elektrycznych i mechatronicznych.

2. PRZETWARZANIE CYFROWO-ANALOGOWE

2.1. Funkcje przetworników cyfrowo-analogowych

Zadaniem układów przetworników cyfrowo-analogowych jest przekształcanie sygnału cyfrowego na równoważny sygnał analogowy. Są to układy elektroniczne, które na podstawie informacji o charakterze cyfrowym, uzyskiwanych np. metodami techniki mikroprocesorowej formują sygnał analogowy w postaci dogodniejszej do interpretacji, oceny lub wizualizacji, a często w celu wykorzystania tego sygnału do sterowania procesami lub do testowania urządzeń pomiarowych wymagających cyfrowej symulacji sygnałów analogowych.

Cyfrowy sygnał wejściowy przetwornika odpowiednio koduje liczbę N_{we} , a analogowy sygnał wyjściowy reprezentuje tę liczbę w postaci analogowej:

$$X_{wy} = N_{we} Q \quad (2.1)$$

gdzie: Q – kwant analogowego sygnału wyjściowego.

Sygnały cyfrowe podawane na wejście przetwornika cyfrowo-analogowego mogą być zarówno szeregowy jak i równoległy oraz są wyrażone w odpowiednio dobranym kodzie. Sygnały szeregowy z reguły są przetwarzane na sygnały równoległe konieczne do sterowania przetwornikiem cyfrowo-analogowym. Tak więc, w omawianych przetwornikach stosuje się sygnały równoległe oraz różne rodzaje kodu dwójkowego.

Równanie opisujące charakterystykę przetwarzania przetwornika musi uwzględniać zastosowany kod sygnału wejściowego. Przykładowe równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu ułamkowego naturalnego dwójkowego wyrazi się wzorem:

$$X_{wy} = X_{max} (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \quad (2.2)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika

a_1, a_2, \dots, a_n – funkcje dwuwartościowe (współczynniki) określające stany poszczególnych bitów mogące przyjmować tylko dwie wartości 0 lub 1.

Współczynnik a_1 określa stan najbardziej znaczącego bitu (MSB – *most significant bit*), a współczynnik a_n określa stan najmniej znaczącego bitu (LSB – *least significant bit*) wejściowego sygnału cyfrowego. Zestaw wszystkich współczynników od a_1 do a_n nazywa się krótko bitami danej cyfry.

Przetwornik cyfrowo-analogowy wytwarza sygnał analogowy na podstawie zakodowanych informacji cyfrowych. Każdej wartości cyfrowej na wejściu przetwornika jest jednoznacznie przyporządkowana jedna wartość sygnału analogowego na wyjściu. Charakterystyka analogowego sygnału wyjściowego w funkcji zmian sygnału cyfrowego zawiera tylko skwantowane wartości analogowe odpo-

wiadające kolejnym wartościom cyfrowym na wejściu. Jest to więc charakterystyka nieciągła.

Badając tę charakterystykę statycznie, zadając kolejno wzrastające wartości sygnału cyfrowego, zauważymy, że minimalne zmiany wartości sygnału wyjściowego odpowiadają wartości najmniej znaczącego bitu – LSB. Przy pracy dynamicznej rzeczywistego układu przetwornika cyfrowo-analogowego mogą wystąpić na jego wyjściu znacznie większe zakłócenia, zwane szpilkowymi [37], dochodzące do wartości najbardziej znaczącego bitu – MSB, co wynika z opóźnień przełączania kolejnych wartości bitów. Przy pracy dynamicznej przetwornika, w celu uzyskania przebiegów sygnału wyjściowego o charakterze sygnału ciągłego, konieczne jest wprowadzenie filtracji sygnału wyjściowego filtrem dolnoprzepustowym.

Przetworniki cyfrowo-analogowe mogą mieć sygnały wyjściowe napięciowe lub prądowe jednokierunkowe zwane też unipolarnymi lub sygnały wyjściowe napięciowe lub prądowe dwukierunkowe zwane bipolarnymi. Realizacja sygnału wyjściowego dwukierunkowego wymaga zastosowania odpowiedniego kodowania wejściowego sygnału cyfrowego.

Przetworniki cyfrowo-analogowe, których wielkością wyjściową jest impedancja, zwane często symulatorami impedancji, mogą formować sygnał zarówno dodatniej jak i ujemnej impedancji. Przy symulowaniu dodatniej impedancji mówimy o inwerterze dodatnio impedancyjnym, a przy symulowaniu ujemnej impedancji mówimy o inwerterze ujemno impedancyjnym [47]. Autorowi nie są znane ani potrzeby, ani przykłady realizacji przetwornika cyfrowo-analogowego z wyjściem impedancji o zmienianym znaku z dodatniego na ujemny, chociaż w układach wielowzmocniaczowych istnieje możliwość takiej realizacji.

2.2. Kody cyfrowe

Sygnały cyfrowe są reprezentowane przez odpowiednie kody cyfrowe, stanowiące uporządkowane zbiory funkcji dwuwartościowych, z których każda może przyjmować tylko jedną z dwu różnych wartości: zero (0) lub jeden (1). Funkcje dwuwartościowe są często zwane stanami logicznymi przypisywanymi poszczególnym bitom w zapisie sygnału cyfrowego, lub przypisywanymi poszczególnym równoległym wejściom sygnałów dyskretnych przetwornika.

W fizycznym układzie przetwornika z określonymi stanem logicznym na wejściu, wiąże się obecność lub nieobecność ustalonego poziomu napięcia najczęściej odniesionego do wspólnego punktu wejścia cyfrowego zwanego w gwarze technicznej „zerem cyfrowym” lub „masą cyfrową” oraz „common” w piśmiennictwie angielskim. W przetwornikach cyfrowo-analogowych poziomy napięcie odpowiadające stanom logicznym zero-jedynkowym są zgodne z poziomami logicznymi scalonych układów cyfrowych: CMOS, TTL lub ECL. Należy zauważyć, że inne licznie stosowane w przeszłości standardy poziomów napięć logicznych scalonych układów cyfrowych RLT (logika rezystorowo-

tranzystorowa), DTL (logika diodowo-tranzystorowa), HTL (logika wysoko-progowa), DCTL (logika tranzystorowa o sprzężeniu bezpośrednim), MOS (logika metal-tlenek-półprzewodnik) [46] nie są praktycznie spotykane w przetwornikach cyfrowo-analogowych.

Kody unipolarne

Przetworniki cyfrowo-analogowe o wyjściowym sygnale unipolarnym stosują zazwyczaj następujące kody wejściowego sygnału cyfrowego:

- naturalny kod dwójkowy
- ułamkowy naturalny kod dwójkowy
- kod dwójkowo-dziesiętny pozycyjny, zwany też zapisem dziesiętnym kodowanym dwójkowo, w skrócie BCD [37].

Kod, w którym każdej pozycji jest przyporządkowana określona waga o podstawie 2 z potęgą: od 2^0 do 2^{n-1} lub od 2^{-1} do 2^{-n} , nazywa się kodem ważonym. Wartość liczbowa zapisana w tym kodzie jest równa sumie wag na tych wszystkich pozycjach, dla których funkcje dwuwartościowe przyjmują wartość 1.

W systemach mikroprocesorowych zazwyczaj jest stosowany naturalny kod dwójkowy. Równanie opisujące charakterystykę przetwornika przy zastosowaniu naturalnego kodu dwójkowego wyrazi się wzorem:

$$X_{wy} = X_{max} 2^{-n} (b_{n-1}2^{n-1} + b_{n-2}2^{n-2} + \dots + b_0 2^0) \quad (2.3)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika,

$b_{n-1}, b_{n-2}, \dots, b_0$ – współczynniki określające stany poszczególnych bitów.

Należy zauważyć, że najmniej znaczący bit (LSB) jest bitem zerowym o wadze 2^0 , a bit (n-1) jest najbardziej znaczącym bitem (MSB) o wadze 2^{n-1} , przy czym, gdy liczy się wartość sygnału wyjściowego, wtedy obydwie wagi bitów są dzielone przez wartość liczbowa 2^n , zwaną pełnym zakresem przetwarzania - FS (*Full Scale*). Warto zauważyć, że pełny zakres przetwarzania $FS = 2^n$ jest stanem nieosiągalnym dla największej wartości liczby binarnej zawartej w nawiasie we wzorze (2.3), i że pełny zakres przetwarzania jest większy od maksymalnej wartości sygnału o wartość najmniej znaczącego bitu (LSB). Maksymalna wartość sygnału cyfrowego odpowiada stanom logicznym o poziomie 1 dla wszystkich bitów wejścia cyfrowego, co występuje, gdy wszystkie współczynniki od b_{n-1} do b_0 przyjmują wartość 1.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu ułamkowego naturalnego kodu dwójkowego omówiono wcześniej i opisano wzorem (2.2).

W przetwornikach cyfrowo-analogowych przy analizie względnych zmian sygnału wyjściowego wygodniejsze jest korzystanie z ułamkowego naturalnego kodu liczb dwójkowych. W n-bitowym ułamkowym naturalnym kodzie dwójkowym najbardziej znaczący bit MSB ma wagę $2^{-1} = 0,5$, bit drugi ma wagę 0,25 itd. aż do bitu n – jest to najmniej znaczący bit (LSB) z wagą 2^{-n} . Przy stosowaniu ułamkowego naturalnego kodu liczb dwójkowych pełny zakres przetwarzania (FS) jest równy dokładnie wartości 1, a maksymalna osiągalna wartość sygnału jest równa $1 - 2^{-n} = 1 - \text{LSB}$. Należy zwrócić uwagę, że w przetwornikach o wysokiej rozdzielczości wartość najmniej znaczącego bitu (LSB) jest praktycznie pomijalna. Dlatego maksymalna wartość sygnału jest praktycznie równa pełnemu zakresowi przetwarzania (FS). Uzasadnia to ogromną wygodę stosowania ułamkowego naturalnego kodu liczb dwójkowych do opisu przetworników cyfrowo-analogowych.

Kodami ważonymi są kody dwójkowo-dziesiętne pozycyjne należące do kodów BCD, takie jak stosowany dawniej kod o wagach 2421 (kod Aikena) i najpopularniejszy obecnie kod o wagach 8421 dla ułamkowej liczby dziesiętnej. W zapisie BCD bity pierwszej dekadę z wagą 10^{-1} tworzą najbardziej znaczącą cyfrę (MSD – *master significant decade*), a bity ostatniej dekadę z wagą 10^{-m} , gdzie m liczba dekad, najmniej znaczącą cyfrę (LSD – *least significant decade*).

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu dwójkowo-dziesiętnej pozycyjnej (BCD) wyrazi się wzorem:

$$X_{wy} = X_{max} [10^{-1} N_1 + 10^{-2} N_2 + \dots + 10^{-m} N_m] \quad (2.4)$$

gdzie: m – liczba dekad,

N_1 – cyfra pierwszej dekadę o wadze 10^{-1} ,

N_2 – cyfra drugiej dekadę o wadze 10^{-2} ,

N_m – cyfra ostatniej dekadę o wadze 10^{-m} .

Cyfry poszczególnych dekad dla kodu BCD o wagach 8421 można opisać wzorami:

$$N_1 = a_{13} 2^3 + a_{12} 2^2 + a_{11} 2^1 + a_{10} 2^0 = a_{13} 8 + a_{12} 4 + a_{11} 2 + a_{10} 1 \quad (2.5)$$

gdzie: $a_{13}, a_{12}, a_{11}, a_{10}$ – funkcje dwuwartościowe stanowiące składowe bity pierwszej dekadę tworzące najbardziej znaczącą cyfrę MSD o wadze 10^{-1} ,

$$N_2 = a_{23} 2^3 + a_{22} 2^2 + a_{21} 2^1 + a_{20} 2^0 = a_{23} 8 + a_{22} 4 + a_{21} 2 + a_{20} 1 \quad (2.6)$$

gdzie: $a_{23}, a_{22}, a_{21}, a_{20}$ – funkcje dwuwartościowe stanowiące składowe bity drugiej dekadę tworzące drugą cyfrę o wadze 10^{-2} ,

$$N_m = a_{m3} 2^3 + a_{m2} 2^2 + a_{m1} 2^1 + a_{m0} 2^0 = a_{m3} 8 + a_{m2} 4 + a_{m1} 2 + a_{m0} 1 \quad (2.7)$$

gdzie: $a_{m3}, a_{m2}, a_{m1}, a_{m0}$ – funkcje dwuwartościowe stanowiące składowe bity ostatniej dekadę tworzące najmniej znaczącą cyfrę (LSD) o wadze 10^{-m} .

Podstawową zaletą kodu BCD jest wygoda odczytu liczb dziesiętnych zapisanych w kodzie dwójkowym. Wadą kodu BCD jest to, że wykorzystuje się tylko dziesięć grup stanów bitów (0, 1, 2, 3, 4, 5, 6, 7, 8, 9) dla każdej dekady na szesnaście możliwych tych stanów. Wadą jest też to, że maksymalna wartość cyfry każdej dekady jest równa 9 w zapisie BCD i nie jest ona równa wartości maksymalnej wynoszącej 15, jak dla cyfry czterobitowej zapisanej w naturalnym kodzie dwójkowym.

Niekiedy w przetwornikach cyfrowo-analogowych budowanych przy użyciu monolitycznych przełączników prądowych bywa stosowany unipolarny komplementarny naturalny kod dwójkowy lub kod BCD. W kodzie tym wszystkie bity są reprezentowane przez ich uzupełnienia utworzone przez inwersję $0 \rightarrow 1$ i $1 \rightarrow 0$ stanów wszystkich bitów.

Charakterystykę przetwornika cyfrowo-analogowego o sygnale wejściowym w komplementarnym ułamkowym naturalnym kodzie dwójkowym można opisać wzorem:

$$X_{wy} = X_{max} (c_1 2^{-1} + c_2 2^{-2} + \dots + c_n 2^{-n}) \quad (2.8)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika

c_1, c_2, \dots, c_n – negacje funkcji dwuwartościowych określających stany poszczególnych bitów cyfrowego sygnału sterującego.

Charakterystykę przetwornika o sygnale wejściowym w komplementarnym ułamkowym kodzie BCD opisuje wzór (2.4), a wzór opisujący cyfrę kolejnej k -tej dekady w kodzie komplementarnym BCD 8421 ma następującą postać:

$$N_k = c_{k3} 2^3 + c_{k2} 2^2 + c_{k1} 2^1 + c_{k0} 2^0 = c_{k3} 8 + c_{k2} 4 + c_{k1} 2 + c_{k0} 1 \quad (2.9)$$

gdzie: $c_{k3}, c_{k2}, c_{k1}, c_{k0}$ – negacje funkcji dwuwartościowych stanowiących bity k -tej dekady tworzące cyfrę o wadze 10^{-k} .

Kody bipolarne

Liczby dodatnie i ujemne zapisywane przy użyciu kodów bipolarnych, w procesie przetwarzania przetwornika cyfrowo-analogowego, formują standardowe wartości sygnału analogowego zmieniającego zarówno swój znak jak i wartość. W tym celu kod cyfrowy stosowany przy przetwarzaniu bipolarnych sygnałów analogowych zawiera dodatkowy bit znaku.

Bit znaku oznacza się zazwyczaj symbolem a_0 , a przejmuje on rolę najbardziej znaczącego bitu. Zazwyczaj przyjmuje się, że bit znaku dla liczby N większej od zera przyjmuje wartość $a_0 = 0$, a dla liczby N mniejszej od zera przyjmuje wartość $a_0 = 1$. Jednak są odstępstwa od tej zasady, które opisano dalej.

Przy założeniu, że liczba wszystkich bitów przetwornika łącznie z bitem znaku wynosi n , to najmniej znaczący bit będzie miał oznaczenie $n-1$, tak więc wartość najmniej znaczącego bitu dla przetwornika cyfrowo-analogowego stosującego kod bipolarny wyniesie $LSB = 2^{-(n-1)}$.

Dla przetwornika z wyjściem bipolarnym zakres zmian sygnału analogowego zwiększa się dwukrotnie i wynosi w przybliżeniu $2X_{\max}$, błąd tego przybliżenia stanowi zazwyczaj wartość 2 LSB lub LSB, a sygnał wyjściowy zmienia się w przybliżeniu od $-X_{\max}$ do $+X_{\max}$. Przy omawianiu poszczególnych kodów zapisu bipolarnego zostaną podane dokładne przedziały zmian sygnału wyjściowego przetwornika cyfrowo-analogowego przy danym kodzie zapisu.

Przetworniki cyfrowo-analogowe z wyjściowym sygnałem bipolarnym stosują zazwyczaj następujące kody bipolarne wejściowego sygnału cyfrowego:

- zapis znak-moduł (*sign-magnitude*)
- przesunięty kod dwójkowy, zwany też kodem dwójkowym skompensowanym (*offset binary*)
- zapis uzupełnień do 2, zwany też kodem dopełniającym (*two's complement*)
- zapis uzupełnień do 1 (*one's complement*).

Kod zapisu znak-moduł umożliwia najbardziej naturalne przetworzenie w przetworniku cyfrowo-analogowym liczb dodatnich i ujemnych. Moduły tych liczb są identyczne, a rozróżniane są jedynie bitem znaku a_0 , który dla liczby N większej od zera przyjmuje wartość $a_0 = 0$, a dla liczby N mniejszej od zera przyjmuje wartość $a_0 = 1$. Moduły tych liczb mogą być reprezentowane za pomocą np. ułamkowego naturalnego kodu dwójkowego lub ułamkowego kodu BCD o wagach 8421.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu znak-moduł ma następującą postać przy zapisie modułu jako liczby ułamkowej w naturalnym kodzie dwójkowym:

$$X_{wy} = X_{\max} (1 - 2 a_0) (a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}) \quad (2.10)$$

gdzie: X_{\max} - pełny zakres sygnału wyjściowego przetwornika (FS),
 $a_0, a_1, a_2, \dots, a_{n-1}$ - funkcje dwuwartościowe (współczynniki) określające stany poszczególnych bitów.

Należy zauważyć, że dla ujemnej minimalnej przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 1, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 111...1) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS + LSB = -X_{\max} + 2^{-(n-1)}$.

Dla zerowej wartości liczby N opisywanej w skrócie 100...0 (jest to tzw. -0) lub opisywanej w skrócie 000...0 (jest to tzw. +0) sygnał wyjściowy przyjmuje wartość równą zero ($X_{wy} = 0$).

Dla dodatniej maksymalnej wartości przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 011...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$. Jak widać, pełny zakres zmiany sygnału wyjściowego przetwornika wynosi $2 (FS - LSB)$.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu znak-moduł ma następującą postać przy zapisie modułu jako liczby ułamkowej w kodzie BCD:

$$X_{wy} = X_{max} (1 - 2 a_0) [10^{-1} N_1 + 10^{-2} N_2 + \dots + 10^{-m} N_m] \quad (2.11)$$

gdzie: X_{max} - pełny zakres sygnału wyjściowego przetwornika (FS),
 a_0 - bit znaku.

Równania (2.5), (2.6) oraz (2.7) podają wzory na cyfry poszczególnych dekad N_1, N_2, \dots, N_m .

Kod znak-moduł jest stosowany w przetwornikach cyfrowo-analogowych, w których wartość wyjściowego sygnału analogowego zmienia się w pobliżu zera i gdy są wymagane łagodne przejścia od napięć dodatnich do napięć ujemnych.

Niedogodnością zapisu znak-moduł jest jednak istnienie dwóch różnych zapisów 000...0 oraz 100..0 dla tej samej liczby $N = 0$. Jest to powodem rzadkiego stosowania w przetwornikach tego rodzaju kodu bipolarnego.

Przesunięty kod dwójkowy zwany też kodem dwójkowym skompensowanym nie ma wymienionej wyżej niedogodności, gdyż uzyskuje się ten kod przez takie przesunięcie naturalnego kodu dwójkowego, aby zapisowi 100...0 odpowiadającemu połowie zakresu przetwarzania przetwornika cyfrowo-analogowego odpowiadał sygnał wyjściowy o wartości dokładnie równej zeru. Należy zwrócić uwagę, że dla tego kodu niektórzy autorzy [5, 37] zakładają, że bit znaku, który oznaczmy c_0 , przyjmuje wartość $c_0 = 1$ dla dodatniej liczby $N \geq 0$, oraz wartość $c_0 = 0$ dla ujemnej wartości liczby $N < 0$.

Przyjmuje się, że dla przesuniętego kodu dwójkowego bit znaku c_0 stanowi zanegowaną wartość funkcji dwuwartościowej a_0 stosowanej jako bit znaku dla innych kodów bipolarnych.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu przesuniętego kodu dwójkowego ma następującą postać:

$$X_{wy} = X_{max} [c_0 - 1 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}] \quad (2.12)$$

gdzie: X_{max} - pełny zakres sygnału wyjściowego przetwornika (FS),
 c_0 - bit znaku, $c_0 = 0$ (liczba N mniejsza od zera) lub $c_0 = 1$ (liczba N większa od zera),
 a_1, a_2, \dots, a_{n-1} - funkcje dwuwartościowe (współczynniki) określające stany poszczególnych bitów.

Należy zauważyć, że dla ujemnej minimalnej przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $c_0 = 0, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 000...0) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS = -X_{max}$.

Dla zerowej liczby N opisywanej w skrócie 100...0 sygnał wyjściowy przyjmuje wartość równą zeru $X_{wy} = 0$.

Dla dodatniej maksymalnej przetwarzanej liczby N wyznaczonej współczynnikami: $c_0 = 1, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 111...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$.

Jak widać, pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika wynosi $2FS - LSB$.

Zaletą przesuniętego kodu dwójkowego jest jednoznaczny zapis (100...0) reprezentujący zero sygnału wyjściowego przetwornika.

Wadą przesuniętego kodu dwójkowego jest to, że największa zmiana stanów bitów występuje przy zerze, gdy wszystkie bity zmieniają swoje stany z 011...1 na 100...0, a to może powodować duże błędy dynamiczne w pracy przetwornika wynikające z niejednoczesności przełączania bitów.

Kod zapis uzupełnień do 2 zapewnia jednoznaczną reprezentację liczby równej zero i jest wygodny do wykonywania działań arytmetycznych.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu zapisu uzupełnień do 2 ma następującą postać:

$$X_{wy} = X_{\max} (-a_0 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}) \quad (2.13)$$

gdzie: X_{\max} – pełny zakres sygnału wyjściowego przetwornika (FS),

a_0 – bit znaku, gdy liczba N większa od zera, wtedy $a_0 = 0$ oraz gdy liczba N mniejsza od zera, wtedy $a_0 = 1$,

a_1, a_2, \dots, a_{n-1} – funkcje dwuwartościowe (współczynniki) określające stany poszczególnych bitów.

Należy zauważyć, że dla ujemnej minimalnej przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 1, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 100...0) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS = -X_{\max}$.

Dla zerowej liczby N opisywanej w skrócie 000...0 sygnał wyjściowy przyjmuje wartość zero ($X_{wy} = 0$).

Dla dodatniej maksymalnej przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 011...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$.

Jak widać, pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika cyfrowo-analogowego wynosi $2FS - LSB$.

Zapis uzupełnień do 1 jest rzadko stosowanym kodem bipolarnym w przetwornikach cyfrowo-analogowych.

Równanie opisujące charakterystykę przetwornika cyfrowo-analogowego przy zastosowaniu kodu zapisu uzupełnień do 1 ma następującą postać:

$$X_{wy} = X_{\max} [(2^{-(n-1)} - 1)a_0 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}] \quad (2.14)$$

gdzie: X_{\max} – pełny zakres sygnału wyjściowego przetwornika (FS),
 a_0 – bit znaku, gdy liczba N jest większa od zera, wtedy $a_0 = 0$ oraz gdy liczba N jest mniejsza od zera, wtedy $a_0 = 1$,
 a_1, a_2, \dots, a_{n-1} – funkcje dwuwartościowe (współczynniki) określające stany poszczególnych bitów.

Należy zauważyć, że dla ujemnej minimalnej przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 1, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 100...0), sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS + LSB = -X_{\max} + 2^{-(n-1)}$.

Dla zerowej liczby N opisywanej w skrócie 1111...1 (jest to tzw. -0) lub opisywanej w skrócie 000...0 (jest to tzw. $+0$) sygnał wyjściowy przyjmuje wartość równą zero ($X_{wy} = 0$).

Dla dodatniej maksymalnej przetwarzanej liczby N wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 011...1), sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$.

Jak widać, pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika cyfrowo-analogowego wynosi $2(FS - LSB)$.

Niedogodnością zapisu uzupełnień do 1 jest jednak istnienie dwóch różnych zapisów 111...1 (tzw. -0) oraz 000...0 (tzw. $+0$) dla tej samej liczby $N = 0$. Jest to powodem rzadkiego stosowania w przetwornikach cyfrowo-analogowych tego rodzaju kodu bipolarnego.

2.3. Sygnały analogowe

Sygnały analogowe stanowią wartości napięć lub prądów odpowiednio odwzorowujące wartości wielkości fizycznych lub wartości parametrów stanowiących informację podlegającą przetworzeniu w danym urządzeniu. Zazwyczaj sygnały analogowe odwzorowują według zależności liniowej wartości wielkości i wartości parametrów podlegające przetworzeniu. Sygnały bardzo często są przesyłane liniami łączącymi urządzenia w celu dokonania wymiany informacji.

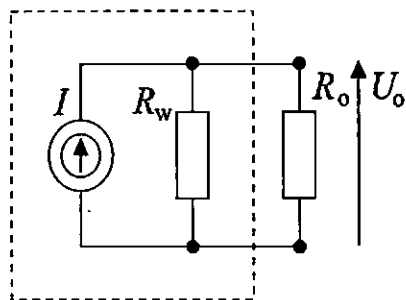
Źródła sygnałów analogowych i odbiorniki tych sygnałów powinny spełniać odpowiednie wymagania, aby ograniczyć wpływ właściwości linii przesyłowej na wartość sygnału w celu zminimalizowania błędów odczytu przesyłanej informacji.

Przy przesyłaniu sygnału na duże odległości, przy których rezystancja linii przesyłowej przyjmuje porównywalne wartości w stosunku do rezystancji odbiorników wejściowych, stosuje się sygnały prądowe. W tym wypadku wymaga się, aby źródło sygnału miało właściwości zbliżone do idealnego źródła prądowego. Przy przesyłaniu sygnału na małe odległości, przy których wartość rezystancji linii jest pomijalną w porównaniu do wartości rezystancji wejściowych odbiorników, stosuje się sygnały napięciowe. W tym wypadku wymaga się, aby źródło sygnału miało właściwości zbliżone do idealnego źródła napięcia.

2.4. Właściwości źródeł sygnałów prądowych

Schemat zastępczy źródła sygnału prądowego I obciążonego rezystancją R_o podaje rys. 2.1. Wielkościami charakterystycznymi źródła sygnału prądowego są:

- zakres zmian wartości prądu źródła I_{\min} , I_{\max}
- największa rezystancja obciążenia źródła $R_{o\max}$
- rezystancja wewnętrzna źródła R_w .



Rys. 2.1. Schemat zastępczy źródła sygnału prądowego

Wtórny parametrem jest dopuszczalne obciążenie napięciowe $U_{o\max}$ źródła prądowego, określane według wzoru:

$$U_{o\max} = R_{o\max} I_{\max} \quad (2.15)$$

Zakresy zmian prądu źródeł sygnałów prądowych wynikają z dokumentów normalizacyjnych. Powszechnie respektowana jest norma IEC 60381 [26].

W urządzeniach automatyki przemysłowej spotyka się następujące sygnały analogowe (podkreślono sygnały wynikające z IEC 60381):

- prądowe zerowe jednokierunkowe: 0...5 mA, 0...20 mA [26], 0...50 mA
- prądowe zerowe dwukierunkowe: -5...0...+5 mA, -20...0...+20 mA
- prądowe niezerowe: 1...5 mA, 4...20 mA [26], 10...50 mA.

Dopuszczalny zakres zmian rezystancji obciążenia R_o źródła sygnału prądowego jest zawarty w niżej podanym przedziale:

$$0 \leq R_o \leq R_{o\max} \quad (2.16)$$

IEC 60381 [26] nie określa maksymalnej rezystancji obciążenia źródeł sygnałów prądowych. Zestawienie przykładowych wartości tej wielkości dla stosowanego w Polsce sprzętu automatyki od różnych producentów podaje tabl. 2.1.

Tablica 2.1. Wartości dopuszczalnych obciążeń źródeł sygnałów prądowych dla przykładowych urządzeń automatyki przemysłowej

Grupa urządzeń	Vutronic	Protronik	Intelektran S	MASAP [51]
Firma	Honeywell	H B	ELMAT	PIAP
Sygnały	4...20 mA	0...20 mA	0...5 mA	0..20 mA/4..20 mA
Obciążenie napięciowe źródła U_{omax}	14 V	15 V	10 V	10 V
R_{omax}	700 Ω	750 Ω	2000 Ω	500 Ω

Wartość rezystancji wewnętrznej R_w źródła sygnału prądowego decyduje o błędzie sygnału prądowego przekazywanego do odbiornika przy określonej rezystancji obciążenia. Jedynie przy zerowej rezystancji obciążenia, wartość tego błędu jest zerowa. Analizując schemat zastępczy źródła sygnału prądowego podany na rys. 2.1, można zauważyć, że o wartości tego błędu decyduje prąd w rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału wyrazi się wzorem:

$$\delta_{R_o} = \frac{U_o}{R_w (I_{\text{max}} - I_{\text{min}})} = \frac{R_o}{R_w} \frac{I}{I_{\text{max}} - I_{\text{min}}} \quad (2.17)$$

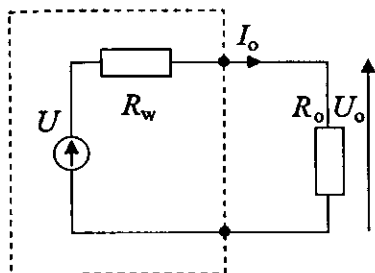
Dla zapewnienia odpowiednio małej wartości tego błędu, np. rzędu 0,01 %, należy dla typowych rezystancji obciążenia ok. 1 k Ω stosować źródła sygnału prądowego o rezystancji wewnętrznej R_w nie mniejszej niż 10 M Ω .

Dla zapewnienia jednakowego prądu w kilku odbiornikach sygnału prądowego odbiorniki powinny być łączone szeregowo ze źródłem sygnału prądowego.

2.5. Właściwości źródeł sygnałów napięciowych

Schemat zastępczy źródła sygnału napięciowego U obciążonego rezystancją R_o podaje rys. 2.2. Wielkościami charakterystycznymi źródła sygnału napięciowego są:

- zakres zmian wartości napięcia źródła $U_{\text{min}}, U_{\text{max}}$
- najmniejsza rezystancja obciążenia źródła R_{omin} , przy której źródło pracuje prawidłowo
- rezystancja wewnętrzna źródła R_w .



Rys. 2.2. Schemat zastępczy źródła sygnału napięciowego

Wtórny parametrem jest dopuszczalna obciążalność prądowa źródła sygnału napięciowego I_{omax} liczona jako ilorz największej wartości napięcia źródłowego i najmniejszej rezystancji obciążenia:

$$I_{\text{omax}} = \frac{U_{\text{omax}}}{R_{\text{omin}}} \quad (2.18)$$

Podobnie jak dla sygnałów prądowych, zakresy zmian wartości napięcia źródeł sygnałów napięciowych wynikają z normy IEC 60381-2 [25].

W urządzeniach automatyki przemysłowej spotyka się następujące sygnały analogowe (podkreślono sygnały wynikające z IEC 60381-2 [25]):

- napięciowe zerowe jednokierunkowe: 0...5 V, 0...10 V [25]
- napięciowe zerowe dwukierunkowe: -5...0...+5 V, -10...0...+10 V [25]
- napięciowe niezerowe: 1...5 V.

Zakres zmian rezystancji obciążenia R_o zawiera się w przedziale od najmniejszej dopuszczalnej wartości do nieskończoności:

$$R_{\text{omin}} \leq R_o \leq \infty \quad (2.19)$$

Dla sygnałów napięciowych dopuszcza się obciążalność prądową rzędu 5 mA. Wartości rezystancji obciążenia odbiorników są odpowiednio duże, tak że źródło sygnału napięciowego może być obciążane wieloma odbiornikami połączonymi równolegle.

IEC 60381-2 [25] nie określa minimalnej rezystancji obciążenia źródeł sygnałów napięciowych. Zestawienie przykładowych wartości tej wielkości dla stosowanego w Polsce sprzętu automatyki pochodzącego od różnych producentów podaje tablica 2.2.

Tablica 2.2. Wartości dopuszczalnych obciążeń źródeł sygnałów napięciowych dla przykładowych urządzeń automatyki przemysłowej

Grupa urządzeń	Contronic	Teleperm C	Intelektran S	MASAP [51]
Firma	HB	Siemens	ELMAT	PIAP
Sygnały	-3 V...0...+3 V	0...10 V	0...10 V	-10 V...0...+10 V
Obciążenie prądowe źródła I_{0max}	8,5 mA	10 mA	5 mA	5 mA
Najmniejsza rezystancja obciążenia R_{0min}	353 Ω	1000 Ω	2000 Ω	2000 Ω

Wartość rezystancji wewnętrznej R_w źródła sygnału napięciowego decyduje o błędzie sygnału napięciowego przekazywanego do odbiornika przy określonej rezystancji obciążenia. Patrząc na schemat zastępczy źródła sygnału napięciowego podany na rys. 2.2, można zauważyć, że o wartości tego błędu decyduje spadek napięcia na rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału wyrazi się wzorem:

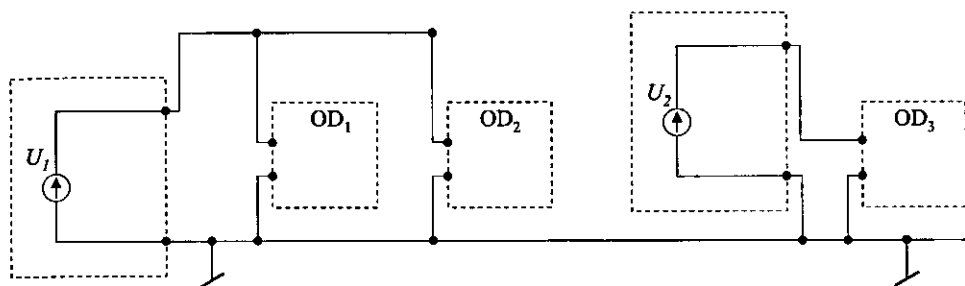
$$\delta_{R_o} = \frac{R_w I_o}{U_{max} - U_{min}} = \frac{R_w}{R_o} \frac{U_o}{U_{max} - U_{min}} \quad (2.20)$$

Dla zapewnienia odpowiednio małej wartości tego błędu, np. rzędu 0,01 %, dla typowych rezystancji obciążenia ok. 2 k Ω , należy stosować źródła sygnału napięciowego o rezystancji wewnętrznej R_w nie większej niż 0,2 Ω .

Odbiorniki sygnałów napięciowych łączy się równolegle, tak jak podaje przykładowo rys. 2.3, przy czym jeden z przewodów jest wspólny dla wszystkich źródeł sygnałów i odbiorników. Zgodnie z normą IEC [25] punkty obwodów sygnałowych o najniższym potencjale lub o potencjale zero w przypadku sygnałów bipolarnych powinny tworzyć wspólny punkt sygnałowy. Aby spełnić to wymaganie, wspólny przewód dla wszystkich źródeł sygnałów i odbiorników stanowiący wspólny punkt sygnałowy jest łączony do punktu (bieguna) zerowego zasilacza o dwu napięciach dodatnim i ujemnym lub jest łączony do bieguna minus przy stosowaniu zasilacza o jednym napięciu. Tak więc wspólny punkt sygnałowy jest jednocześnie wspólnym punktem zasilania.

Należy zwrócić uwagę, że w systemach automatyki przemysłowej wspólny punkt sygnałowy jest z reguły izolowany od masy (metalowej obudowy) urządzenia oraz izolowany od uziemienia. Z tego też powodu autor nie używa nie-

trafnej terminologii: „masa układu elektronicznego” ani „ziemia układu elektronicznego” jako synonimów wspólnego punktu sygnałowego układu elektronicznego.

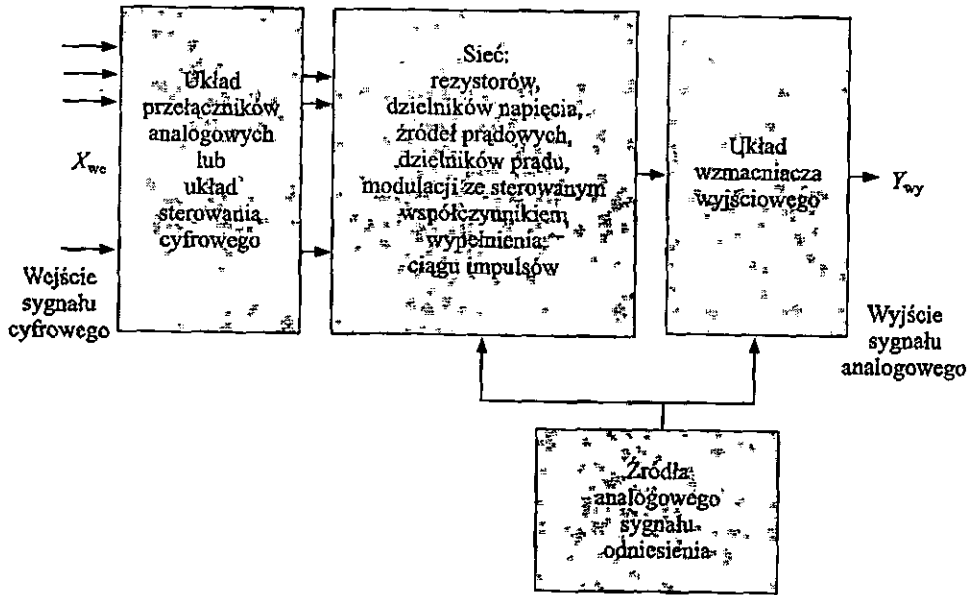


Rys. 2.3. Przykładowy układ połączeń odbiorników sygnałów napięciowych OD_1 , OD_2 , OD_3 w układzie wspólnego punktu sygnałowego

3. UKŁADY PRZETWORNIKÓW CYFROWO-ANALOGOWYCH Z WYJŚCIAMI NAPIĘCIOWYMI I PRĄDOWYMI

3.1. Zasada działania przetworników

Schemat blokowy przetwornika cyfrowo-analogowego podano na rys. 3.1.



Rys. 3.1. Schemat blokowy przetwornika cyfrowo-analogowego

Wejściowy sygnał cyfrowy X_{wc} o odpowiednim kodzie steruje stanami załączeń układu przełączników analogowych, które przełączają sieć: rezystorów precyzyjnych, lub dzielników napięcia, lub źródeł prądowych, lub dzielników prądu. Wejściowy sygnał cyfrowy może też odpowiednio pobudzać układ sterowania cyfrowego modulacji ze sterowanym współczynnikiem wypełnienia ciągu impulsów. Sieć wyżej wymieniona, lub układ modulacji, współpracuje ze źródłami analogowego sygnału odniesienia oraz układem wzmacniacza wyjściowego, który formuje analogowy sygnał wyjściowy Y_{wy} odpowiednio odwzorowujący, według kodu cyfrowego, wartość wejściowego sygnału cyfrowego.

Układ wzmacniacza wyjściowego może zawierać przełączaną sygnałem cyfrowym sieć rezystorów zarówno w obwodzie wejściowym wzmacniacza lub w obwodzie ujemnego sprzężenia zwrotnego tego wzmacniacza.

Źródła analogowego sygnału odniesienia oddziałujące na sieć i układ wzmacniacza mogą być źródłami stabilizowanymi, stałowartościowymi lub źródłami sterowanymi. Sterowane źródła sygnału odniesienia pozwalają realizować tak

zwane mnożące przetworniki cyfrowo-analogowe, których sygnał wyjściowy jest nie tylko funkcją wejściowego sygnału cyfrowego, ale jest też proporcjonalny do sterowanej wartości sygnału odniesienia.

Przedstawiony schemat blokowy ilustruje istnienie różnych zasad działania przetworników cyfrowo-analogowych.

Elektroniczne przetworniki cyfrowo-analogowe można podzielić według zasady działania na następujące grupy:

- 1) przetworniki z cyfrowo sterowaną rezystancją lub konduktancją na wejściu wzmacniacza formującego wyjściowy sygnał analogowy
- 2) przetworniki z cyfrowo sterowaną transmitancją drabinek rezystancyjnych na wejściu wzmacniacza formującego wyjściowy sygnał analogowy
- 3) przetworniki z cyfrowo sterowaną konduktancją lub rezystancją w obwodzie sprzężenia zwrotnego wzmacniacza formującego wyjściowy sygnał analogowy
- 4) przetworniki z cyfrowo sterowanymi dzielnikami napięcia
- 5) przetworniki z cyfrowo przełączanymi źródłami prądowymi lub dzielnikami prądu
- 6) przetworniki z cyfrowo sterowanym układem modulacji ze zmiennym współczynnikiem wypełnienia ciągu impulsów.

Przetworniki należące do pierwszych pięciu grup są nazywane przetwornikami cyfrowo-analogowymi bezpośrednimi. Przetworniki należące do ostatniej grupy są nazywane przetwornikami cyfrowo-analogowymi pośrednimi, gdyż proces przetworzenia sygnału cyfrowego w sygnał analogowy obejmuje dwie operacje składowe:

- formowanie sygnału impulsowego pośredniego
- przetwarzanie sygnału pośredniego w sygnał analogowy napięciowy lub prądowy.

Pierwsza i druga grupa przetworników [11, 30, 55] należy do rozwiązań klasycznych. Wymaga ona dobrych źródeł napięcia odniesienia o małej rezystancji wewnętrznej, rezystancyjnych układów o liczbie precyzyjnych rezystorów równej liczbie bitów kodu cyfrowego lub o dwukrotnie większej liczbie rezystorów od liczby bitów oraz wymaga dokładnych sterowanych dwustanowo przełączników analogowych pojedynczych zwierno-rozwiernych lub podwójnych zwierno-rozwiernych i rozwierno-zwiernych.

Trzecią grupę przetworników [36, 58] cechuje duża prostota rozwiązania: proste źródło napięcia odniesienia, liczba precyzyjnych rezystorów odpowiada liczbie bitów kodu przetwornika oraz zastosowanie prostych pojedynczych przełączników analogowych.

W czwartej grupie są przetworniki do zastosowań specjalnych o bardzo dobrej liniowości, wymagające bardzo wysokiej rozdzielczości i o szerokim paśmie przenoszenia. Są tu, tak zwane przetworniki *c/a* z dzielonym napięciem (*voltage divider d/a converter*) [37]. Stosują one łańcuch wielu rezystorów szeregowych

tworzący dzielnik napięcia odniesienia, duże liczby przełączników analogowych typu MOS oraz wtórnik napięcia jako szerokopasmowy wzmacniacz wyjściowy.

Piąta z wyżej wymienionych grup przetworników [6, 11, 55, 56] wymaga stosowania dużej liczby dokładnych sterowanych dwustanowo źródeł prądowych lub sterowanych odpowiednich dzielników sygnału prądowego. Tę grupę cechuje bardzo duża szybkość działania. Właściwe pole zmian napięcia wyjściowego uzyskuje się za pomocą odpowiedniego wzmacniacza wyjściowego.

Ostatnia z wyżej wymienionych grup przetworników [5, 48] pomimo dość prostej realizacji układowej, nie zapewnia dużych dokładności przetwarzania. Ważną zaletą tych przetworników jest łatwa realizacja optoelektronicznej separacji galwanicznej obwodów wyjścia od wejścia, co jest powodem udanych zastosowań takich przetworników w sprzęcie automatyki przemysłowej [51, 52]. Niestety, ze względu na konieczność stosowania odpowiednich filtrów składowej zmiennej wyjściowego sygnału analogowego, przetworniki tej grupy mogą być stosowane tam, gdzie dopuszcza się małą szybkość przetwarzania przetwornika cyfrowo-analogowego. Literatura [5] podaje, że graniczna częstotliwość pracy repetycyjnej tych przetworników jest rzędu kilkuset herców.

3.2. Przetworniki z cyfrowo sterowaną rezystancją lub konduktancją na wejściu wzmacniacza

Prostą realizację funkcji przetwornika cyfrowo-analogowego można uzyskać w obwodzie elektrycznym jednooczkowym, przy zapewnieniu sterowania cyfrowego rezystancji tego obwodu lub zapewnieniu sterowania cyfrowego konduktancji tego obwodu.

W pierwszym przypadku sterowania cyfrowego rezystancji oczka należy zastosować w obwodzie tego oczka źródło prądu odniesienia, a sygnał analogowy proporcjonalny do sterowanej cyfrowo rezystancji sumarycznej oczka należy zbierać równoległe z tej rezystancji. Aby nie zakłócić proporcjonalnej zależności odbieranego napięcia od wartości cyfrowo sterowanej rezystancji, odbiór napięcia powinien się odbywać przy praktycznie pomijalnej, bardzo dużej rezystancji wejściowej układu odbierającego napięcie, co może zapewnić odpowiedni wzmacniaczowy wtórnik napięcia.

W drugim przypadku sterowania cyfrowego konduktancji oczka należy zastosować w obwodzie tego oczka źródło napięcia odniesienia, a sygnał analogowy proporcjonalny do sterowanej cyfrowo konduktancji sumarycznej oczka, należy odbierać jako prąd szeregowy tej sumarycznej konduktancji oczka. Aby nie zakłócić proporcjonalnej zależności odbieranego prądu od wartości cyfrowo sterowanej konduktancji, odbiór prądu powinien odbywać się przy praktycznie pomijalnej, bardzo małej rezystancji wejściowej układu odbierającego prąd, co może zapewnić odpowiedni wzmacniaczowy przetwornik prądu na napięcie.

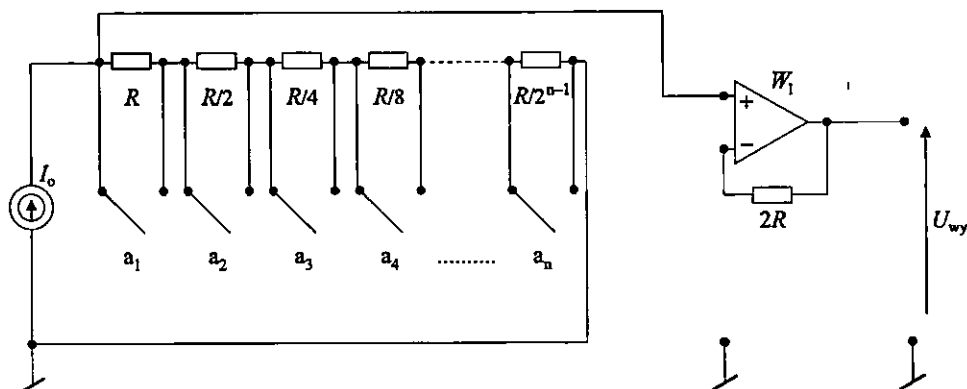
Rozpatrzmy układ przetwornika z cyfrowo sterowaną rezystancją oczka obwodu wejściowego wzmacniacza. Schemat układu takiego przetwornika podano

na rys. 3.2. W układzie tym zastosowano wzmacniaczowy wtórnik napięcia [34] o bardzo dużej, praktycznie pomijalnej rezystancji wejściowej, co zapewnia silne ujemne, szeregowe do wejścia, napięciowe sprzężenie zwrotne zastosowane w układzie wzmacniacza. W obwodzie wejściowym wzmacniacza znajduje się źródło prądu odniesienia I_0 i sterowana cyfrowo rezystancja, złożona z szeregowego połączenia rezystorów o wartościach wagowych $R, R/2, R/4, \dots, R/2^{n-1}$, przy czym rezystory są załączane lub zwierane w zależności od stanów 1 lub 0 poszczególnych bitów: $a_1, a_2, a_3, \dots, a_n$ wejściowego sygnału cyfrowego. Napięcie zbierane z szeregowego połączenia rezystorów załączanych lub wyłączanych (przez zwarcie) przełącznikami analogowymi sterowanymi cyfrowym sygnałem sterującym można wyrazić wzorem:

$$U_{we} = I_0 \sum_{k=1}^{k=n} R_k \quad (3.1)$$

gdzie: I_0 – prąd źródła odniesienia,

R_k – rezystancja k -tego rezystora wagowego uwzględniająca stan jego dołączenia szeregowego lub stan jego zwarcia sterowanym przełącznikiem k -tego bitu.



Rys. 3.2. Schemat przetwornika cyfrowo-analogowego z cyfrowo sterowaną rezystancją oczka obwodu wejściowego wzmacniaczowego wtórniaka napięcia

W obwodzie wzmacniaczowego wtórniaka napięcia zastosowano rezystor o wartości $2R$ w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane prawie wszystkie najstarsze, a więc najbardziej znaczące bity.

Jeżeli dla sygnału sterującego przyjmie się przykładową charakterystykę przy zastosowaniu ułamkowego naturalnego kodu dwójkowego według wzoru (2.2) podanego w rozdziale 2, a wzmacniacz jest wtórnikiem napięcia o wzmacnieniu równym 1, to charakterystykę tego przetwornika opisze równanie:

$$U_{wy} = 2 I_0 R (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.2)$$

gdzie: $2 I_0 R$ – pełny zakres sygnału wyjściowego przetwornika,
 a_1, a_2, \dots, a_n – funkcje dwuwartościowe określające stany poszczególnych bitów cyfrowego sygnału sterującego.

W przypadku zastosowania sterowanego prądu odniesienia I_0 , poprzez układ przetwornika napięcie prąd, np. o schemacie podanym na rys. 3.9, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej podanym wyżej równaniem. Sygnał wyjściowy przetwornika jest formowany jako iloczyn wejściowego sygnału cyfrowego i sterowanego analogowo prądu odniesienia.

Należy zwrócić uwagę, że opisany tu prosty układ przetwornika cyfrowo-analogowego, dla zapewnienia dobrej dokładności przetwarzania, wymaga stosowania przełączników analogowych o pomijalnej rezystancji szeregowej stanu przewodzenia przełącznika R_{pp} o wartości rzędu $0,1 \Omega$. Rezystancje takie w stanie przewodzenia zapewniają przełączniki elektromechaniczne np. kontaktrony we ze stykami złożonymi i odpowiednio hermetyzowane w obudowach szklanych.

Należy zauważyć, że współczesne elektroniczne przełączniki analogowe, np. typu CMOS, zapewniają rezystancję w stanie przewodzenia rzędu kilkudziesięciu Ω , a w specjalnych wykonaniach rezystancję poniżej 1Ω (np. tranzystor unipolarny MOS z kanałem N typ IRFD220 firmy International Rectifier).

Dla omawianego układu przetwornika największy błąd przetwarzania powodowany niepomijalną rezystancją stanu przewodzenia R_{pp} wystąpi w stanie zwierania przez przełączniki analogowe wszystkich rezystorów wagowych, a więc w stanie, gdy sygnał wyjściowy powinien być równy zero. Sygnał wyjściowy przetwornika w takim przypadku nie będzie zerowy, lecz osiągnie wartość błędu bezwzględnego według wzoru:

$$\Delta U(R_{pp}) = I_0 R_{pp} n \quad (3.3)$$

gdzie: n - liczba bitów przetwornika cyfrowo-analogowego.

Błąd względny przetwornika przy realizacji zerowego sygnału wyjściowego, wyrażony w procentach odniesiony do maksymalnego zakresu przetwarzania $2 I_0 R$, można opisać wzorem:

$$\delta(R_{pp}) = \frac{n R_{pp}}{2R} 100 \% \quad (3.4)$$

Podany układ przetwornika, przy zastosowaniu najlepszych współczesnych przełączników analogowych MOS ($R_{pp} \cong 1 \Omega$) i dużej wartości rezystora wagowego $R = 5 \text{ k}\Omega$, umożliwi realizację przetworników o rozdzielczości odpowiadającej 10 bitom. Dla takich przetworników błędy względne wynikające z niepomijalnej rezystancji R_{pp} przełączników analogowych mają wartość ok. $0,1 \%$,

która jest zbliżona do wartości błędu rozdzielczości przetwarzania przetwornika 10-bitowego. Wartość tego błędu można zmniejszyć do połowy strojeniem funkcjonalnym układu przetwornika w procesie jego produkcji przez korygującą charakterystykę przetwarzania ujemną polaryzację wejścia wzmacniacza.

Warto zwrócić uwagę, że drugi charakterystyczny parametr przełączników analogowych, jakim jest rezystancja w stanie otwartym przełącznika analogowego R_{op} , dla współczesnych przełączników analogowych CMOS osiągająca wartości rzędu $10^{10} \Omega$, ma wpływ zupełnie niezauważalny na dokładność przetwarzania omówionego układu przetwornika.

W zastosowaniach praktycznych spotyka się drugą możliwą realizację przetwornika cyfrowo-analogowego z cyfrowo sterowaną konduktancją oczka obwodu wejściowego wzmacniacza. Warto zauważyć, że układ elektryczny tej drugiej realizacji przetwornika można utworzyć jako przekształcenie dualne [45] omówionej pierwszej, mało znanej realizacji przetwornika.

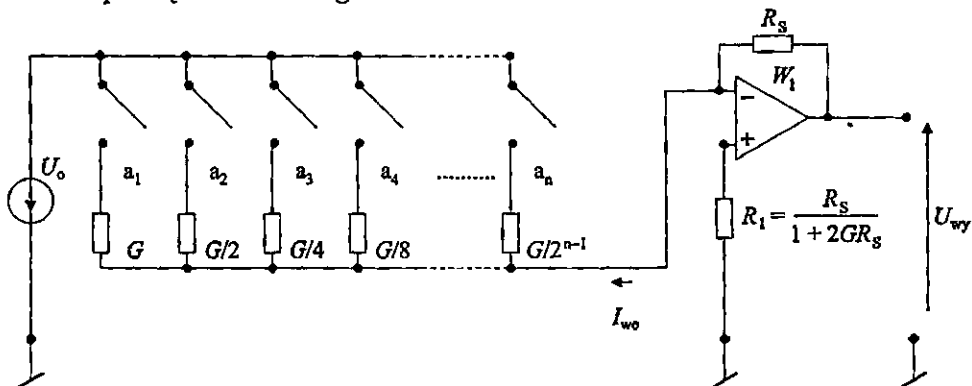
Źródło prądowe odniesienia I_0 zastępuje się źródłem napięciowym odniesienia U_0 . Połączenie równoległe źródła prądowego I_0 z szeregowym łańcuchem rezystorów wagowych zastępuje się połączeniem szeregowym źródła napięciowego U_0 z równoległym połączeniem rezystorów wagowych, co zapewnia liniowe sterowanie konduktancji sygnałem cyfrowym. Wyjście napięciowe z łańcucha rezystorów wagowych dołączone równoległe do wejścia wzmacniacza zastępuje się wyjściem prądowym do wejścia wzmacniacza połączonym szeregowo z elementem cyfrowo sterowanej konduktancji.

Drugi układ przetwornika cyfrowo-analogowego utworzony według przekształcenia dualnego jest podany na rys. 3.3. Jest to układ, którego odmiany są bardzo często przytaczane w literaturze [5, 13, 37, 48, 57] dotyczącej przetworników cyfrowo-analogowych. Rys. 3.3 podaje jego prostą odmianę z pojedynczymi przełącznikami analogowymi, bez podwójnych zwierno-rozwiernych i rozwierno-zwiernych przełączników analogowych, których użycie jest zbędne, jeżeli zostanie wykorzystany właściwy układ wzmacniacza o pomijalnie małej rezystancji wejściowej i będzie właściwie dobrany typ wzmacniacza o małych prądach polaryzacji wejść. Został tu zastosowany układ wzmacniacza o konfiguracji odwracającej fazę, zwany też wzmacniaczem inwersyjnym [34], który stanowi przetwornik prądu na napięcie o pomijalnej rezystancji wejściowej, co zapewnia silne ujemne, równoległe do wejścia, prądowe sprzężenie zwrotne zastosowane w układzie tego wzmacniacza.

Dla układu tego równanie opisujące prąd wejściowy wzmacniacza I_{we} ma postać następującą:

$$I_{we} = U_0 \sum_{k=1}^{k=n} G_k \quad (3.5)$$

gdzie: U_0 - napięcie źródła odniesienia,
 G_k - konduktancja k -tego rezystora wagowego uwzględniająca stan jego dołączenia równoległego lub stan przerwy do tego rezystora sterowany przełącznikiem k -tego bitu.



Rys. 3.3. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej konduktancji oczka obwodu wejściowego układu wzmacniacza o konfiguracji odwracającej fazę zapewniającej przetwarzanie prądu na napięcie

Jeżeli dla sygnału sterującego przyjmie się przykładową charakterystykę przy zastosowaniu ułamkowego naturalnego kodu dwójkowego według wzoru (2.2) podanego w rozdziale 2, to charakterystykę tego przetwornika opíše równanie:

$$U_{wy} = 2 U_0 G R_s (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-2} \dots \dots \dots + a_n 2^{-n}) \quad (3.6)$$

gdzie: G - konduktancja wagowego rezystora najbardziej znaczącego bitu (MSB),

R_s - rezystancja sprzężenia zwrotnego wzmacniaczowego układu o konfiguracji odwracającej fazę przetwarzającego prąd wejściowy na napięcie wyjściowe,

$2 U_0 G R_s$ - pełny zakres sygnału wyjściowego przetwornika,

a_1, a_2, \dots, a_n - funkcje dwuwartościowe określające stany poszczególnych bitów cyfrowego sygnału sterującego.

Podana wyżej charakterystyka przetwornika uwzględnia zastosowanie ujemnego napięcia odniesienia, tak jak to pokazano na schemacie podanym na rys. 3.3.

W przypadku zastosowania sterowanego napięcia odniesienia U_0 , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej wyżej podanym równaniem.

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie i tak dobranej, aby zminimalizować

wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane wszystkie bity przetwornika.

Można oszacować wpływy parametrów przełączników analogowych na błędy przetwarzania omawianego układu przetwornika cyfrowo-analogowego.

Podobnie jak dla poprzedniego układu, dominujący wpływ na błąd przetwarzania ma rezystancja w stanie przewodzenia przełącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora wagowego, rezystancja przełącznika zmniejsza wartość konduktancji danego bitu G_k . Łatwo zauważyć, że największy błąd występuje, gdy zostaną załączone wszystkie rezystory wagowe, a więc przy przetwarzaniu sygnału o maksymalnej wartości. Można wyprowadzić przybliżony wzór na błąd względny wyrażony w procentach wynikający z niepomijalnej wartości rezystancji przełączników analogowych R_{pp} o postaci:

$$\delta(R_{pp}) = R_{pp} G (-a_1 2^{-1} - a_2 2^{-2} - a_3 2^{-3} - a_4 2^{-4} \dots - a_n 2^{-n}) 100 \% \quad (3.7)$$

Wartość maksymalna tego błędu wystąpi przy wartości 1 dla wszystkich bitów i wyniesie:

$$\delta(R_{pp})_{\max} \approx R_{pp} G 100 \% \quad (3.8)$$

Przyjmując wartości szacunkowe $G = 2 \cdot 10^{-4} 1/\Omega$ oraz $R_{pp} = 1 \Omega$, otrzymamy błąd maksymalny 0,02 % powodowany niepomijalną rezystancją przełączników analogowych w stanie przewodzenia. Projektując wartości rezystorów wagowych z odpowiednią ujemną korektą na średnią wartość R_{pp} i wykonując odpowiednio te rezystory, można ograniczyć błąd maksymalny do 0,01 %.

Wpływ na błąd przetwarzania przetwornika rezystancji przełącznika R_{op} w stanie otwartym przełączników jest znacznie mniejszy. Nietrudno zauważyć, że największy błąd z tego powodu wystąpi dla wszystkich przełączników otwartych, a więc przy realizacji zerowego sygnału wyjściowego.

Największy błąd względny wyrażony w procentach można określić wzorem:

$$\delta(R_{op})_{\max} = \frac{R 100 \%}{2 R_{op} G} \quad (3.9)$$

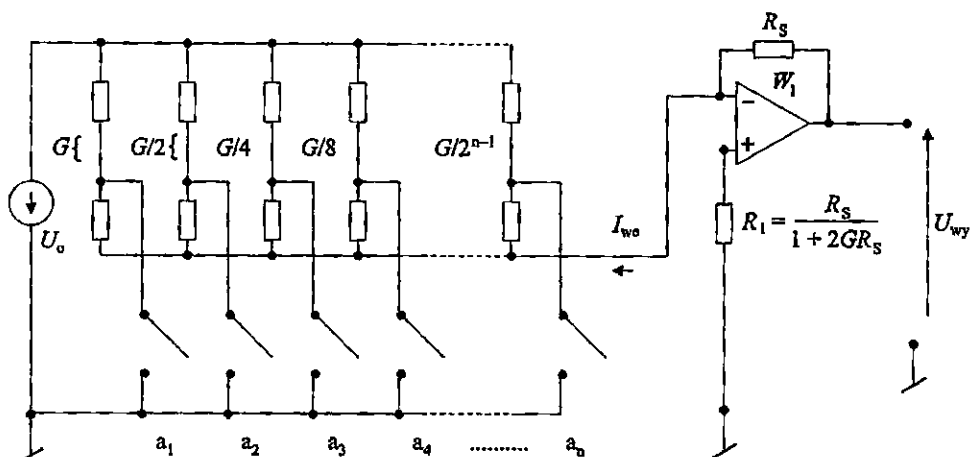
Przyjmując wartości szacunkowe: $G = 2 \cdot 10^{-4} 1/\Omega$ oraz $R_{op} = 10^{10} \Omega$ oraz liczbę bitów $n = 12$ otrzymamy błąd maksymalny 0,0003 %, powodowany rezystancją przełączników analogowych w stanie ich otwarcia. Jest to wartość pomijalna.

Literatura [30] podaje nieco inny układ przetwornika cyfrowo-analogowego, w którym rezystancja szeregowo przełączników analogowych nie wpływa na zmniejszanie konduktancji wagowych poszczególnych bitów. Schemat zmodyfikowanego układu podaje rys. 3.4.

W układzie tym stan załączenia konduktancji wagowej danego bitu następuje nie w stanie zwarcia, ale w stanie rozwarcia odpowiedniego przełącznika analo-

gowego, tak więc stan aktywny „1” danego bitu ustawia przełącznik analogowy w stan rozwarcia.

A wiemy już, że w stanie rozwarcia rezystancja R_{op} współczesnego przełącznika analogowego przyjmuje bardzo dużą wartość, która nie ma zauważalnego wpływu na załączoną konduktancję wagową. Wadą układu omawianego jest to, że konduktancje wagowe muszą składać się, każda z dwu rezystorów, aby przełączniki analogowe nie zwierały wejścia wzmacniacza. Niestety pojawia się błąd przetwarzania przetwornika w stanie niewybrania kilku najbardziej znaczących bitów.



Rys. 3.4. Schemat przetwornika cyfrowo-analogowego z cyfrowo sterowanymi prądami wejścia wzmacniacza inwersyjnego z rozwiernymi w stanie aktywnym przełącznikami analogowymi

Przetwornik ten, w którym cyfrowo wybierane obwody konduktancji formują prąd wejściowy wzmacniacza inwersyjnego, ma charakterystykę przetwarzania opisaną wyżej podanym równaniem (3.6). Przy czym należy pamiętać, że stanowi aktywnemu danego bitu $a_k = 1$ odpowiada stan rozwarcia przełącznika analogowego. Przykładowy stan przełączników analogowych pokazany na schemacie (rys. 3.4) odpowiada stanowi aktywnemu wszystkich bitów przetwornika.

Można oszacować wpływ rezystancji R_{pp} przełącznika analogowego w stanie zwarcia kilku początkowych najbardziej znaczących bitów na błąd przetwarzania przetwornika cyfrowo-analogowego. Największy błąd z tego powodu wystąpi dla wszystkich przełączników zwartych, a więc przy realizacji zerowego sygnału wyjściowego przetwornika.

Przyjmując, że konduktancje wagowe są dzielone na dwa rezystory jednakowej wartości (np. dla pierwszego bitu konduktancja wagowa G podzielona jest na dwa rezystory szeregowe każdy o konduktancji $2G$), analizując wpływ napięć zbieranych z rezystancji R_{pp} stanu zwarcia przełączników, możemy wyprowadzić

wzór na błąd względny przetwarzania w stanie niewybrania czterech najbardziej znaczących bitów:

$$\delta(R_{pp}) = (2 G R_{pp} + 1/2 G R_{pp} + 1/8 G R_{pp} + 1/32 G R_{pp}) 100 \% \quad (3.10)$$

Ponieważ składniki tworzą szereg szybko zanikający, można oszacować błąd maksymalny:

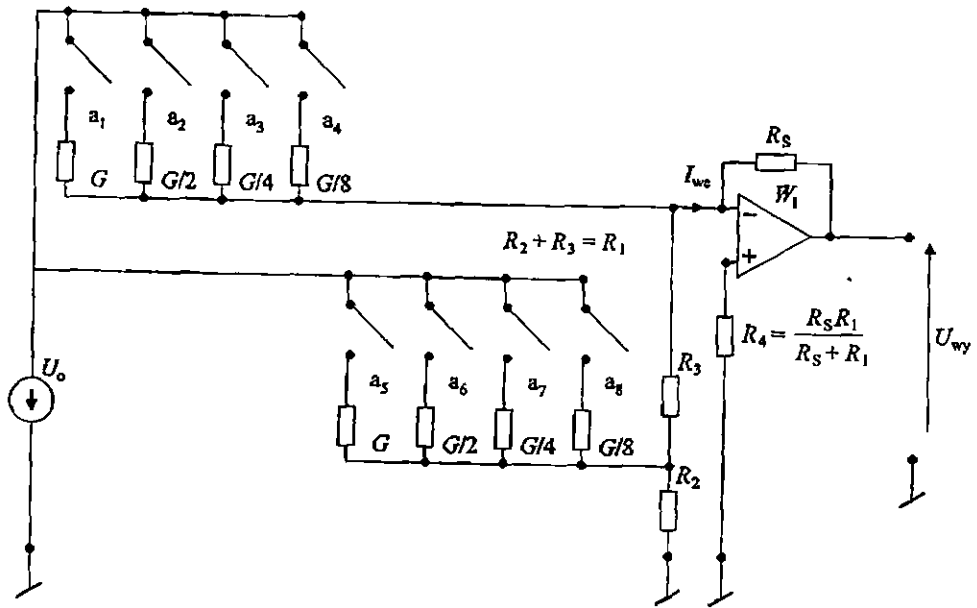
$$\delta(R_{pp})_{max} \approx 2,6 G R_{pp} 100 \% \quad (3.11)$$

Błąd ten jest przeszło dwukrotnie większy niż błąd układu podanego na rys. 3.3. Wartość liczbowa błędu przy założeniu takich samych wartości jak przy wyliczeniach według wzoru (3.8) wyniesie ok. 0,05 % zakresu przetwarzania przetwornika cyfrowo-analogowego. Warto zauważyć, że ponieważ jest to błąd systematyczny, to można go zmniejszyć do połowy przez strojenie funkcjonalne przesunięcia zera wzmacniacza w procesie produkcji każdego przetwornika.

Wadą omówionych wyżej układów przetworników jest konieczność używania rezystorów wagowych o dużej rozpiętości wartości nominalnych od R do $R 2^{-n+1}$ lub od G do $G 2^{-n+1}$, przykładowo dla rozdzielczości 12-bitowej przetwornika iloraz rezystancji wynosi $2^{11} = 2048$. Proces technologiczny wytwarzania zestawu rezystorów o tak dużym zakresie wartości, np. od 10 k Ω do 20,5 M Ω , jest trudny i kosztowny, chociaż duża dokładność realizacji rezystancji jest wymagana tylko dla kilku, czterech lub pięciu początkowych najbardziej znaczących bitów.

Zaletą podanych schematów jest ich prostota układowa, brak konieczności stosowania analogowych przełączników podwójnych oraz możliwość uzyskania dokładności odpowiadającej rozdzielczości od 10 do 12 bitów.

Na rys. 3.5 podano przykładowy schemat przetwornika cyfrowo-analogowego pracującego przy zastosowaniu ułamkowego naturalnego kodu dwójkowego. Układ ten nie ma wyżej opisanej wady, gdyż stosuje dla każdej grupy kolejnych czterech bitów takie same rezystory wagowe o wartościach konduktancji: G , $G/2$, $G/4$, $G/8$ oraz odpowiedni dzielnik prądu dla drugiej grupy sieci rezystorów sterowanej przez kolejne cztery mniej znaczące bity, co pozwala na niezwiększanie wartości rezystorów wagowych. Dla układu przetwornika 12-bitowego należy stosować trzy grupy sieci rezystorów [3], przy czym każda z dwu ostatnich grup powinna mieć po jednym dzielniku prądu wypływającego z sieci rezystorów danej grupy do wzmacniacza wyjściowego.



Rys. 3.5. Schemat przetwornika cyfrowo-analogowego z cyfrowo sterowaną konduktancją z dzielnikiem prądu dla drugiej grupy sieci rezystorów sterowanej przez kolejne cztery mniej znaczące bity

Literatura [37, 48] podaje układy podobne, ale bardziej rozbudowane, co wynika z zastosowania podwójnych przełączników (zwarcie-rozwarcie i rozwarcie-zwarcie) sterowanych wejściowym sygnałem cyfrowym przetwornika. Podwójne przełączniki przyłączające rezystory wagowe do źródła napięcia odniesienia lub do wspólnego punktu sygnałowego zapewniają stałą rezystancję zastępczą sieci rezystorów wagowych widzianą od strony wzmacniacza. Stosowanie podwójnych przełączników zwiększa w sposób istotny koszt układu, ale ich stosowanie jest tylko wtedy niezbędne, gdy sieć rezystorów wagowych pracuje na stałą rezystancję obciążenia [13] o wartości porównywalnej z rezystancją wewnętrzną tej sieci. Sytuacja taka nie ma miejsca w rozpatrywanym układzie przetwornika cyfrowo-analogowego.

W omawianym układzie przetwornika cyfrowo-analogowego podanym na rys. 3.5 ze wzmacniaczem wyjściowym inwersyjnym, sieć rezystorów pracuje na praktycznie zerową rezystancję wejścia wzmacniacza, co wynika z właściwości wzmacniacza inwersyjnego o pomijalnej rezystancji wejściowej, stanowiącego idealny przetwornik prąd-napięcie. Przy zastosowaniu takiego układu wzmacniacza, zmiany rezystancji wewnętrznej sieci rezystorów od kilku kiloomów aż do stanu przerwy (wyłączone wszystkie bity), mają pomijalny wpływ na prąd wejściowy wzmacniacza, przy stosowaniu współczesnych wzmacniaczy scalonych. Przywołując z literatury [34] dane techniczne popularnego wzmacniacza nowej generacji AD-OP-07A (*Analog Devices*) o wzmacnieniu napięciowym

ponad 10^6 V/V, bez trudu można oszacować, że przy prądzie wejściowym ok. 2 mA i napięciu wyjściowym 10 V, jego dynamiczna oporność wejściowa w układzie inwersyjnym wynosi $10 \mu\text{V}/2 \text{ mA} = 5 \text{ m}\Omega$, jest więc praktycznie równa zero.

Według danych z literatury [34] można też oszacować błędy napięcia wyjściowego wynikające z parametrów tego wzmacniacza: wejściowego napięcia niezrównoważenia $U_n \leq 25 \mu\text{V}$ oraz prądu polaryzacji wejścia $I_p \leq 2 \text{ nA}$.

Przyjmując, że rezystancja sumaryczna dzielnika napięcia w obwodzie wejściowym wzmacniacza R_1 wynosi ok. 250Ω , a rezystancja sprzężenia zwrotnego R_S - ok. $5 \text{ k}\Omega$, to składnik błędu w napięciu wyjściowym wzmacniacza można wyliczyć ze wzoru:

$$\delta(U_n) = U_n \frac{R_1 + R_S}{R_1} \approx 525 \mu\text{V} \quad (3.12)$$

co stanowi 0,005 % nominalnej wartości sygnału wyjściowego 10 V.

Składnik błędu w napięciu wyjściowym wzmacniacza wynikający z niepomiąralnej wartości prądu polaryzacji wejścia, można wyliczyć ze wzoru:

$$\delta(I_p) = R_S I_p \approx 10 \mu\text{V} \quad (3.13)$$

co stanowi 0,0001 % nominalnej wartości sygnału wyjściowego 10 V.

Jak widać, zastosowanie obecnie dostępnych nowoczesnych elementów elektronicznych pozwala znacznie uprościć znane z przeszłości układy przetworników cyfrowo-analogowych.

Obecnie wrócimy do omawiania schematu przetwornika podanego na rys. 3.5.

Rezystancyjne dzielniki prądu są tak zaprojektowane, że dokonują podanego niżej podziału prądu dopływającego do wejścia wzmacniacza z kolejnych podzielonych czwórkami sieci rezystancyjnych sterowanych grupami bitów:

- dla pierwszej grupy najbardziej znaczących bitów nie ma dzielnika prądu, współczynnik podziału jest równy 1
- dla drugiej grupy dzielnik prądu realizuje współczynnik podziału 1/16.

Dla przetwornika 12-bitowego współczynnik podziału dla trzeciej grupy bitów powinien wynosić 1/256.

Dla przetwornika 16-bitowego współczynnik podziału dla czwartej grupy bitów powinien wynosić 1/4096.

Należy zwrócić uwagę na możliwość budowy, według omówionej zasady przy wykorzystaniu dzielników prądu, przetworników pracujących w kodzie BCD 8421. Konduktancje wagowe będą miały wartości: 0,8G; 0,4G; 0,2G; 0,1G.

Dla czterech bitów pierwszej dekady nie będzie dzielnika prądu.

Dla czterech bitów drugiej dekady współczynnik podziału dzielnika prądu powinien wynosić 1/10.

Dla czterech bitów trzeciej dekady współczynnik podziału dzielnika prądu powinien wynosić 1/100.

Projektowanie dzielników prądów powinno uwzględniać fakt, że iloraz rezystancji sprzężenia zwrotnego R_S do rezystancji zastępczej dzielnika prądu R_1 jest główną składową współczynnika wzmacniającego napięcie niezrównoważenia wzmacniacza. Należy ten iloraz ograniczyć tak, aby składnik błędu wyliczony ze wzoru (3.12) był wyraźnie mniejszy od błędu rozdzielczości danego przetwornika.

W układzie przedstawionym na rys. 3.5, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza, zastosowano rezystor R_4 o wartości podanej na schemacie, połączony szeregowo z wejściem nieinwersyjnym wzmacniacza.

W układzie tego przetwornika należy stosować ujemne źródło napięcia odniesienia U_0 w celu zapewnienia zmian napięcia wyjściowego w przedziale napięć dodatnich.

Charakterystyka przetwarzania przetwornika przy zastosowaniu ujemnego napięcia odniesienia, tak jak to podano na schemacie przedstawionym na rys. 3.5, ma postać:

$$U_{wy} = 2 U_0 G R_S (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.14)$$

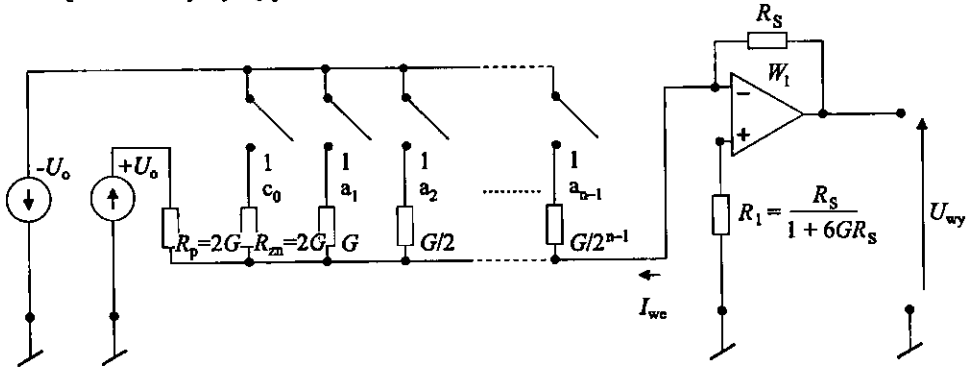
Przy zastosowaniu sterowanego napięcia odniesienia U_0 , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej wyżej podanym równaniem.

Analizując podany schemat przetwornika, należy zwrócić uwagę na możliwości strojenia funkcjonalnego wykonanego układu w procesie produkcji przetwornika, tak aby zapewnić dobrą dokładność przetwarzania. Poprzednio zwrócono uwagę, że rezystancja przełączników analogowych w stanie przewodzenia zmniejsza konduktancje wagowe, a ma ona największy wpływ na najbardziej znaczący bit. Tak więc, należy stroić funkcjonalnie charakterystykę przetwornika po włączeniu tylko najbardziej znaczącego bitu przez odpowiednie zwiększanie rezystancji sprzężenia zwrotnego R_S . Drugi krok strojenia funkcjonalnego powinien dotyczyć najwyższego bitu drugiej grupy czterech kolejnych bitów. Teraz należy stroić funkcjonalnie charakterystykę przetwornika po włączeniu tylko piątego bitu, stanowiącego najwyższy bit drugiej grupy, przez odpowiednie zwiększanie rezystancji dolnej R_2 dzielnika prądowego, co skoryguje wpływ rezystancji przełącznika analogowego piątego bitu oraz zminimalizuje błąd całego dzielnika R_2 i R_3 . W praktyce nie jest potrzebna korekcja funkcjonalna dalszych grup bitów przetworników 12-bitowych, gdyż wpływ dziewiątego bitu jest mało znaczący dla charakterystyki przetwarzania.

Na ogół nie stosuje się więcej niż trzy czterobitowe grupy omówionego typu, co pozwala na budowę 12-bitowych przetworników w kodzie dwójkowym i trzydekadowych przetworników pracujących w kodzie BCD 8421.

Rozpatrywane dotychczas układy przetworników cyfrowo-analogowych z siecią rezystorów o wartościach wagowych zapewniały unipolarną zmianę napięcia wyjściowego od 0 do X_{\max} w funkcji zmian wejściowego sygnału cyfrowego. Możliwa jest realizacja przetworników dostarczających na wyjściu sygnały bipolarne od wartości ujemnych X_{\min} do wartości dodatnich X_{\max} . Do tego celu są stosowane bipolarne kody dwójkowe opisane w rozdziale 2.

Niżej podano dwa przykłady realizacji przetworników z wyjściami bipolarnymi stosujące dwa różne kody cyfrowego sygnału sterującego. Kody te stosują bit znaku, który odpowiednio steruje obwodem rezystora R_{zn} , zapewniając właściwą charakterystykę przetwarzania.



Rys. 3.6. Schemat przetwornika cyfrowo-analogowego z cyfrowo sterowaną w bipolarnym przesuniętym kodzie dwójkowym konduktancją obwodu wejściowego układu wzmacniacza inwersyjnego

Na rys. 3.6 pokazano przykładową realizację przetwornika cyfrowo-analogowego stosującego bipolarny przesunięty kod dwójkowy, zwany też skompensowanym kodem dwójkowym, opisany równaniem (2.12). Realizacja takiego przetwornika wymaga stosowania dwóch źródeł napięć odniesienia $+U_0$ oraz $-U_0$ o przeciwnych polaryzacjach dodatniej i ujemnej w celu zapewnienia bipolarnego zakresu zmian napięcia wyjściowego. Rezystor R_p o konduktancji $2G$ służy do stałej ujemnej polaryzacji wyjścia wzmacniacza, a rezystor R_{zn} o konduktancji $2G$ służy do realizacji bitu znaku.

Charakterystykę przetwornika opisuje równanie:

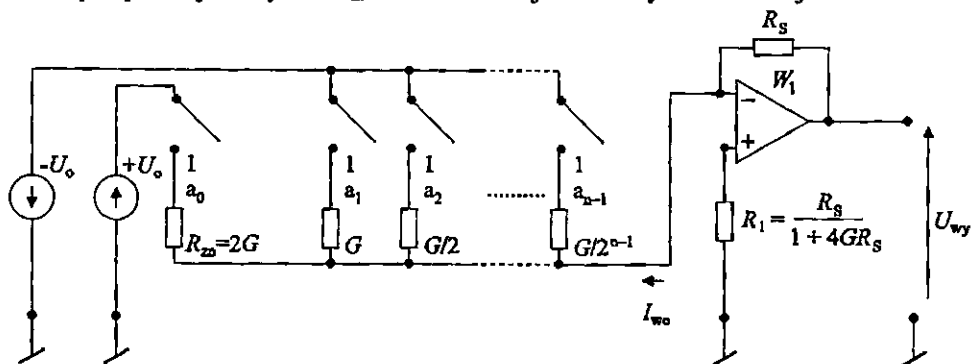
$$U_{wy} = 2 U_0 G R_S (c_0 - 1 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \quad (3.15)$$

gdzie: c_0 – bit znaku, przyjmuje wartość $c_0 = 1$ dla dodatnich wartości sygnału cyfrowego i dodatnich napięć wyjściowych lub przyjmuje wartość $c_0 = 0$ dla ujemnych wartości sygnału cyfrowego i ujemnych napięć wyjściowych;

a_1, a_2, \dots, a_n – funkcje dwuwartościowe określające stany poszczególnych bitów.

W przedstawionym układzie, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza, w stanie załączenia wszystkich bitów, szeregowo z wejściem nieinwersyjnym zastosowano rezystor R_1 o wartości podanej na schemacie.

Na rys. 3.7 podano schemat odmiany przetwornika cyfrowo-analogowego o wyjściu bipolarnym, stosującej dla sygnału cyfrowego wejściowego kod w zapisie uzupełnień do 2. Realizacja tego przetwornika także wymaga stosowania dwóch źródeł napięć odniesienia $+U_0$ oraz $-U_0$ o przeciwnych polaryzacjach dodatniej i ujemnej. Rezystor R_{zn} o konduktancji $2G$ służy do realizacji bitu znaku.



Rys. 3.7. Schemat przetwornika cyfrowo-analogowego stosujący cyfrowo sterowaną, z bipolarnym kodem w zapisie uzupełnień do 2, konduktancją obwodu wejściowego układu wzmacniacza inwersyjnego

Charakterystykę tego przetwornika opisuje równanie:

$$U_{wy} = 2 U_0 G R_S (-a_0 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \quad (3.16)$$

gdzie: a_0 – bit znaku, przyjmuje wartość $a_0 = 0$ dla dodatnich wartości sygnału cyfrowego i dodatnich napięć wyjściowych lub przyjmuje wartość $a_0 = 1$ dla ujemnych wartości sygnału cyfrowego i ujemnych napięć wyjściowych;

a_1, a_2, \dots, a_n – funkcje dwuwartościowe określające stany poszczególnych bitów.

W przedstawionym układzie w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza w stanie załączenia wszystkich bitów, szeregowo z wejściem nieinwersyjnym zastosowano rezystor R_1 o wartości podanej na schemacie.

Literatura [5, 37] podaje podobne układy do przedstawionych wyżej na rys. 3.6 i 3.7, ale bardziej rozbudowane, stosujące podwójne przełączniki (zwarcie-rozwarcie i rozwarcie-zwarcie) sterowane wejściowym sygnałem cyfrowym przetwornika. Jak już wykazano wyżej stosowanie podwójnych przełączników

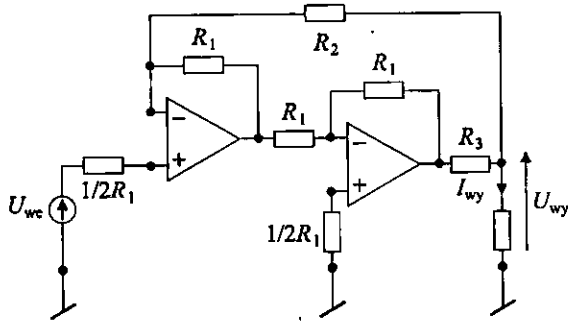
nie jest konieczne, jeżeli zostanie w układzie zastosowany właściwy wzmacniacz scalony nowej generacji o pomijalnym prądzie polaryzacji wejścia.

Opisane wyżej układy przetworników realizowały napięciowe sygnały wyjściowe. W przypadku potrzeby przetwornika z prądowym sygnałem wyjściowym, istnieje możliwość zastąpienia wzmacniacza wyjściowego lub dodania na jego wyjściu odpowiedniego układu wzmacniaczowego z wyjściem prądowym [34].

Przykładowo na rys. 3.8 podano schemat układu przetwornika napięcie-prąd o dużej rezystancji wejściowej. Przetwornik taki można zastosować zamiast wtórnik napięcia na schemacie przetwornika cyfrowo-analogowego podanego na rys. 3.2.

Układ podany na rys. 3.8, wykorzystujący dwa wzmacniacze scalone, zapewnia bardzo dużą rezystancję wejściową, gdyż stosuje na wejściu układ wzmacniacza nieodwracającego.

Rezystor R_2 zapewnia takie sterowanie wyjścia wzmacniacza, że prąd wyjściowy staje się niezależny od napięcia na wyjściu przy spełnionym warunku $R_1 = R_2 + R_3$, więc wyjście układu ma charakter źródła prądowego o przybliżonej charakterystyce podanej na rysunku. Układ charakteryzuje inwersja prądowego sygnału wyjściowego względem napięciowego sygnału wejściowego. Rezystancja wejściowa układu jest bardzo duża i praktycznie pomijalny jest efekt obciążania – obwodem wejściowym wzmacniacza – rezystancji cyfrowo sterowanej.



$$I_{wy} = -U_i \frac{R_1 + R_2 - R_3}{R_2 R_3} + \frac{U_{wy}}{R_2 R_3} (R_1 - R_2 - R_3)$$

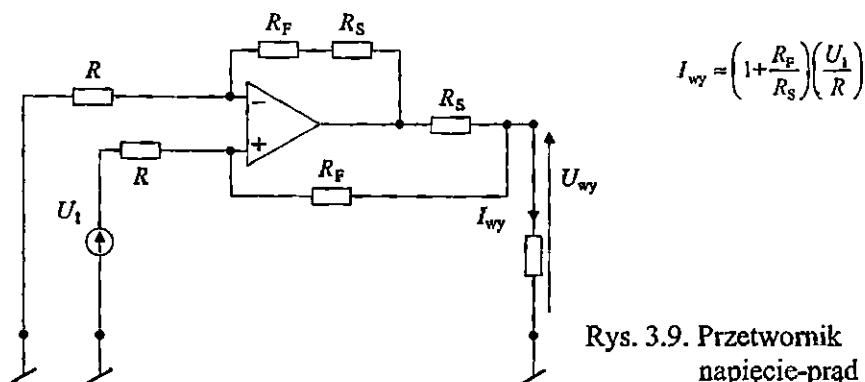
po spełnieniu warunku: $R_1 = R_2 + R_3$

$$I_{wy} = -\frac{2U_i}{R_1}$$

Rys. 3.8. Układ przetwornika napięcie-prąd odwracający o dużej rezystancji wejściowej

Badając możliwość modyfikacji układu wzmacniacza ze schematu przetwornika cyfrowo-analogowego podanego na rys. 3.3 lub na rysunkach dalszych, w celu uzyskania na ich wyjściach sygnału prądowego dojdziemy do wniosku, że zastosowany tam układ wzmacniacza inwersyjnego nie powinien zostać zmieniony. Niestety brak jest prostych jednowzmacniaczowych układów wzmacniania wejściowego sygnału prądowego celem uformowania wyjściowego sygnału prądowego, układów charakteryzujących się pomijalnie małą rezystancją wejściową jak układ wzmacniacza inwersyjnego.

W celu uformowania prądowego sygnału wyjściowego dla układu przetwornika z rys. 3.3 lub rysunków dalszych, można na ich wyjściach dodać układ jednowzmacniaczowego przetwornika napięcia na prąd [34]. Schemat takiego przetwornika napięcie-prąd podano na rys. 3.9.



Rys. 3.9. Przetwornik napięcie-prąd

Układ ten wymaga stosowania dwu par rezystorów R_S oraz R_F o odpowiednio takich samych wartościach. Układ zapewnia wzmocnienie prądowe o wartości:

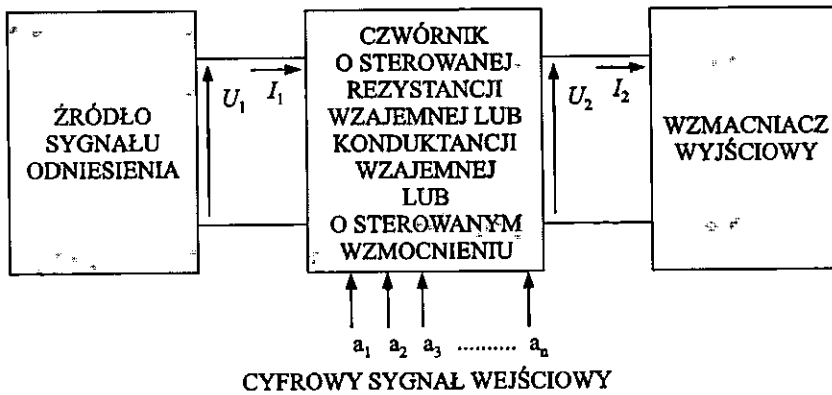
$$\frac{I_{wy}}{I_{we}} = \frac{I_{wy}}{\frac{U_1}{R}} = 1 + \frac{R_F}{R_S} \quad (3.17)$$

W układzie tym jest spełniony warunek jednakowych wartości rezystancji widzianych z obu wejść różnicowych wzmacniacza, co zapewnia minimalizację błędów przetwarzania sygnałów wynikających z wpływu prądów polaryzacji wejść wzmacniacza.

3.3. Przetworniki z cyfrowo sterowaną transmitancją drabinek rezystancyjnych

W rozdziale poprzednim przedstawiono układy przetwarzania cyfrowo-analogowego przy wykorzystaniu sterowania cyfrowego rezystancji lub konduktancji w obwodzie elektrycznym jednooczkowym. Obecnie zostaną rozpatrzone układy przetwarzania cyfrowo-analogowego wykorzystujące sterowanie cyfrowe rezystancji wzajemnej lub konduktancji wzajemnej lub też sterowanie wzmocnienia czwórnika pasywnego zasilanego ze źródła sygnału odniesienia.

Na rys. 3.10 przedstawiono schemat blokowy połączeń źródła sygnału odniesienia, wzmacniacza wyjściowego oraz czwórnika o cyfrowo sterowanej rezystancji wzajemnej lub konduktancji wzajemnej, lub o sterowanym wzmocnieniu.



Rys. 3.10. Schemat blokowy przetwornika cyfrowo-analogowego ze sterowaną cyfrowo rezystancją wzajemną lub konduktancją wzajemną lub ze sterowanym wzmacnieniem czwórnika

Pasywne czwórniki elektryczne opisują równania łańcuchowe [7] o postaci:

$$U_1 = A U_2 + B I_2 \quad (3.18)$$

$$I_1 = C U_2 + D I_2 \quad (3.19)$$

Aby uzależnić sygnał wyjściowy czwórnika tylko od jednego parametru łańcuchowego B lub D, należy zastosować wzmacniacz wyjściowy o rezystancji wejściowej równej zeru (będzie to stan zwarcia wyjścia czwórnika $U_2 = 0$ oraz wystąpi prąd zwarcia I_{2z}), albo aby uzależnić sygnał wyjściowy czwórnika tylko od jednego parametru łańcuchowego A lub C, należy zastosować wzmacniacz wyjściowy o rezystancji wejściowej nieskończenie wielkiej (będzie to stan jałowy wyjścia czwórnika $I_2 = 0$ oraz wystąpi napięcie stanu jałowego U_{2j}).

Zazwyczaj stosuje się na wejściu czwórnika napięcie odniesienia $U_1 = U_0$ oraz na jego wyjściu wzmacniacz inwersyjny o rezystancji wejściowej praktycznie równej zeru. W takim przypadku sygnał wyjściowy przetwornika cyfrowo-analogowego jest proporcjonalny do prądu I_{2z} , który można opisać wzorem:

$$I_{2z} = \frac{1}{B} U_1 \quad (3.20)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie konduktancji wzajemnej $1/B$ stanowiącej odwrotność parametru łańcuchowego B czwórnika.

W drugiej realizacji przetwornika cyfrowo-analogowego należy na wejściu czwórnika stosować prąd odniesienia $I_1 = I_0$ oraz na wyjściu czwórnika wzmacniacz inwersyjny o rezystancji wejściowej praktycznie równej zeru. W takim

wypadku sygnał wyjściowy przetwornika cyfrowo-analogowego jest proporcjonalny do prądu I_{2z} , który można opisać wzorem:

$$I_{2z} = \frac{1}{D} I_1 \quad (3.21)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie współczynnika wzmocnienia prądowego $1/D$ stanowiącego odwrotność parametru łańcuchowego D czwornika.

Często stosuje się na wejściu czwornika napięcie odniesienia $U_1 = U_0$ oraz na jego wyjściu wzmacniacz wtórnikowy o rezystancji wejściowej nieskończenie wielkiej. W takim wypadku sygnał wyjściowy przetwornika cyfrowo-analogowego jest proporcjonalny do napięcia stanu jałowego wyjścia czwornika U_{2j} , które można opisać wzorem:

$$U_{2j} = \frac{1}{A} U_1 \quad (3.22)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie współczynnika wzmocnienia napięciowego $1/A$ stanowiącego odwrotność parametru łańcuchowego A czwornika.

Czwarta możliwa realizacja przetwornika cyfrowo-analogowego: na wejściu czwornika stosuje prąd odniesienia $I_1 = I_0$ oraz na wyjściu czwornika wzmacniacz wtórnikowy o rezystancji wejściowej nieskończenie wielkiej. W takim wypadku sygnał wyjściowy przetwornika cyfrowo-analogowego jest proporcjonalny do napięcia stanu jałowego wyjścia czwornika U_{2j} , co można opisać wzorem:

$$U_{2j} = \frac{1}{C} I_1 \quad (3.23)$$

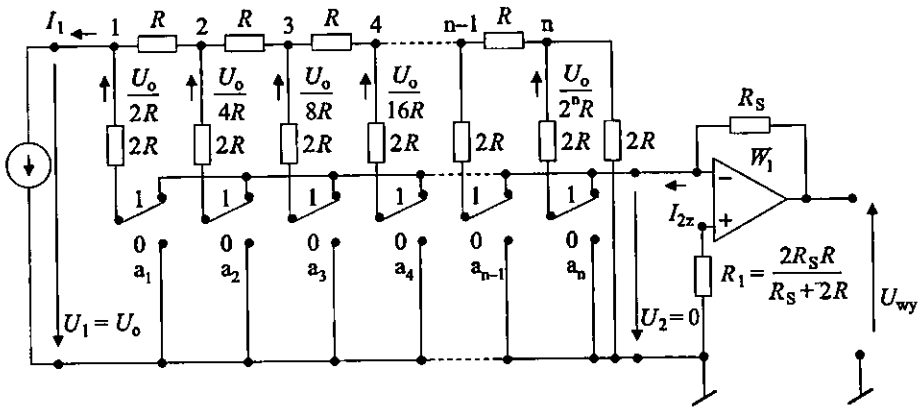
Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie rezystancji wzajemnej $1/C$ stanowiącej odwrotność parametru łańcuchowego C czwornika.

Nie jest wygodne wykorzystywanie innych stanów obciążenia czwornika oprócz stanu zwarcia lub stanu jałowego na jego wyjściu, gdyż może to utrudnić sprawę zapewnienia odpowiedniego sterowania cyfrowego funkcji dwu parametrów łańcuchowych czwornika.

W praktyce do realizacji przetworników cyfrowo-analogowych są używane czworniki stanowiące sieci rezystancyjne zwane drabinkami $R - 2R$. Zaletą tych układów jest stosowanie tylko dwu wartości rezystancji R oraz $2R$.

Na rys. 3.11 podano schemat przykładowego przetwornika cyfrowo-analogowego z czwornikiem stanowiącym drabinkę $R - 2R$, który stanowi realizację wyżej opisanego wzorem (3.20) układu z napięciowym źródłem odniesienia zasilającym czwornik oraz ze wzmacniaczem inwersyjnym o pomijalnej rezystancji wejściowej zwierającej wyjście czwornika. W literaturze [5, 37, 48]

układ ten bywa nazywany przetwornikiem z odwróconą siecią (drabinką) rezystorów $R - 2R$, gdyż wcześniejsze aplikacje układów drabinkowych dołączały sieć rezystorów $2R$ drabinki do źródła napięcia odniesienia, a nie do wzmacniacza wyjściowego.



Rys. 3.11. Schemat przetwornika cyfrowo-analogowego z odwróconą drabinką rezystorów $R - 2R$ pracującego w kodzie dwójkowym

W układzie tym, w odróżnieniu od przetworników z cyfrowo sterowaną rezystancją lub konduktancją na wejściu wzmacniacza, muszą być stosowane podwójne przełączniki analogowe zwierzno-rozwiernie oraz rozwierno-zwierne do realizacji funkcji dwuwartościowych od a_1 do a_n cyfrowego sygnału wejściowego. Tylko podwójne przełączniki analogowe zapewniają niezmienną strukturę sieci drabinkowej, co jest konieczne do realizowania właściwego podziału prądów lub napięć przez kolejne ogniwa sieci drabinkowej.

Patrząc na schemat podany na rys. 3.11 i pamiętając, że wejście wzmacniacza inwersyjnego W_1 stanowi zwarcie zacisków wyjściowych czwórnika, bez trudu zauważymy, że niezależnie od stanu przełączników analogowych dolne końcówki wszystkich rezystorów $2R$ drabinki mają potencjał punktu wspólnego układu, albo przez przełączniki oznaczone „0” lub przez pomijalnie małą rezystancję wejściową wzmacniacza. Oznacza to, że struktura sieci drabinkowej nie zmienia się w różnych stanach przełączników analogowych, ale stany przełączników analogowych decydują o wartości prądu wyjściowego czwórnika I_{2z} . Prąd wyjściowy czwórnika zawiera tylko składowe z ogniwa sieci drabinkowej, dla których funkcje dwuwartościowe mają wartości aktywne „1”, a napięcie wyjściowe wzmacniacza inwersyjnego jest proporcjonalne do prądu wyjściowego czwórnika, więc stanowi sygnał analogowy odpowiednio uformowany wejściowym sterującym sygnałem cyfrowym przetwornika.

Sieć drabinkowa zastosowana w omawianym układzie stanowi dokładny dzielnik napięć w systemie dwójkowym. Kolejne węzły sieci oznaczone na ry-

sunku liczbami 1, 2, 3, 4, oraz n w stosunku do wspólnego punktu przyjmują następujące wartości napięć:

$$-U_0, -2^{-1}U_0, -2^{-2}U_0, -2^{-3}U_0, \dots, -2^{-(n-1)}U_0 \quad (3.24)$$

Znak minus tych napięć wynika z dołączenia bieguna minus źródła napięcia odniesienia U_0 do wejścia dzielnika, aby uzyskać dodatni unipolarny zakres zmienności napięcia wyjściowego wzmacniacza inwersyjnego zastosowanego na wyjściu przetwornika.

Wartości prądów w rezystorach $2R$ sieci drabinkowej w kolejności dołączenia ich do węzłów od 1 do n są następujące:

$$\frac{U_0}{R} 2^{-1}, \frac{U_0}{R} 2^{-2}, \frac{U_0}{R} 2^{-3}, \frac{U_0}{R} 2^{-4}, \dots, \frac{U_0}{R} 2^{-n} \quad (3.25)$$

Sygnał cyfrowy poprzez odpowiednie przełączniki analogowe kieruje składowe prądy do wejścia wzmacniacza inwersyjnego, w wyniku tego charakterystykę przetwornika cyfrowo-analogowego można opisać równaniem:

$$U_{wy} = U_0 \frac{R_S}{R} (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots + a_n 2^{-n}) \quad (3.26)$$

Podana wyżej charakterystyka przetwornika uwzględnia zastosowanie ujemnego napięcia odniesienia, tak jak to pokazano na schemacie podanym na rys. 3.11.

Przy zastosowaniu sterowanego napięcia odniesienia U_0 , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej podanym wyżej równaniem.

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie i tak dobranej, aby zminimalizować wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy jest wysterowany jeden najbardziej znaczący bit (MSB) przetwornika.

Można oszacować wpływ parametrów przełączników analogowych na błędy przetwarzania omawianego układu przetwornika cyfrowo-analogowego.

Zauważalny wpływ na błąd przetwarzania ma rezystancja w stanie przewodzenia przełącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora drabinki, rezystancja przełącznika zwiększa wartość rezystancji drabinki danego bitu $2R$. Zazwyczaj producent przetworników w projekcie układu drabinki uwzględnia zmniejszenie rezystorów $2R$ o średnią wartość rezystancji R_{pp} , pozostaje więc tylko błąd ΔR_{pp} wynikający z odchyłki rzeczywistej rezystancji od wartości średniej. Można zauważyć, że największy wpływ na charakterystykę przetwornika ma błąd ΔR_{pp} dla najbardziej znaczącego bitu (MSB). Błąd ten od-

odniesiony do pełnego zakresu przetwarzania można określić przybliżonym wzorem:

$$\delta(\Delta R_{pp}) \approx \frac{1}{4} \frac{\Delta R_{pp}}{R} 100 \% \quad (3.27)$$

Przyjmując wartości szacunkowe $R = 5 \text{ k}\Omega$ oraz $\Delta R_{pp} = 1 \text{ }\Omega$, otrzymamy błąd 0,005 % powodowany rozrzutami rezystancji przełączników analogowych w stanie przewodzenia. Przy stosowaniu znacznie mniejszych rezystancji drabinki, co jest potrzebne dla uzyskania szybkich przetworników, omawiany błąd może znacznie wzrosnąć.

Wpływ na błąd przetwarzania przetwornika rezystancji przełącznika R_{op} w stanie otwartym przełączników jest pomijalny, przy założeniu stosowania współczesnych przełączników CMOS o wartości parametru $R_{op} = 10^{10} \text{ }\Omega$.

Można też oszacować błędy napięcia wyjściowego wynikające z parametru wzmacniacza wejściowego jakim może być jego napięcie niezrównoważenia $U_n \leq 25 \text{ }\mu\text{V}$ [34].

Przyjmując, że rezystancja zastępcza rezystorów drabinki widziana od strony wejścia wzmacniacza przy załączonych wszystkich $n = 12$ bitach, R_{wy} wynosi ok. 1250 Ω , a rezystancja sprzężenia zwrotnego R_s wynosi ok. 5 $\text{k}\Omega$, wówczas składnik błędu w napięciu wyjściowym wzmacniacza można wyliczyć ze wzoru:

$$\delta(U_n) = U_n \frac{R_{wy} + R_s}{R_{wy}} \approx 120 \text{ }\mu\text{V} \quad (3.28)$$

co stanowi 0,001 % nominalnej wartości sygnału wyjściowego 10 V.

Składnik błędu w napięciu wyjściowym wzmacniacza wynikający z wartości prądu polaryzacji wejścia wzmacniacza jest pomijalny.

Istotne znaczenie dla charakterystyki przetwarzania przetwornika będzie miała dokładność zestrojenia wartości rezystancji R_s oraz rezystancji $2R$ i rezystancji R dla najbardziej znaczących bitów. Dokładność ta zazwyczaj wynosi 0,05 %.

Przedstawiony przetwornik drabinkowy wymaga zastosowania podwójnych przełączników analogowych oraz zastosowania większej liczby dokładnych rezystorów niż przetworniki ze sterowaną rezystancją lub konduktancją na wejściu wzmacniacza, opisane w poprzednim rozdziale.

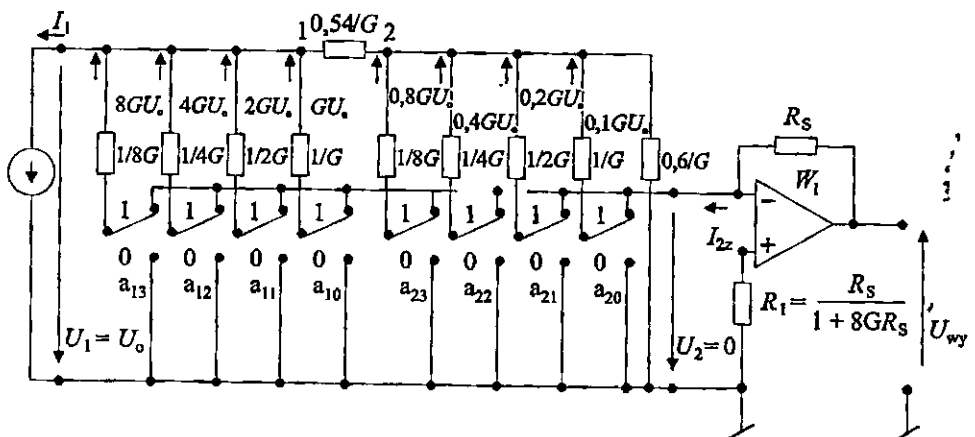
Jednak istotna zaleta przetwornika drabinkowego wynika z faktu, że są użyte rezystory tylko kilku wartości R , $2R$ oraz R_s , a dokładność przetwornika nie zależy od bezwzględnych wartości poszczególnych rezystorów, a tylko od różnic względnych ich wartości. Podobnie wpływy zmiany temperatury otoczenia na charakterystykę przetwornika są uzależnione od powtarzalności współczynników temperaturowych poszczególnych rezystorów R_s oraz R i $2R$ drabinki dla najbardziej znaczących bitów przetwornika. Ponieważ wartość rezystancji drabinki może być wybierana z przedziału od kilkuset omów do kilkudziesięciu kilo-

omów, to taka sieć drabinkowa może być wykonywana w jednym procesie napy-lania cienkowarstwowego lub w procesie integracji monolitycznej w krzemie, co stanowi dużą zaletę dla współczesnych technologii. Możliwość wyboru rezystancji o stosunkowo małych wartościach pozwala na zmniejszenie niekorzystnego efektu pojemności rozproszonych rezystorów na pracę dynamiczną przetworników drabinkowych, co objawia się opóźnieniami przełączeń bitów i pojawieniem się zakłóceń szpilkowych o dużych wartościach.

Należy zwrócić uwagę, że przedstawiony na rys. 3.11 przetwornik drabinko- wy z odwróconą siecią rezystorów $R - 2R$ ma przełączniki analogowe przyłączo- ne do wejścia wzmacniacza inwersyjnego o napięciu praktycznie równym napię- ciu odniesienia 0 V . Dzięki takiemu połączeniu prądy płynące przez rezystory drabinki oraz napięcia na nich występujące prawie nie zmieniają swoich wartości w czasie przełączania bitów w wyniku zmian sygnału sterującego, więc nie wy- stępują opóźnienia związane z przeładowywaniem pojemności rozproszonych rezystorów drabinki. Omawiany przetwornik drabinkowy z odwróconą siecią rezystorów $R - 2R$ ma lepsze właściwości dynamiczne od innych układów prze- tworników drabinkowych, w których przełączniki analogowe muszą przyłączać pełną wartość napięcia odniesienia do rezystorów drabinkowych i ich pojemności rozproszonych.

Na rys. 3.12 podano odmianę przetwornika cyfrowo-analogowego z odwróco- ną drabinką rezystorów pracującego w kodzie dwójkowo-dziesiętnym BCD o wagach 8421. Jest to przetwornik dwudekadowy.

Drabinka dla kodu BCD musi stosować większy asortyment wartości rezy- stancji niż występujący w poprzednim układzie przetwornika, jednak utrzymana jest ważna zaleta przetworników z drabinkami polegająca na tym, że ich dokład- ność nie zależy od bezwzględnych wartości poszczególnych rezystorów, a tylko od różnic względnych ich wartości.



Rys. 3.12. Schemat przetwornika cyfrowo-analogowego z odwróconą drabinką rezystorów pracującego w kodzie dwójkowo-dziesiętnym BCD o wagach 8421

Równania opisujące charakterystykę przetwornika przy zastosowaniu kodu dwójkowo-dziesiętnego BCD opisane są wzorami od (2.4) do (2.7). Ze wzoru (2.4) wynika, że wagi dla kolejnych dekad stanowią mnożnik 10^{-1} z rosnącym wykładnikiem potęgowym. Drabinka rezystancyjna dla kodu BCD i dwu dekad ma taką budowę, że dla drugiej dekady stanowi ona dzielnik dekadowy o podziale 1 do 10. Zapewniają to odpowiednio dobrane wartości rezystancji poszczególnych rezystorów drabinki.

Ponieważ prąd wyjściowy I_{2z} drabinki formuje sygnał wyjściowy przetwornika, wygodnie jest prądy składowe opisywać zależnością proporcjonalną od konduktancji poszczególnych rezystorów drabinki. Na schemacie przy rezystorach drabinki podano wartości ich rezystancji – wartości te są uzależnione od umownej konduktancji G , która jest przypisana kolejnemu czwartemu bitowi dekady o wadze 1. Wcześniejsze rezystory tej dekady o wagach bitów 2, 4 i 8 mają odpowiednio do wag konduktancje: $2G$, $4G$ oraz $8G$. Aby zapewnić wymagany podział dziesiętny dzielnika drabinki, konieczne jest zamknięcie drabinki po stronie prawej dodatkowym nieprzełączanym rezystorem o rezystancji $0,6/G$ oraz zastosowanie rezystora szeregowego drabinki pomiędzy węzłami 1 i 2 o rezystancji $0,54/G$. Należy podkreślić, że wyżej wymienione wartości rezystancji wynikają jednoznacznie z przyjętych wartości konduktancji wagowych: $8G$, $4G$, $2G$ oraz $1G$.

Dla innych konduktancji wagowych, np. dla kodu Aikena BCD o wagach 2, 4, 2, 1, po przyjęciu konduktancji wagowych o wartościach $2G_A$, $4G_A$, $2G_A$, $1G_A$ konieczne jest zamknięcie drabinki po stronie prawej dodatkowym nieprzełączanym rezystorem o rezystancji $1/G_A$ oraz zastosowanie rezystora szeregowego drabinki pomiędzy węzłami 1 i 2 o rezystancji $0,9/G_A$.

Sieć drabinkowa zastosowana w układzie podanym na rys. 3.12 stanowi dokładny dzielnik dziesiętny. Kolejne węzły sieci oznaczone na rysunku liczbami 1 oraz 2 w stosunku do wspólnego punktu przyjmują wartości napięć: $-U_0$ i $-10^{-1}U_0$.

Wartości prądów w rezystorach sieci drabinkowej w kolejności dołączenia ich do węzłów od 1 do 2 są następujące:

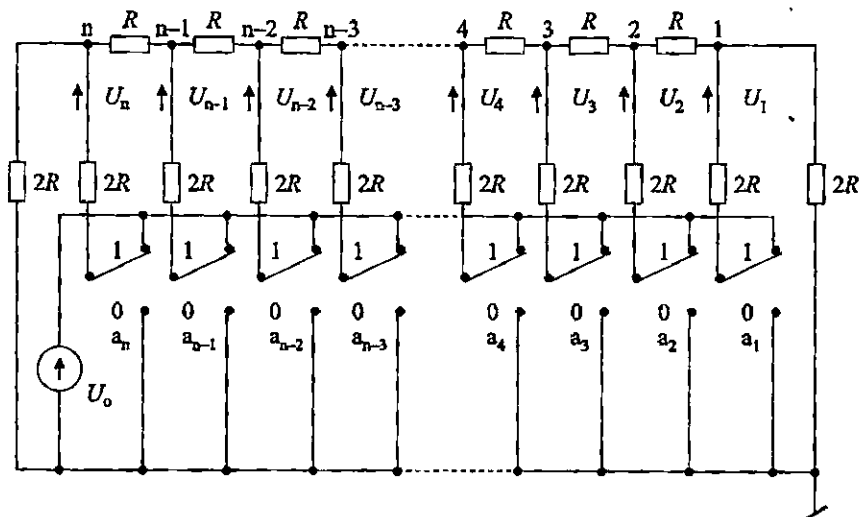
$$8GU_0, 4GU_0, 2GU_0, 1GU_0, 8 \cdot 10^{-1}GU_0, 4 \cdot 10^{-1}GU_0, 2 \cdot 10^{-1}GU_0, 10^{-1}GU_0 \quad (3.29)$$

Sygnał cyfrowy poprzez odpowiednie przełączniki analogowe kieruje składowe prądy do wejścia wzmacniacza inwersyjnego, w wyniku tego charakterystykę przetwornika cyfrowo-analogowego opisuje równanie:

$$U_{wy} = U_0 G R_S [(a_{13}8 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}8 + a_{22}4 + a_{21}2 + a_{20}1)] \quad (3.30)$$

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie, tak dobranej, aby zminimalizować wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy jest wysterowany jeden najbardziej znaczący bit przetwornika o wadze 8.

Przed omówieniem dalszych układów przetworników stosujących drabinki innej konfiguracji, trudniejszej do interpretacji, należy na wstępie omówić właściwości tej konfiguracji. Schemat takiej drabinki podano na rys. 3.13.



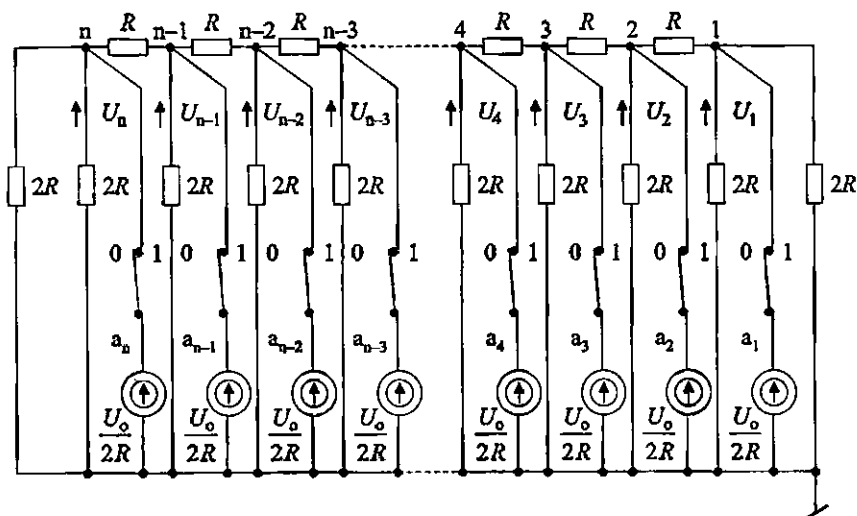
Rys. 3.13. Schemat symetrycznej drabinki $R - 2R$ przyłączanej do źródła napięcia przez rezystory $2R$

Jest to klasyczna symetryczna drabinka $R - 2R$, a więc zakończona po obydwu stronach dodatkowymi rezystorami $2R$, do której napięcie wejściowe U_0 jest dołączane poprzez odpowiednio przełączane rezystory $2R$. Drabinka ma n węzłów oraz n rezystorów $2R$ dołączonych do tych węzłów, których drugie końce są przełączane sygnałem cyfrowym poprzez przełączniki podwójne albo do źródła napięcia odniesienia U_0 , albo do wspólnego punktu sygnałowego o napięciu równym zero.

Drabinka ta ma ciekawe właściwości, które będzie łatwo zauważyć, jeżeli dokonamy jej przekształcenia zgodnie z zasadami teorii obwodów elektrycznych [7], zastępując przełączane rzeczywiste źródła napięciowe równoważnymi rzeczywistymi źródłami prądowymi. Przekształcenie takie nie zmieni interesujących nas wartości napięć węzłów, w stosunku do wspólnego punktu sygnałowego, oznaczonych symbolami od U_1 do U_n , ani też nie zmieni rezystancji zastępczych sieci widzianych z tych węzłów do wspólnego punktu sygnałowego.

Przekształcenie szeregowego idealnego źródła napięcia o napięciu źródłowym U_0 i rezystancji szeregowej $2R$ polega na zastąpieniu go równoległym połączeniem idealnego źródła prądu $U_0/2R$ oraz rezystancji $2R$. Oczywiście zauważymy, że jeżeli przełącznik analogowy jest w położeniu „1”, to występuje w danej gałęzi na rys. 3.13 idealne źródło napięcia; jeżeli przełącznik analogowy jest w położeniu „0”, to idealne źródło napięcia w tej gałęzi ma wartość zero. Tak więc po przekształceniu sieci stanowi „1” przełącznika odpowiada załączenie do odpowiedniego węzła idealnego źródła prądu, a stanowi „0” przełącznika – przerwa w

obwodzie idealnego źródła prądu. Równoważny schemat drabinki $R - 2R$ po przekształceniu został podany na rys. 3.14. Jest ciekawostką, że przy przełączeniu źródeł prądowych znika konieczność stosowania podwójnych przełączników analogowych.



Rys. 3.14. Równoważny schemat symetrycznej drabinki $R - 2R$ przyłączanej do źródeł prądowych

Patrząc na otrzymany równoważny schemat zastępczy drabinki $R - 2R$, bez trudu zauważymy, że rezystancja zastępcza sieci widziana z dowolnego węzła do wspólnego punktu sygnałowego jest dla wszystkich węzłów od 1 do n jednakowa i wynosi $2/3 R$. Tak więc załączenie źródła prądowego $U_0/2R$ w dowolnym węźle k powoduje pojawienie się napięcia tego węzła U_k o wartości:

$$U_k = \frac{2R}{3} \frac{U_0}{2R} = \frac{U_0}{3} \quad (3.31)$$

Napięcie to ma wartość jednakową dla każdego węzła, w którym nastąpiło załączenie źródła prądowego.

Interesującą właściwością sieci drabinkowej jest współczynnik podziału napięcia pojawiającego się na węźle 1, a pochodzącego od napięcia generowanego na kolejnych dalszych węzłach 2, 3, ..., k , ..., n , gdzie nastąpiło załączenie źródła prądowego. Rezystory sieci $R - 2R$ są tak dobrane, że sieć stanowi idealny dzielnik o współczynniku podziału 2 pomiędzy kolejnymi węzłami. Tak więc, składowa napięcia na węźle 1 pochodząca od napięcia generowanego na kolejnym węźle k wyrazi się wzorem:

$$U_1^{(k)} = \frac{1}{2^{k-1}} \frac{U_0}{3} \quad (3.32)$$

Chcemy wyznaczyć wynikowe napięcie dla węzła 1, oznaczone na schemacie U_1 , a pochodzące od źródeł prądowych załączonych przełącznikami analogowymi do poszczególnych węzłów. Ponieważ obwód jest liniowy, to napięcie to zgodnie z zasadą superpozycji można wyliczyć jako sumę napięć węzła 1 pochodzących od kolejno działających źródeł prądowych załączanych sterowanymi cyfrowo funkcjami dwustanowymi: $a_1, a_2, a_3, a_4, \dots, a_n$. Korzystając ze wzoru (3.32) na napięcia składowe, otrzymamy następujący wzór na napięcie węzła 1:

$$U_1 = \frac{2U_0}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots \dots \dots + a_n 2^{-n}] \quad (3.33)$$

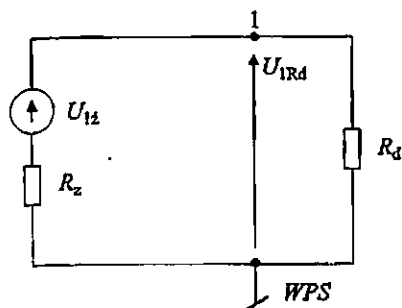
Jak z tego wzoru widać, omawiana sieć drabinkowa po dodaniu odpowiedniego wzmacniacza wyjściowego będzie stanowić drabinkowy przetwornik cyfrowo-analogowy.

Należy podkreślić, że podany wyżej wzór opisuje obydwie równoważne sieci drabinkowe podane zarówno na rys. 3.13 jak i na rys. 3.14.

Realizacja przetwornika cyfrowo-analogowego wymaga dołączenia do sieci drabinkowej wzmacniacza wyjściowego, który może wprowadzić równolegle do węzła 1 i punktu wspólnego sygnałowego układu dodatkową rezystancję wejściową wzmacniacza. Warto więc przeanalizować, jaki wpływ na charakterystykę sieci drabinkowej opisanej równaniem (3.33) będą miały zmiany nieprzełączanej rezystancji oznaczonej $2R$ dołączonej do węzła 1, umieszczonej na schematach rys. 3.13 i 3.14 jako zakończenie drabinki z prawej strony. Należy zwrócić uwagę, że w literaturze ten rezystor $2R$ bywa czasami nazywany dodatkowym rezystorem drabinki.

Analizę wpływu zmian tego dodatkowego rezystora umożliwiają znane z teorii obwodów elektrycznych twierdzenie Thevenina [7, 45] o zastępczym źródle napięcia.

Zgodnie z tym twierdzeniem sieć drabinki można przedstawić w postaci zastępczego źródła podanego na rys. 3.15. Na prawo od zacisku oznaczonego 1 (jest to węzeł 1) i zacisku wspólnego punktu sygnałowego WPS umieszczono rezystor dodatkowy R_d , który dla pełnej sieci drabinkowej ma wartość $2R$. Po lewej stronie od zacisków 1 oraz WPS umieszczono zastępcze napięcie źródłowe o oznaczeniu U_{1z} szeregowo z rezystancją zastępczą R_z sieci niepełnej drabinki bez rezystora dodatkowego $2R$.



Rys. 3.15. Schemat zastępczy sieci niepełnej drabinki obciążonej rezystorem R_d

Patrząc na schemat podany na rys. 3.14, stwierdzimy bez trudu, że rezystancja zastępcza niepełnej sieci drabinki (bez rezystora dodatkowego) widziana pomiędzy zaciskiem (węzeł 1) oraz wspólnym punktem sygnałowym wynosi dokładnie

$$R_z = R \quad (3.34)$$

Dla stanu pracy sieci drabinkowej z rezystorem dodatkowym $R_d = 2R$ znane jest napięcie U_1 węzła 1, opisane wzorem (3.33), można więc wyznaczyć zastępcze napięcie źródłowe U_{1z} dla oczka obwodu podanego na rys. 3.15. Z porównania prądów po prawej stronie obwodu i dla całego oczka wynika zależność:

$$\frac{U_{1z}}{R+2R} = \frac{U_1}{2R},$$

a z niej wynika wzór na napięcie źródłowe U_{1z} :

$$U_{1z} = \frac{3}{2} U_1$$

oraz uwzględniając zależność (3.33), otrzymamy wzór:

$$U_{1z} = U_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.35)$$

Dla obwodu jednooczkowego podanego na rys. 3.15 można wyprowadzić następujący wzór opisujący wartość napięcia węzła 1 przy obciążeniu niepełnej drabinki dowolnym rezystorem R_d :

$$U_{1Rd} = \frac{R_d}{R + R_d} U_{1z} \quad (3.36)$$

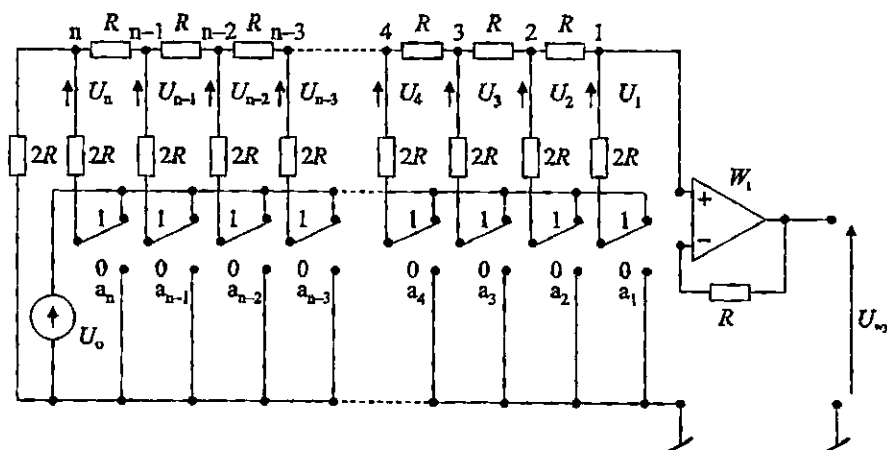
Wzór ten jest potwierdzony dużą różnorodnością opisanych w literaturze układów dołączania wzmacniacza wyjściowego do sieci drabinkowej i odmian układów wzmacniacza wyjściowego.

Z charakteru schematu zastępczego sieci niepełnej drabinki oraz wzoru (3.36) wynikają jedynie dwa racjonalne, technicznie uzasadnione układy wzmacniacza wyjściowego, są to:

- wzmacniacz wyjściowy wtórnikowy o pomijalnie dużej rezystancji wejściowej praktycznie nieobciążającej układu zastępczego niepełnej drabinki, co pozwala na uzyskanie na wejściu tego wzmacniacza najwyższego możliwego napięcia U_{1z} według wzoru (3.35)
- wzmacniacz wyjściowy inwersyjny o pomijalnie małej rezystancji wejściowej, co pozwala na uzyskanie na wejściu tego wzmacniacza najwyższego możliwego prądu ograniczonego tylko rezystancją wewnętrzną zastępującą sieci $R_z = R$, stanowiącego prąd zwarcia wyjścia sieci drabinki o wartości U_{1z}/R .

Spotykane w literaturze inne układy, takie jak stosowanie pełnej drabinki z rezystorem dodatkowym $2R$ i ze wzmacniaczem wtórnikowym, albo stosowanie pełnej drabinki z rezystorem dodatkowym $2R$ i ze wzmacniaczem inwersyjnym połączonym szeregowo z rezystorem dodatkowym, charakteryzują się znacznie niższymi napięciami lub znacznie mniejszymi prądami wzmacniacza wejściowego. Rozwiązania takie nie są technicznie uzasadnione.

Na rys. 3.16 podano pierwszy wariant technicznie uzasadnionego układu przetwornika cyfrowo-analogowego z niepełną drabinką pracującą bez obciążenia, gdyż wzmacniacz jest wtórnikiem napięcia. Warto zwrócić uwagę, że jest to realizacja układu z czwórnikiem omówionym na wstępie rozdziału 3.3 i opisanym wzorem (3.22). Jest to układ z napięciowym źródłem odniesienia zasilającym czwórnik oraz stosujący na jego wyjściu wzmacniacz wtórnikowy o rezystancji wejściowej nieskończenie wielkiej, zapewniającej stan jałowy na wyjściu czwórnika.



Rys. 3.16. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką rezystorów $R - 2R$ pracującego w kodzie dwójkowym i z wtórnikowym wzmacniaczem wyjściowym

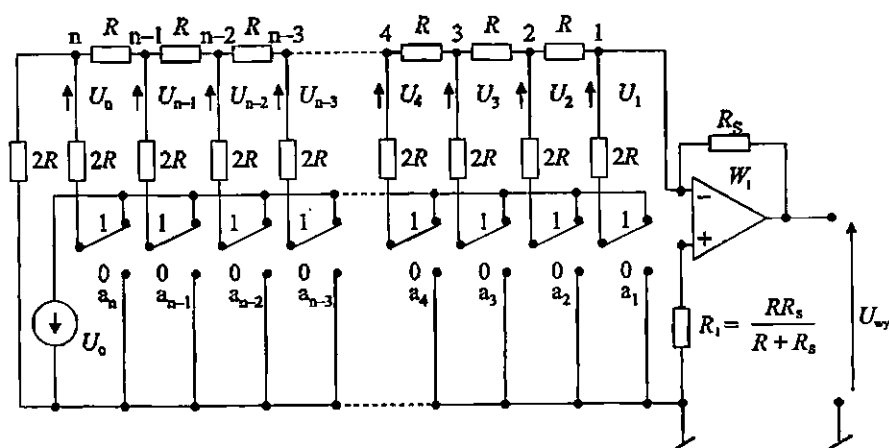
Charakterystyka układu przetwornika cyfrowo-analogowego przedstawionego na rys. 3.16 jest opisana równaniem:

$$U_{wy} = U_0 [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.37)$$

Przy zastosowaniu sterowanego napięcia odniesienia U_0 uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej podanym wyżej równaniem.

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R , który minimalizuje wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania, niezależnie od wybranych bitów, sygnałem cyfrowym. Należy podkreślić, że współpraca wzmacniacza z drabinką $R - 2R$ o stałej rezystancji zastępczej $R_z = R$ jest także bardzo korzystna, dla pracy dynamicznej, gdyż zapewnia jednakowe pasmo częstotliwościowe wzmacniacza wyjściowego niezależnie od cyfrowego sygnału sterującego. Zalety tej niestety nie mają układy przedstawione poprzednio na rys. 3.11 i 3.12 współpracujące z układem odwróconej drabinki $R - 2R$.

Na rys. 3.17 podano drugi wariant technicznie uzasadnionego układu przetwornika cyfrowo-analogowego z niepełną drabinką pracującą z obciążeniem na zwarcie, gdyż wzmacniacz jest układem inwersyjnym o pomijalnie małej rezystancji wejściowej. Warto zwrócić uwagę, że jest to realizacja układu z czwórnikiem omówionym na wstępie rozdziału 3.2 i opisanym wzorem (3.20). Jest to układ z napięciowym źródłem odniesienia zasilającym czwórnik oraz stosujący na jego wyjściu wzmacniacz inwersyjny zapewniający stan zwarcia na wyjściu czwórnika.



Rys. 3.17. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką rezystorów pracującego w kodzie dwójkowym i z inwersyjnym wzmacniaczem wyjściowym

Charakterystyka układu przetwornika cyfrowo-analogowego przedstawionego na rys. 3.17 jest opisana równaniem:

$$U_{wy} = U_o \frac{R_s}{R} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots \dots \dots + a_n 2^{-n}] \quad (3.38)$$

Charakterystyka ta uwzględnia zastosowanie wzmacniacza inwersyjnego oraz ujemnego napięcia odniesienia, tak aby zapewnić dodatni zakres zmian analogowego sygnału wyjściowego.

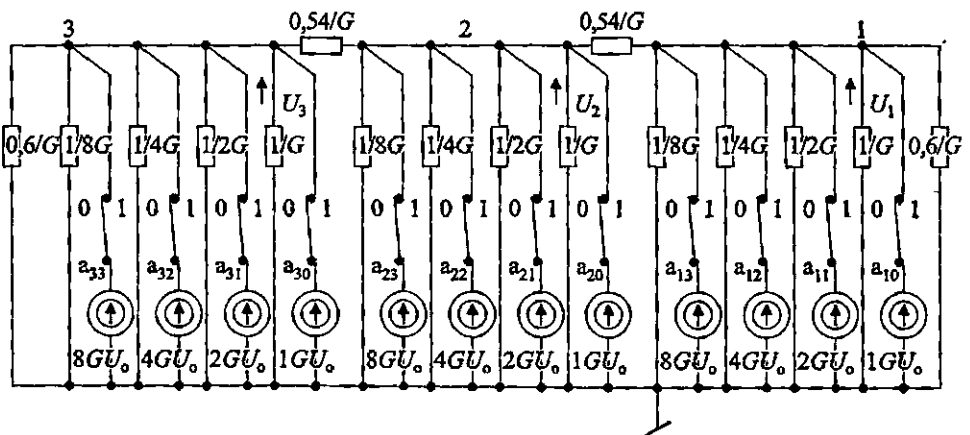
Przy zastosowaniu sterowanego napięcia odniesienia U_o , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego.

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości tak dobranej, aby minimalizowała wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania, niezależnie od wybranych bitów, sygnałem cyfrowym.

Podobnie jak dla poprzedniego układu, ze względu na współpracę wzmacniacza z drabinką o stałej rezystancji zastępczej wyjściowej $R_z = R$, jest zapewnione jednakowe pasmo częstotliwościowe wzmacniacza wyjściowego niezależnie od cyfrowego sygnału sterującego.

Drabinkowe przetworniki cyfrowo-analogowe stosują też kody dwójkowo-dziesiętne BCD, w związku z tym warto zapoznać się ze schematami takich drabinek i ich właściwościami.

Zauważono już poprzednio, że wygodniejsza jest analiza układu drabinki, w której źródła napięciowe zostaną zastąpione źródłami prądowymi, toteż niżej zostaną przedstawione drabinki kodu BCD już po odpowiednim przekształceniu. Na rys. 3.18 przedstawiono zawierającą trzy dekady drabinkę dla kodu dwójkowo-dziesiętne BCD o wagach 8421.



Rys. 3.18. Schemat symetrycznej drabinki dla kodu BCD o wagach 8421 ze sterowanymi cyfrowo źródłami prądowymi

Jest to symetryczna drabinka, zamknięta z obydwu stron nieprzełączanymi rezystorami o rezystancji $0,6/G$, zawierająca trzy człony: dekadę pierwszą mającą węzeł 1, dekadę drugą mającą węzeł 2 oraz dekadę trzecią mającą węzeł 3, napięcia węzłów U_k oznaczono odpowiednio U_1 , U_2 oraz U_3 . W każdej dekadzie znajdują się cztery załączane sygnałem cyfrowym źródła prądowe: $1GU_0$ dla najniższego bitu o wadze 1, $2GU_0$ dla bitu o wadze 2, $4GU_0$ dla bitu o wadze 4, oraz $8GU_0$ dla bitu o wadze 8. W każdej dekadzie znajdują się cztery rezystory o rezystancjach $1/G$, $1/2G$, $1/4G$ oraz $1/8G$ odpowiadające poszczególnym bitom, a wynikające z przekształcenia szeregowych źródeł napięciowych w równoważne równoległe źródła prądowe.

Analizując otrzymany równoważny schemat zastępczy symetrycznej drabinki, zauważymy, że rezystancja zastępcza sieci widziana z dowolnego węzła do wspólnego punktu sygnałowego jest dla wszystkich węzłów 1, 2 oraz 3 jednako-
wa. Aby wyznaczyć wartość tej rezystancji założymy, że żadne ze źródeł prądowych nie jest załączone (przełączniki analogowe otwarte) oraz metodą zastępowania rezystancji równoległych i szeregowych zastępczymi rezystancjami zwinimy sieć do pojedynczego zastępczego rezystora R_w stanowiącego rezystancję zastępczą sieci drabinki symetrycznej widzianą z węzła 1. Na rys. 3.19 pokazano kolejne fazy zwiniania sieci.

Jak widać z dwu schematów, na ostatnim rysunku 3.19 f rezystancja R_z zastępczej niepełnej sieci drabinki bez rezystora dodatkowego R_d zamykającego drabinkę od prawej strony wynosi:

$$R_z = 0,06/G \quad (3.39)$$

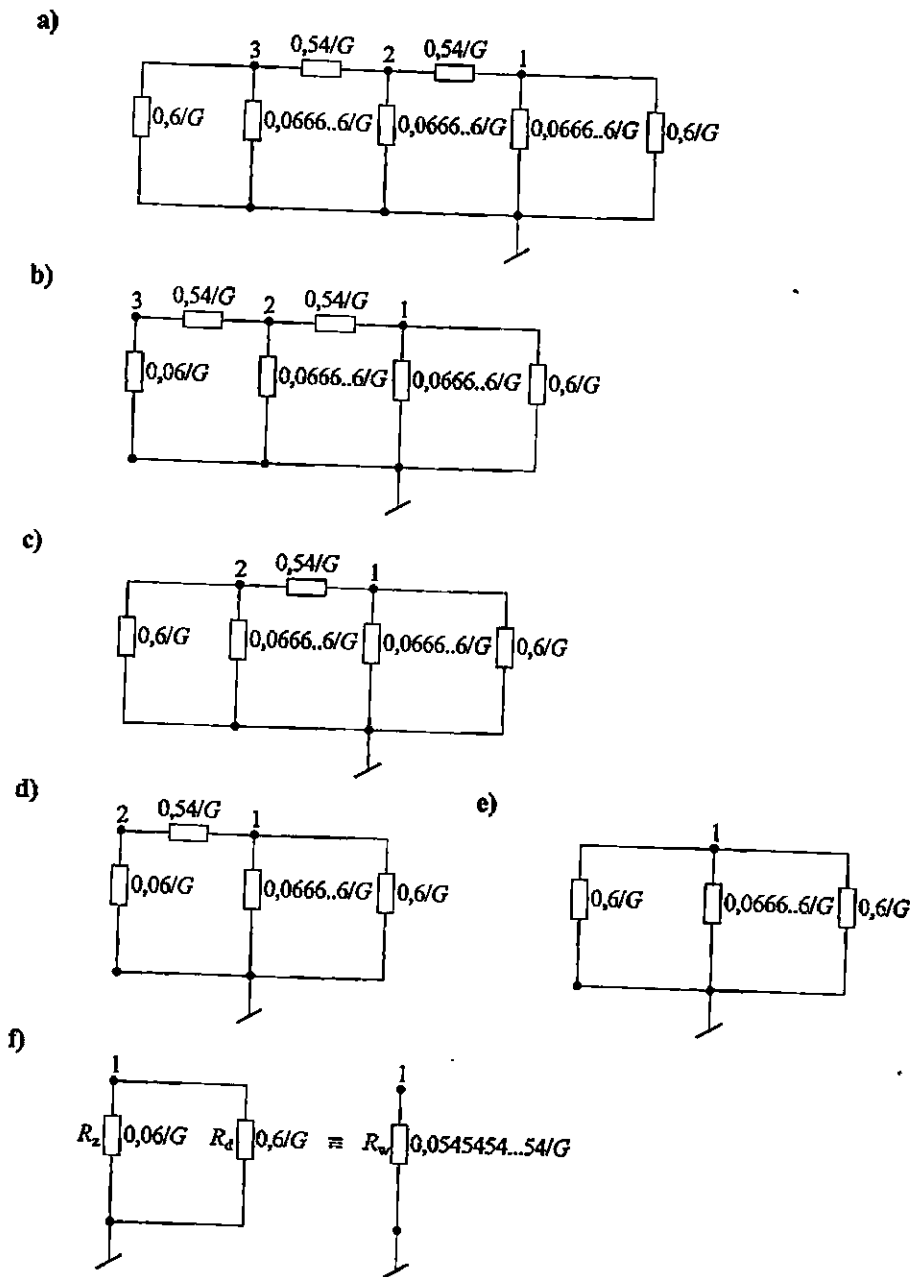
a rezystancja zastępcza R_w węzła drabinki symetrycznej z rezystorem $R_d = 0,6/G$ zamykającym drabinkę od prawej strony wynosi:

$$R_w = 0,0545454\dots54/G \quad (3.40)$$

Tak więc załączenie źródła prądowego $1GU_0$ dowolnej dekady w węzle k powoduje pojawienie się napięcia tego węzła U_k o wartości:

$$U_k = R_w 1GU_0 = (0,0545454\dots54)U_0 \quad (3.41)$$

Napięcie to ma wartość jednakową dla każdego węzła, w którym nastąpiło załączenie źródła prądowego.



Rys. 3.19. Schematy kolejnych faz zwijania sieci drabinki BCD o wagach 8421 dla wyznaczenia rezystancji zastępczej R_w węzła drabinki symetrycznej oraz rezystancji R_z zastępczej niepełnej sieci drabinki bez rezystora dodatkowego R_d

Interesującą właściwością sieci drabinkowej jest współczynnik podziału napięcia pojawiającego się na węźle 1, a pochodzącego od napięcia wytwarzanego na kolejnych dalszych węzłach 2 lub 3, gdzie nastąpiło załączenie źródła prądowego. Rezystory sieci drabinkowej BCD o kodzie 8421 są tak dobrane, że sieć stanowi idealny dzielnik o współczynniku podziału 1 do 10 pomiędzy kolejnymi węzłami. Tak więc, składowa napięcia na węźle 1 pochodząca od napięcia wytwarzanego na kolejnym węźle k ze źródłem prądowym $1GU_0$ wyrazi się wzorem:

$$U_1^{(k)} = \frac{1}{10^{k-1}} (0,0545454...54) U_0 \quad (3.42)$$

Chcemy wyznaczyć wynikowe napięcie dla węzła 1, oznaczone U_1 , a pochodzące od źródeł prądowych załączonych przełącznikami analogowymi do poszczególnych węzłów. Ponieważ obwód jest liniowy, napięcie to, zgodnie z zasadą superpozycji można wyliczyć jako sumę napięć węzła 1 pochodzących od kolejno działających źródeł prądowych załączanych sterowanymi cyfrowo funkcjami dwustanowymi dla pierwszej dekady: $a_{13}, a_{12}, a_{11}, a_{10}$, dla drugiej dekady: $a_{23}, a_{22}, a_{21}, a_{20}$, oraz dla trzeciej dekady: $a_{33}, a_{32}, a_{31}, a_{30}$. Otrzymamy następujący wzór na napięcie węzła 1:

$$U_1 = (0,05454...54) U_0 [(a_{13}8+a_{12}4+a_{11}2+a_{10}1) + 10^{-1}(a_{23}8+a_{22}4+a_{21}2+a_{20}1) + 10^{-2}(a_{33}8+a_{32}4+a_{31}2+a_{30}1)] \quad (3.43)$$

Z tego wzoru widać, że omawiana sieć drabinkowa po dodaniu odpowiedniego wzmacniacza wyjściowego może stanowić drabinkowy przetwornik cyfrowo-analogowy.

Należy zauważyć, że do drabinki kodu BCD w pełni stosuje się schemat zastępczy niepełnej sieci drabinki obciążonej dowolnym rezystorem R_d oraz ważne są rozważania dotyczące wartości napięcia źródłowego U_{1z} dla tego schematu zastępczego źródła szeregowego.

Powracając do schematu podanego na rys. 3.15 niepełnej sieci drabinki obciążonej rezystorem dodatkowym R_d , stwierdzimy, że dla stanu pracy sieci drabinkowej symetrycznej z rezystorem dodatkowym $R_d = 0,6/G$ znane jest napięcie U_1 węzła 1 opisane wzorem (3.43), można więc wyznaczyć zastępcze napięcie źródłowe U_{1z} dla oczka obwodu podanego na rys. 3.15.

Przy założeniu $R_x = 0,06/G$ oraz $R_d = 0,6/G$ z porównania prądu po prawej stronie obwodu i prądu całego oczka wynika zależność:

$$\frac{U_{1z}}{0,06/G + 0,6/G} = \frac{U_1}{0,6/G}$$

a z niej wynika wzór na napięcie źródłowe U_{1z} :

$$U_{1z} = 1,1 U_1 \quad (3.44)$$

Dla obwodu jednooczkowego podanego na rys. 3.15 można wyprowadzić następujący wzór opisujący wartość napięcia węzła 1 przy obciążeniu niepełnej drabinki dowolnym rezystorem R_d , uwzględniając, że rezystancja zastępcza źródła wynosi $R_z = 0,06/G$:

$$U_{1Rd} = \frac{R_d}{0,06/G + R_d} U_{1z} \quad (3.45)$$

Największe napięcie wyjściowe drabinki uzyskuje się przy nieskończonej dużej wartości rezystora dodatkowego ($R_d = \infty$), przy zastosowaniu wtórnikowego wzmacniacza wyjściowego, napięcie wyjściowe drabinki wyrazi się wzorem (3.44), przy czym napięcie U_1 opisane jest równaniem (3.43). Dla takiej konfiguracji niepełnej drabinki jej napięcie wyjściowe wyrazi się wzorem:

$$U_{1(Rd = \infty)} = 1,1 U_1 \quad (3.46)$$

a stąd

$$U_{1(Rd = \infty)} = (0,06) U_0 [(a_{13}8 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}8 + a_{22}4 + a_{21}2 + a_{20}1) + 10^{-2}(a_{33}8 + a_{32}4 + a_{31}2 + a_{30}1)] \quad (3.47)$$

Największy prąd na wyjściu drabinki uzyskuje się dla stanu zwarcia wyjścia, gdy $R_d = 0$, na przykład przy zastosowaniu inwersyjnego wzmacniacza wyjściowego. Prąd ten (I_{1zw}) opisuje wzór:

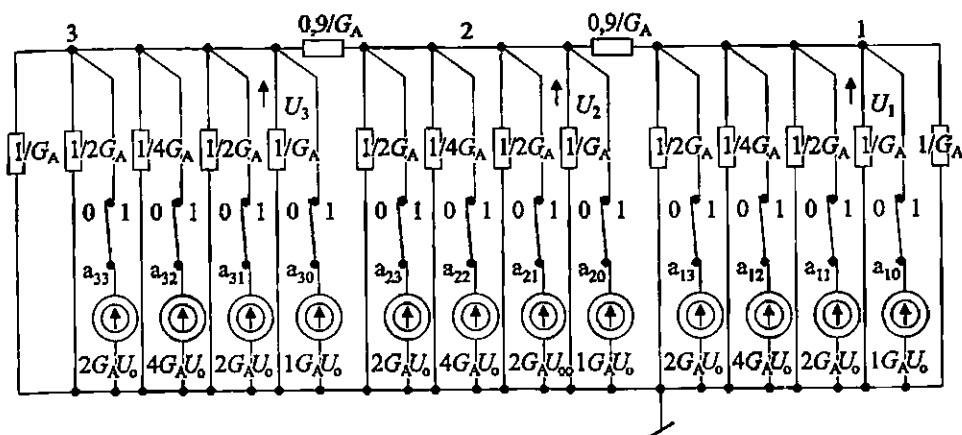
$$I_{1zw} = \frac{1,1 U_1}{0,06/G} = \frac{1,1}{0,06} G U_1 \quad (3.48)$$

gdzie napięcie U_1 jest opisane równaniem (3.43). W rezultacie otrzymamy:

$$I_{1zw} = G U_0 [(a_{13}8 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}8 + a_{22}4 + a_{21}2 + a_{20}1) + 10^{-2}(a_{33}8 + a_{32}4 + a_{31}2 + a_{30}1)] \quad (3.49)$$

Drugą odmianą spotykaną w przetwornikach cyfrowo-analogowych jest drabinka dla kodu Aikena BCD o wagach 2421. Ma ona taki sam schemat, jak omówiona drabinka dla kodu BCD o wagach 8421, ale inne są wartości rezystorów drabinki, co wynika z podstawowej funkcji realizacji podziału dziesiętnego napięć pojawiających się w dalszych węzłach.

Na rys. 3.20 przedstawiono zawierającą trzy dekady drabinkę dla kodu dwójkowo-dziesiętnego Aikena BCD o wagach 2421 w postaci przekształconej, po zastąpieniu szeregowych źródeł napięciowych równoległymi źródłami prądowymi.



Rys. 3.20. Schemat symetrycznej drabinki dla kodu Aikena BCD o wagach 2421 ze sterowanymi cyfrowo źródłami prądowymi

Jest to symetryczna drabinka, zamknięta z obydwu stron nieprzełączanymi rezystorami o rezystancji $1/G_A$, zawierająca trzy człony: dekadę pierwszą mającą węzeł 1, dekadę drugą mającą węzeł 2 oraz dekadę trzecią mającą węzeł 3; napięcia węzłów U_k oznaczono tak jak poprzednio: U_1 , U_2 oraz U_3 . W każdej dekadzie znajdują się cztery załączane sygnałem cyfrowym źródła prądowe: $1G_A U_0$ dla najniższego bitu o wadze 1, $2G_A U_0$ dla bitu o wadze 2, $4G_A U_0$ dla bitu o wadze 4 oraz $2G_A U_0$ dla najstarszego bitu też o wadze 2. W każdej dekadzie znajdują się cztery rezystory o rezystancjach: $1/G_A$, $1/2G_A$, $1/4G_A$ oraz $1/2G_A$ odpowiadające poszczególnym bitom, a wynikające z przekształcenia szeregowych źródeł napięciowych w równoważne równoległe źródła prądowe.

Analizując podobnie jak poprzednio otrzymany równoważny schemat zastępczy symetrycznej drabinki, wyznaczmy interesujące nas parametry charakterystyczne i równania opisujące tę drabinkę.

Rezystancja R_z zastępczej niepełnej sieci drabinki bez rezystora dodatkowego R_d zamykającego drabinkę od prawej strony wynosi:

$$R_z = \frac{0,1}{G_A} \quad (3.50)$$

Rezystancja zastępcza R_w węzła drabinki symetrycznej z rezystorem $R_d = 1/G_A$ zamykającym drabinkę od prawej strony wynosi:

$$R_w = \frac{1}{11G_A} \quad (3.51)$$

Załączenie źródła prądowego $1G_A U_0$ dowolnej dekady w węzle k powoduje pojawienie się napięcia tego węzła U_k o wartości:

$$U_k = R_w 1G_A U_0 = \frac{1}{11} U_0 \quad (3.52)$$

Rezystory rozpatrywanej sieci drabinkowej są tak dobrane, że sieć stanowi idealny dzielnik o współczynniku podziału 1 do 10 pomiędzy kolejnymi węzłami. Tak więc, składowa napięcia na węźle 1 pochodząca od napięcia wytwarzanego na kolejnym węźle k przez załączenie do niego źródła prądowego $1G U_0$ wyrazi się wzorem:

$$U_1^{(k)} = \frac{1}{10^{k-1}} \frac{1}{11} U_0 \quad (3.53)$$

Wynikowe napięcie dla węzła 1 symetrycznej drabinki, oznaczone U_1 , a pochodzące od źródeł prądowych załączonych przełącznikami analogowymi do poszczególnych węzłów wyrazi się wzorem:

$$U_1 = \frac{1}{11} U_0 [(a_{13}2 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}2 + a_{22}4 + a_{21}2 + a_{20}1) + 10^{-2}(a_{33}2 + a_{32}4 + a_{31}2 + a_{30}1)] \quad (3.54)$$

Powracając do schematu zastępczego podanego na rys. 3.15 niepełnej sieci drabinki obciążonej rezystorem dodatkowym R_d , stwierdzimy, że dla dowolnego obciążenia napięcie źródłowe na schemacie zastępczym oznaczone jako U_{1z} wynosi:

$$U_{1z} = 1,1 U_1 \quad (3.55)$$

Dla dowolnego obciążenia drabinki niesymetrycznej na wyjściu rezystorem R_d , napięcie wyjściowe wyrazi się wzorem:

$$U_{1Rd} = \frac{R_d}{0,1/G_A + R_d} U_{1z} \quad (3.56)$$

Największe napięcie wyjściowe drabinki uzyskuje się przy nieskończonej dużej wartości rezystora dodatkowego ($R_d = \infty$). Dla takiego obciążenia niepełnej drabinki jej napięcie wyjściowe wyrazi się wzorem:

$$U_{1(Rd=\infty)} = 1,1 U_1 = \frac{1}{10} U_0 [(a_{13}2 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}2 + a_{22}4 + a_{21}2 + a_{20}1) + 10^{-2}(a_{33}2 + a_{32}4 + a_{31}2 + a_{30}1)] \quad (3.57)$$

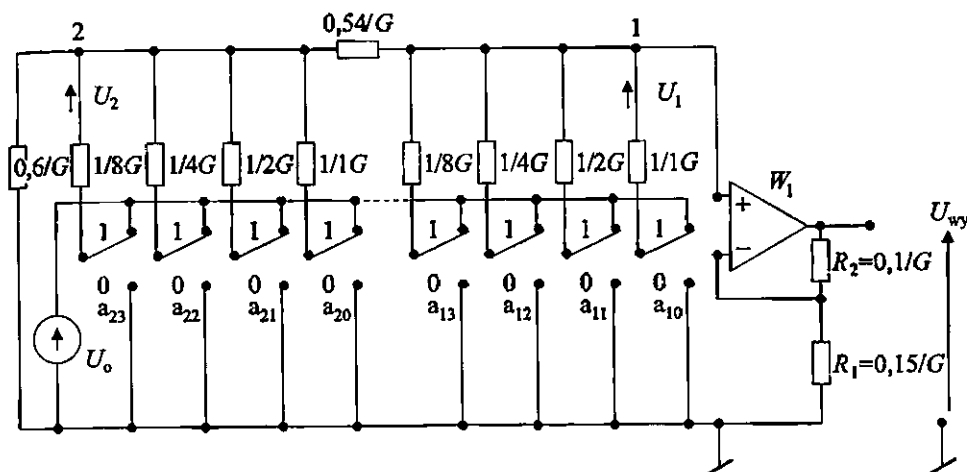
Największy prąd na wyjściu drabinki uzyskuje się dla stanu zwarcia wyjścia, gdy $R_d = 0$. Prąd I_{1zw} opisują wzory:

$$I_{1zw} = \frac{1,1 U_1}{0,1/G_A} = 11 G_A U_1 \quad (3.58)$$

$$I_{1zw} = G_A U_0 [(a_{13}2 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}2 + a_{22}4 + a_{21}2 + a_{20}1) + 10^{-2}(a_{33}2 + a_{32}4 + a_{31}2 + a_{30}1)] \quad (3.59)$$

Na rys. 3.21 podano przykładowe rozwiązanie układu przetwornika cyfrowo-analogowego z niepełną drabinką BCD dla kodu 8421 pracującą bez obciążenia,

ze wzmacniaczem nieinwersyjnym [34], zwanym też wzmacniaczem o układzie ze sprzężeniem potencjometrycznym, które zapewnia wzmocnienie większe od jedności i uzyskanie odpowiedniego zakresu zmienności napięcia wyjściowego.



Rys. 3.21. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką BCD dla kodu 8421 pracującą bez obciążenia ze wzmacniaczem wyjściowym nieinwersyjnym w układzie ze sprzężeniem potencjometrycznym o wzmocnieniu większym od jedności

Przy założeniu wartości rezystorów sprzężenia zwrotnego wzmacniacza $R_1 = 0,15/G$ oraz $R_2 = 0,1/G$ uzyskuje się wzmocnienie napięciowe wzmacniacza o wartości:

$$K_u = \frac{R_1 + R_2}{R_1} = \frac{1}{0,6} \cong 1,6666 \text{ V/V} \quad (3.60)$$

Ponadto, przy tak dobranych wartościach rezystorów sprzężenia zwrotnego, ich wartość rezystancji zastępczej widziana z końcówki „-” inwersyjnej wzmacniacza jest równa $0,06/G$ i jest równa wartości zastępczej drabinki widzianej z końcówki „+” nieinwersyjnej wzmacniacza. Zapewnia to minimalizację wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania przetwornika cyfrowo-analogowego, niezależnie od wybranych bitów, sygnałem cyfrowym.

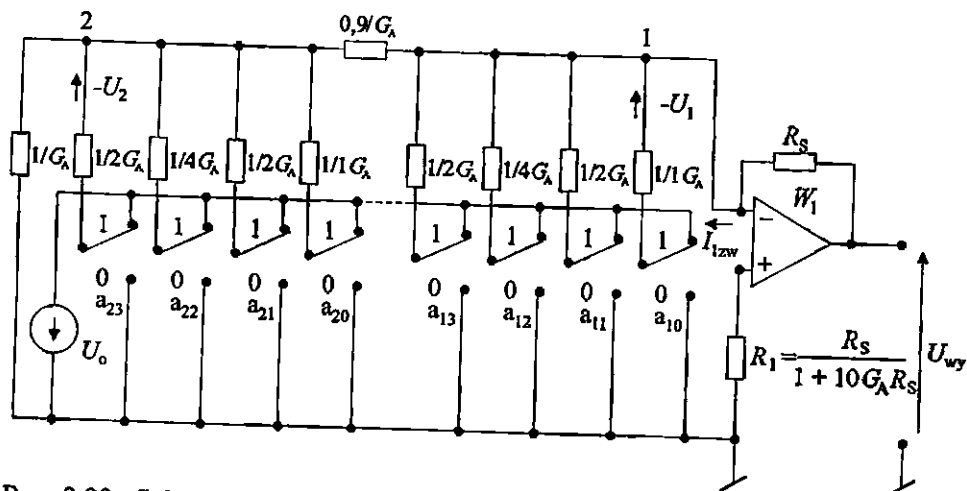
Wykorzystując zależność (3.47) oraz biorąc pod uwagę, że według schematu podanego na rys. 3.21 przetwornik ma dwie dekady, to charakterystykę przetwarzania przetwornika cyfrowo-analogowego można opisać następującym wzorem:

$$U_{wy} = K_u U_{1(Rd=\infty)} = (0,1)U_o [(a_{13}8 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}8 + a_{22}4 + a_{21}2 + a_{20}1)] \quad (3.61)$$

Należy przypomnieć, że współpraca wzmacniacza z drabinką BCD o stałej rezystancji zastępczej $R_z = 0,06/G$ jest bardzo korzystna przy pracy dynamicznej, gdyż zapewnia jednakowe pasmo częstotliwościowe wzmacniacza wyjściowego niezależnie od wybranego cyfrowego sygnału sterującego.

Przy zastosowaniu sterowanego napięcia odniesienia U_0 uzyskuje się układ mnożącego przetwornika cyfrowo-analogowego.

Na rys. 3.22 podano przykładowe rozwiązanie układu przetwornika cyfrowo-analogowego z niepełną drabinką BCD dla kodu 2421 pracującą przy zwarciu jej wyjścia przez wejście wzmacniacza inwersyjnego.



Rys. 3.22. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką BCD dla kodu 2421 pracującą na zwarciową rezystancję wejściową inwersyjnego wzmacniacza wyjściowego

Przy założeniu wartości rezystora R_1 według wzoru podanego na rys. 3.22, rezystancje widziane z obydwu końcówek wejściowych wzmacniacza są jednakowe i następuje minimalizacja wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania przetwornika, niezależnie od wybranych bitów, sygnałem cyfrowym.

Przy ujemnym napięciu odniesienia U_0 o kierunku działania oznaczonym na rys. 3.22, prąd wejściowy wzmacniacza inwersyjnego I_{1zw} ma zwrot zaznaczony na schemacie i wartość opisaną równaniem (3.59).

Uwzględniając, że drabinka BCD na rys.3.22 zawiera dwie dekady, napięcie wyjściowe wzmacniacza będzie można opisać wzorem:

$$U_{wy} = R_s I_{1zw} = G_A R_s U_0 [(a_{13}2 + a_{12}4 + a_{11}2 + a_{10}1) + 10^{-1}(a_{23}2 + a_{22}4 + a_{21}2 + a_{20}1)] \quad (3.62)$$

W omawianym przetworniku BCD o wagach 2421 współpraca wzmacniacza z drabinką o stałej rezystancji zastępczej $R_z = 0,1/G_A$ jest bardzo korzystna dla pracy dynamicznej, gdyż zapewnia jednakowe pasmo częstotliwościowe wzmacniacza niezależnie od cyfrowego sygnału sterującego.

3.4. Przetworniki z cyfrowo sterowaną konduktancją lub rezystancją w obwodzie sprzężenia zwrotnego wzmacniacza

W przetwornikach tej grupy sterowany cyfrowo obwód rezystancji lub konduktancji jest włączony w obwód ujemnego sprzężenia zwrotnego wzmacniacza, a wzmacniacz formuje sygnał analogowy odpowiadający wejściowemu sygnałowi cyfrowemu.

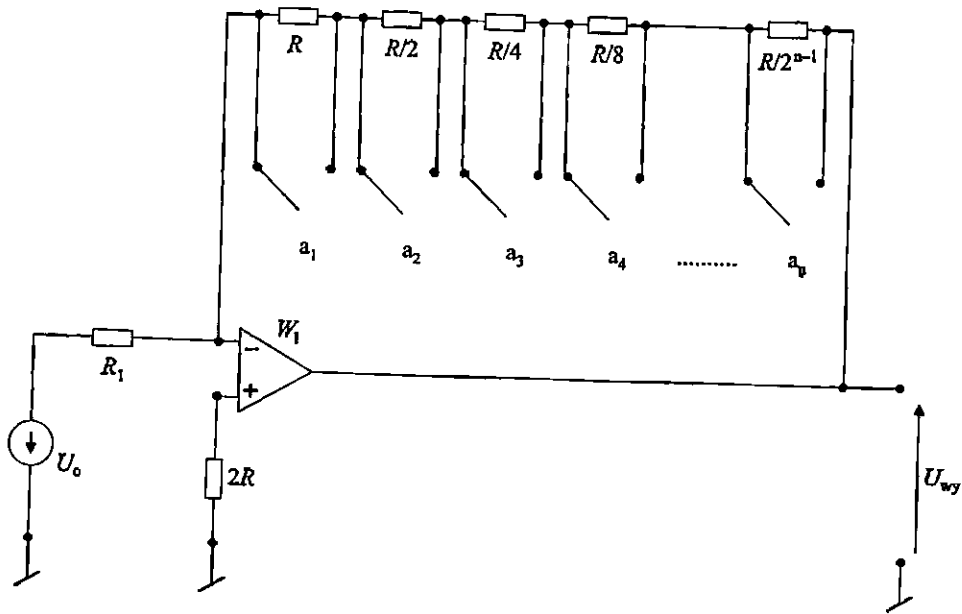
Przy zastosowaniu wzmacniacza inwersyjnego i stabilizacji prądu wejściowego wzmacniacza jako prądu odniesienia uzyskuje się napięcie wyjściowe proporcjonalne do rezystancji sprzężenia zwrotnego. Sterując sygnałem cyfrowym tę rezystancję, uzyskuje się prosty układ przetwornika cyfrowo-analogowego z wyjściowym sygnałem napięciowym.

Przy zastosowaniu wzmacniacza nieinwersyjnego, którego sygnał wyjściowy formuje prądowy sygnał sprzężenia zwrotnego, w obwodzie cyfrowo sterowanej konduktancji uzyskuje się układy przetworników cyfrowo-analogowych z wyjściowym sygnałem prądowym lub napięciowym.

Wymienione wyżej układy mają pewne wady, jednak zalety wynikające z prostości ich realizacji spowodowały, że układy te dawno zostały opisane w literaturze [5, 36, 58].

Schemat układu przetwornika ze wzmacniaczem inwersyjnym i z cyfrowo sterowaną rezystancją w obwodzie sprzężenia zwrotnego podano na rys. 3.23.

Struktura tego układu wynika w sposób oczywisty z opisu sygnału wyjściowego wzmacniacza inwersyjnego, jednak jego zastosowanie praktyczne było utrudnione w przeszłości, kiedy jako przełączniki analogowe stosowano tranzystory bipolarne. W tranzystorach bipolarnych obwód wyjściowy przełącznika jest połączony galwanicznie z obwodem sterującym sygnałów cyfrowych, nie można więc takich przełączników stosować w obwodzie rezystora sprzężenia zwrotnego, który nie ma połączenia ze wspólnym punktem sygnałowym. Dopiero wprowadzenie przełączników analogowych CMOS, których obwód wyjściowy jest izolowany od obwodu sterującego, umożliwiło praktyczną realizację omawianego przetwornika cyfrowo-analogowego.



Rys. 3.23. Schemat przetwornika cyfrowo-analogowego z cyfrowo sterowaną rezystancją obwodu sprzężenia zwrotnego wzmacniacza inwersyjnego

Rozpatrzmy schemat podany na rys. 3.23. W obwodzie wejściowym wzmacniacza znajduje się źródło napięcia odniesienia U_0 i rezystor szeregowy R_1 , a w obwodzie sprzężenia zwrotnego sterowana cyfrowo rezystancja złożona z szeregowego połączenia rezystorów o wartościach wagowych: $R, R/2, R/4, \dots, R/2^n$, przy czym rezystory są załączane lub zwierane w zależności od stanów 1 lub 0 poszczególnych bitów $a_1, a_2, a_3, \dots, a_n$, wejściowego sygnału cyfrowego.

Sumaryczna rezystancja R_S sprzężenia zwrotnego wzmacniacza inwersyjnego może być opisana wzorem:

$$R_S = 2R (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots + a_n 2^{-n}) \quad (3.63)$$

Napięcie wyjściowe wzmacniacza inwersyjnego przy założeniu ujemnego napięcia wejściowego U_0 o kierunku działania podanym na schemacie można opisać następującym wzorem:

$$U_{wy} = U_0 \frac{2R}{R_1} (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots + a_n 2^{-n}) \quad (3.64)$$

gdzie: $U_0 \frac{2R}{R_1}$ – pełny zakres sygnału wyjściowego przetwornika,

a_1, a_2, \dots, a_n – funkcje dwuwartościowe określające stany poszczególnych bitów cyfrowego sygnału sterującego.

Dla omawianego układu przetwornika największy błąd przetwarzania powodowany jest niepomijalną rezystancją stanu przewodzenia R_{pp} przełączników analogowych i wystąpi w stanie zwierania przez przełączniki analogowe wszystkich rezystorów wagowych, a więc w stanie, gdy sygnał wyjściowy powinien być równy zeru. Sygnał wyjściowy przetwornika w takim wypadku nie będzie zerowy, lecz osiągnie wartość błędu bezwzględnego według wzoru:

$$\Delta U(R_{pp}) = U_0 \frac{R_{pp}}{R_1} n \quad (3.65)$$

gdzie: n – liczba bitów przetwornika cyfrowo-analogowego.

Błąd względny przetwornika przy realizacji zerowego sygnału wyjściowego wyrażony w procentach odniesiony do maksymalnego zakresu przetwarzania można opisać wzorem:

$$\delta(R_{pp}) = \frac{n R_{pp}}{2R} 100 \% \quad (3.66)$$

Podany układ przetwornika, przy zastosowaniu najlepszych współczesnych przełączników analogowych MOS ($R_{pp} \cong 1 \Omega$) i dużej wartości rezystora wagowego $R = 5 \text{ k}\Omega$ w obwodzie sprzężenia zwrotnego, umożliwi realizację przetworników o rozdzielczości odpowiadającej 10 bitom. Dla takich przetworników błędy względne wynikające z niepomijalnej rezystancji R_{pp} przełączników analogowych mają wartość ok. 0,1 %, która jest zbliżona do wartości błędu rozdzielczości przetwarzania przetwornika 10-bitowego. Wartość tego błędu można zmniejszyć do połowy strojeniem funkcjonalnym układu przetwornika w procesie jego produkcji przez korygującą charakterystykę przetwarzania ujemną polaryzację wejścia wzmacniacza.

Warto zwrócić uwagę, że drugi charakterystyczny parametr przełączników analogowych, jakim jest rezystancja w stanie otwartym przełącznika analogowego R_{op} , dla współczesnych przełączników analogowych MOS osiągająca wartości rzędu $10^{10} \Omega$, ma wpływ zupełnie niezauważalny na dokładność przetwarzania omówionego układu przetwornika.

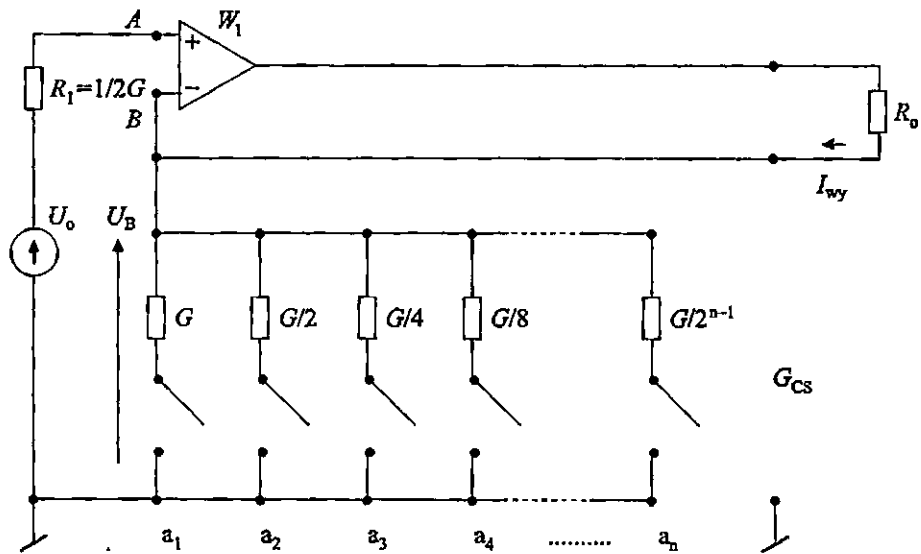
Porównując dokładności obecnie omówionego przetwornika cyfrowo-analogowego z prostym układem przetwornika o sterowanej rezystancji obwodu wyjściowego wzmacniacza, opisanym w rozdziale 3.2 i przedstawionym na rys 3.2, zauważymy, że ich dokładności są praktycznie takie same. Jednak omówiony obecnie przetwornik ze sterowaną rezystancją w obwodzie sprzężenia zwrotnego jest łatwiej realizowalny – nie wymaga on stosowania źródła prądu odniesienia I_0 , jakiego wymaga układ poprzednio przedstawiony, a wystarcza mu proste źródło napięcia odniesienia U_0 , nawet o dużej wewnętrznej rezystancji, gdyż źródło to pracuje na stałą niezmienną rezystancję obciążenia R_1 . Stanowi to znaczne uproszczenie układu przetwornika, gdyż takim źródłem napięcia może być tania skompensowana temperaturowo referencyjna dioda Zenera.

Ze wzoru (3.64) opisującego charakterystykę tego przetwornika wynika druga istotna jego zaleta – dokładność przetwornika nie zależy od bezwzględnych

wartości poszczególnych rezystorów, a tylko od różnic względnych wartości rezystorów wagowych do wartości rezystora R_1 szeregowego ze źródłem napięcia odniesienia. Tak więc układ przetwornika jest przystosowany do wykonywania najbardziej znaczących rezystorów wagowych (np. trzech najbardziej znaczących bitów) i rezystora R_1 źródła odniesienia w jednakowej technologii, w jednym procesie napyłania cienkowarstwowego lub w procesie integracji monolitycznej w krzemie, co stanowi dużą zaletę tego układu.

Przedstawiony na rys. 3.23 schemat jest najbardziej prostym elektronicznym układem przetwornika cyfrowo-analogowego z wyjściem napięciowym, o dokładności wystarczającej dla 10-bitowego przetwarzania.

Drugi ciekawy układ przetwornika cyfrowo-analogowego z wyjściowym sygnałem prądowym [36] zostanie przedstawiony niżej. Schemat tego układu ze wzmacniaczem nieinwersyjnym z sygnałem wyjściowym prądowym, z cyfrowo sterowaną konduktancją w obwodzie sprzężenia zwrotnego podano na rys. 3.24.



Rys. 3.24. Schemat przetwornika cyfrowo-analogowego z wyjściowym sygnałem prądowym, z cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Bez trudu można zauważyć, że jest to schemat znanego w technice przetwarzania sygnałów analogowych przetwornika sygnału napięciowego na sygnał prądowy z tak zwanym „wyjściem pływającym”, gdyż jego obwód wyjściowy nie ma połączenia ze wspólnym punktem sygnałowym i zasilania przetwornika.

W obwodzie wejściowym wzmacniacza znajduje się źródło napięcia odniesienia U_0 i rezystor szeregowy R_1 , a w obwodzie sprzężenia zwrotnego sterowana cyfrowo konduktancja G_{CS} , złożona z równoległego połączenia rezystorów o wartościach wagowych konduktancji: $G, G/2, G/4, G/8, \dots, G/2^n$, przy czym

rezystory są załączane lub przerywane w zależności od stanów 1 lub 0 poszczególnych bitów: $a_1, a_2, a_3, \dots, a_n$, wejściowego sygnału cyfrowego.

Sumaryczna konduktancja G_{CS} sprzężenia zwrotnego wzmacniacza nieinwersyjnego może być opisana wzorem:

$$G_{CS} = 2 G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.67)$$

Prąd wyjściowy wzmacniacza nieinwersyjnego można opisać następującym wzorem:

$$I_{wy} = U_B G_{CS} = U_O G_{CS} = 2 U_O G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.68)$$

gdzie: $2U_O G$ - pełny zakres sygnału wyjściowego przetwornika.

W układzie przetwornika szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie i tak dobranej, aby zminimalizować wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane wszystkie bity tego przetwornika.

Podobnie jak dla poprzedniego układu, dominujący wpływ na błąd przetwarzania ma rezystancja w stanie przewodzenia przełącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora wagowego, rezystancja przełącznika zmniejsza wartość konduktancji danego bitu. Łatwo zauważyć, że największy błąd występuje, gdy zostaną załączone wszystkie rezystory wagowe, a więc przy przetwarzaniu sygnału o maksymalnej wartości. Można wyprowadzić wzór przybliżony na błąd względny, wyrażony w procentach, wynikający z niepomijalnej wartości rezystancji przełączników analogowych R_{pp} o postaci:

$$\delta (R_{pp}) = R_{pp} G (- a_1 2^{-1} - a_2 2^{-2} - a_3 2^{-3} - a_4 2^{-4} \dots \dots \dots - a_n 2^{-n}) 100 \% \quad (3.69)$$

Bezwzględna wartość maksymalna tego błędu wystąpi przy wartości 1 wszystkich bitów od a_1 do a_n . Wartość ta wyrazi się przybliżonym wzorem:

$$\delta (R_{pp})_{max} \approx R_{pp} G 100 \% \quad (3.70)$$

Przyjmując wartości szacunkowe $G = 2 \cdot 10^{-4} 1/\Omega$ oraz $R_{pp} = 1 \Omega$, otrzymamy błąd maksymalny o wartości 0,02 % powodowany niepomijalną rezystancją przełączników analogowych w stanie przewodzenia. W praktycznych realizacjach przetworników, wartość tego błędu może zostać zmniejszona, jeżeli w procesie produkcji przetwornika nastąpi korekta wartości kilku najbardziej znaczących rezystorów wagowych o średnią wartość rezystancji R_{pp} .

Wpływ na błąd przetwarzania przetwornika rezystancji przełącznika R_{op} w stanie otwartym przełączników jest zupełnie pomijalny.

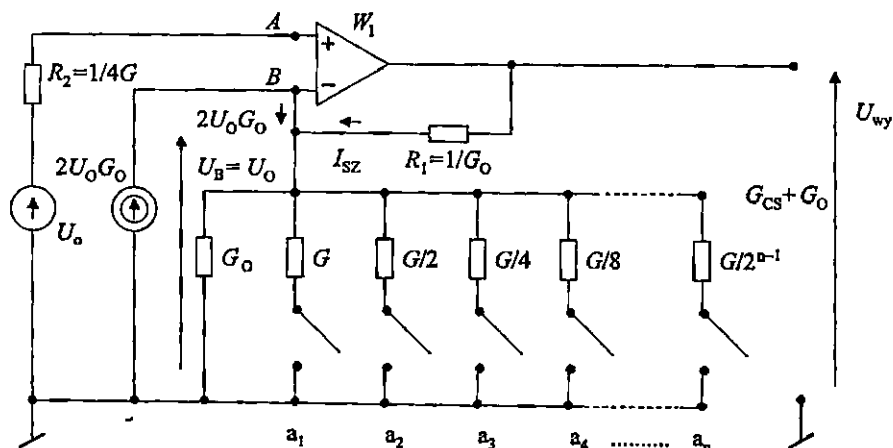
Porównując dokładności obecnie omówionego przetwornika cyfrowo-analogowego ze sterowaną cyfrowo konduktancją w obwodzie sprzężenia zwrotnego z prostym układem przetwornika o sterowanej rezystancji obwodu wejściowego wzmacniacza, opisanym w rozdziale 3.2 i przedstawionym na rys 3.3, zauważy-

my, że ich dokładności są takie same. Jednak przedstawiony obecnie przetwornik o sterowanej rezystancji w obwodzie sprzężenia zwrotnego jest łatwiej realizowalny, gdyż nie wymaga stosowania źródła napięcia odniesienia U_0 o małej rezystancji wewnętrznej jakiego wymaga układ przedstawiony na rys. 3.3, a wystarczy mu proste źródło napięcia odniesienia U_0 , nawet o bardzo dużej wewnętrznej rezystancji, gdyż źródło to pracuje bez obciążenia. Stanowi to znaczne uproszczenie układu przetwornika, gdyż źródłem takim może być tania skompensowana temperaturowo referencyjna dioda Zenera.

Przedstawiony na rys. 3.24 schemat jest bardzo prostym elektronicznym układem przetwornika cyfrowo-analogowego z wyjściowym sygnałem prądowym, o dokładności wystarczającej dla 12-bitowego przetwarzania. W celu usunięcia jego wady polegającej na braku wyjścia mającego wspólny punkt sygnałowy, można do jego obwodu wyjściowego dodać prosty układ wzmacniacza z wejściem napięciowym różnicowym i z wyjściem prądowym podany na rys. 3.9.

Obecnie zostanie przedstawiona odmiana przetwornika cyfrowo-analogowego z wyjściem napięciowym. Jest to układ o cyfrowo sterowanej konduktancji w obwodzie sprzężenia wzmacniacza, opracowany w Instytucie Elektrotechniki [36] i był produkowany w wersjach oznaczanych HRY7XXXR przez Wydział Doświadczalny Układów Hybrydowych Przemysłowego Instytutu Elektroniki [28, 37].

Uproszczony schemat tego układu jest podany na rys. 3.25. Układ oryginalny ma jedno napięcie odniesienia $2U_0$, które spełnia dwie funkcje: dostarcza podzielone na dzielniku rezystancyjnym do połowy napięcie odniesienia U_0 do wejścia nieinwersyjnego „+” wzmacniacza oraz poprzez szeregowy rezystor o konduktancji G_0 polaryzuje wejście inwersyjne „-” tego wzmacniacza. Na schemacie uproszczonym zastąpiono te dwie funkcje dwoma źródłami: źródłem napięcia U_0 oraz źródłem prądu $2U_0G_0$ z rezystancją równoległą o konduktancji G_0 .



Rys. 3.25. Schemat przetwornika cyfrowo-analogowego z wyjściowym sygnałem napięciowym, z cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Wzmacniacz różnicowy W_1 sterowany jest różnicą napięcia odniesienia U_0 oraz napięcia sprzężenia zwrotnego U_B . Ponieważ wzmacniacz różnicowy ma bardzo duże wzmocnienie napięciowe (10^5 V/V), to napięcie pomiędzy końcówkami wejściowymi wzmacniacza, oznaczonymi A i B, jest praktycznie równe zero, a więc napięcie sprzężenia zwrotnego jest równe napięciu odniesienia: $U_B = U_0$. Przy stałym napięciu sprzężenia zwrotnego prąd w cyfrowo sterowanej konduktancji oznaczonej G_{CS} jest proporcjonalny do sumarycznej wartości tej konduktancji. Jak wynika z podanego schematu, wartość cyfrowo sterowanej konduktancji można opisać równaniem:

$$G_{CS} = 2G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.71)$$

Napięcie wyjściowe wzmacniacza jest sumą napięcia sprzężenia zwrotnego o wartości $U_B = U_0$ oraz spadku napięcia na rezystancji sprzężenia zwrotnego $R_1 = 1/G_0$ od prądu sprzężenia zwrotnego I_{SZ}

$$U_{wy} = U_0 + R_1 I_{SZ} \quad (3.72)$$

Prąd sprzężenia zwrotnego I_{SZ} jest sumą prądów w konduktancjach G_0 i G_{CS} oraz różnicą prądu źródła prądowego $2U_0G_0$

$$I_{SZ} = U_0 (G_0 + G_{CS}) - 2U_0G_0 \quad (3.73)$$

stąd napięcie wyjściowe może być opisane wzorem:

$$U_{wy} = U_0 + R_1 U_0 (G_0 + G_{CS}) - 2R_1 U_0 G_0 = U_0 - R_1 U_0 G_0 + R_1 U_0 G_{CS} \quad (3.74)$$

Ponieważ przyjęto, że $G_0 = 1/R_1$, to ostatecznie napięcie wyjściowe jest proporcjonalne do cyfrowo sterowanej konduktancji według wzoru:

$$U_{wy} = R_1 U_0 G_{CS} = 2U_0 R_1 G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.75)$$

Taką proporcjonalną zależność napięcia wyjściowego od sterowanej cyfrowo konduktancji uzyskano dzięki właściwemu doborowi wartości prądu polaryzacji wejścia „-” wzmacniacza.

Opisany przetwornik cyfrowo-analogowy zapewnia błędy przetwarzania nie większe niż 0,05 %, wynikające z rozrzutu parametrów przełączników analogowych.

W układzie tego przetwornika sterowana cyfrowo konduktancja ma połączenie ze wspólnym punktem sygnałowym układu, mogą więc być stosowane jako przełączniki analogowe tranzystory bipolarne, których rezystancje w stanie przewodzenia są mniejsze niż tranzystorów CMOS.

Opisany przetwornik ma dalsze zalety.

Może on wykorzystywać skompensowaną temperaturowo diodę referencyjną jako proste i tanie źródło napięcia odniesienia, gdyż źródło to pracuje przy stałym i niewielkim obciążeniu w układzie przetwornika.

Ze wzoru (3.75) opisującego charakterystykę przetwarzania przetwornika wynika, że dokładność przetwarzania zależy od różnic względnych wartości rezystora sprzężenia zwrotnego R_1 odniesionych do wartości rezystancji najbardziej znaczących rezystorów wagowych sterowanej konduktancji (G , $G/2$, $G/4$). Tak więc układ przetwornika jest przystosowany do współpracy z rezystorem sprzężenia i najbardziej znaczącymi rezystorami wagowymi wykonywanymi w jednokowej technologii np. napyłania cienkowarstwowego.

Opisany przetwornik cyfrowo-analogowy z wyjściem napięciowym należy zaliczyć do układów bardzo prostych w realizacji i zapewniających dokładność 10-bitowego przetwarzania.

3.5. Przetworniki z cyfrowo sterowanymi dzielnikami napięcia

Niektóre wcześniej omówione układy przetworników można zaliczyć do grupy przetworników z cyfrowo sterowanymi dzielnikami napięcia.

Omówione w rozdziale 3.3 drabinki rezystancyjne $R - 2R$ oraz drabinki BCD dla kodu 8421 i kodu Aikena o wagach 2421 mają właściwości sterowanych cyfrowo dokładnych dzielników napięcia o podziale dwójkowym oraz podziale dziesiętnym.

Podany na rys. 3.16 i tam omówiony schemat przetwornika cyfrowo-analogowego z drabinką rezystorów $R - 2R$ i wtórnikiem wzmacniaczem wyjściowym oraz podany na rys. 3.21 schemat przetwornika cyfrowo-analogowego z drabinką BCD dla kodu 8421 ze wzmacniaczem wyjściowym nieinwersyjnym należy zaliczyć do grupy przetworników z cyfrowo sterowanymi dzielnikami napięcia.

Należy w tym miejscu zwrócić uwagę, że na podstawie podanego na rys. 3.20 układu drabinki BCD dla kodu Aikena o wagach 2421, można zrealizować schemat analogiczny do podanego na rys. 3.21 dla przetwornika cyfrowo-analogowego kodu BCD Aikena o wagach 2421 na sygnał wyjściowy napięciowy. Odpowiednio do pożądanego zakresu zmian napięcia wyjściowego należy odpowiednio tylko zmienić wartości rezystancji rezystorów R_1 i R_2 dzielnika sprzężenia zwrotnego wzmacniacza.

W dotychczas omówionych przetwornikach cyfrowo-analogowych w stanach pracy dynamicznej obserwuje się efekt niemonotoniczności zmian sygnału wyjściowego. Wynika to z faktu, że monotoniczne, przyrostowe co jeden najmniej znaczący bit (LSB) sterowanie sygnałem cyfrowym, w pewnych punktach charakterystyki powoduje jednoczesne przełączenie kilku bitów w tym też bitu najbardziej znaczącego (MSB), którego wartość odpowiada, jak wiadomo, $1/2$ pełnego zakresu przetwarzania (FS). Na skutek opóźnień przełączania poszczególnych bitów obserwuje się pojawienie się w sygnale wyjściowym przetwornika zakłóceń „typu szpilki” o amplitudzie zazwyczaj ujemnej i dochodzącej teoretycznie do połowy zakresu przetwarzania przetwornika. Stosowanie na wyjściu

filtru dolnoprzepustowego zmniejsza te „szpilki”, ale znacznie pogarsza właściwości dynamiczne przetwornika.

Jednym ze sposobów zminimalizowania tego efektu niemonotoniczności zmiany sygnału wyjściowego, może być odejście od zasady sumowania wartości wagowych, przy przetwarzaniu cyfrowo-analogowym i przejście na sumowanie jednakowych kwantów np. o wartości najmniej znaczącego bitu (LSB).

Opisane są w literaturze [5, 37] układy stosujące łańcuch jednakowych rezystorów szeregowych o wartości kwantowej, tworzących sterowany cyfrowo dzielnik napięcia odniesienia dla wtórnikowego wzmacniacza wyjściowego. Zastosowanie takiego dzielnika napięcia odniesienia zapewnia uzyskanie dobrej monotoniczności zmian sygnału wyjściowego, ale wymaga znacznej rozbudowy układu, gdyż na przykład dla przetwornika 8-bitowego należy zastosować w dzielniku 256 rezystorów i stosować odpowiednio dużą liczbę przełączników analogowych typu MOS.

Zaletą układu jest to, że ze względu na łączenie dzielnika, poprzez przełączniki analogowe, do wejścia wzmacniacza wtórnikowego o pomijalnie dużej rezystancji wejściowej, główny parametr przełączników analogowych, rezystancja w stanie przewodzenia (R_{pp}), nie wprowadza praktycznie żadnych błędów przetwarzania.

Wykorzystując opisane w [5] struktury przełączanych obwodów rezystancyjnych ze źródłami napięcia, na rys. 3.26 przedstawiono schemat układu przetwornika cyfrowo-analogowego z dzielnikiem napięcia i przetwarzaniem sygnału cyfrowego na sygnał w kodzie „jeden z m”, gdzie m to liczba kwantów pełnego zakresu przetwarzania przetwornika.

Napięcie wyjściowe przetwornika może być opisane równaniem:

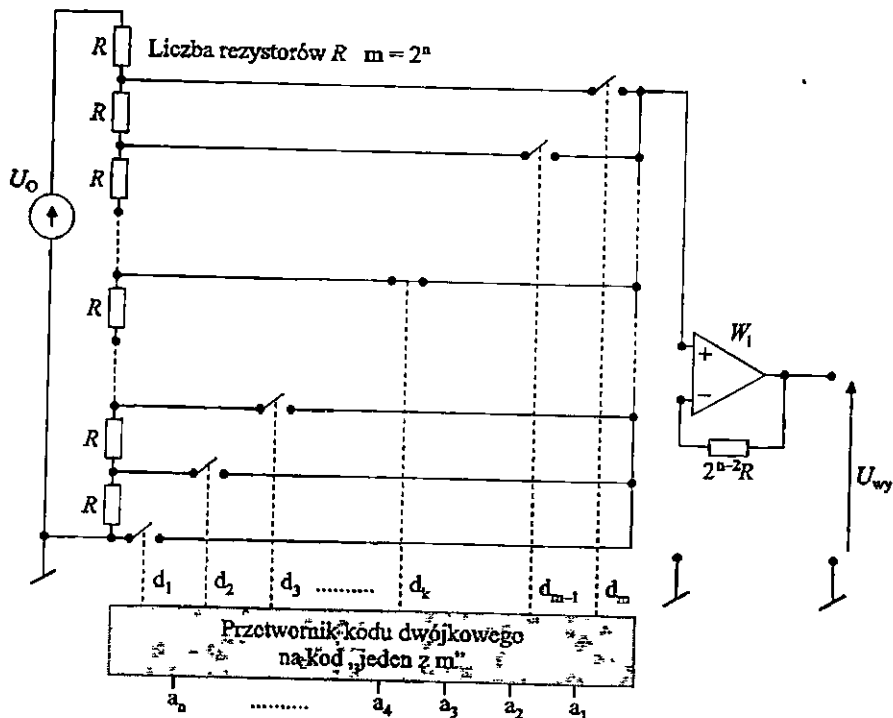
$$U_{wy} = \frac{U_0}{m} (k-1) \quad (3.76)$$

gdzie: U_0 – zakres przetwarzania przetwornika,

k – kolejna liczba naturalna od 1 do m sygnału z przetwornika kodu „jeden z m” $m = 2^n$ liczba kwantów.

Należy zauważyć, że konieczny w układzie przetwornik kodu cyfrowego „jeden z m” spowalnia pracę przetwornika cyfrowo-analogowego, ale zapewnia dobrą monotoniczność zmian sygnału wyjściowego.

W obwodzie ujemnego szeregowego sprzężenia zwrotnego wtórnika zastosowano rezystor o wartości $2^{n-2}R$ w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy nastąpi wysterowanie ok. 50 % sumy bitów kwantowych przetwornika.



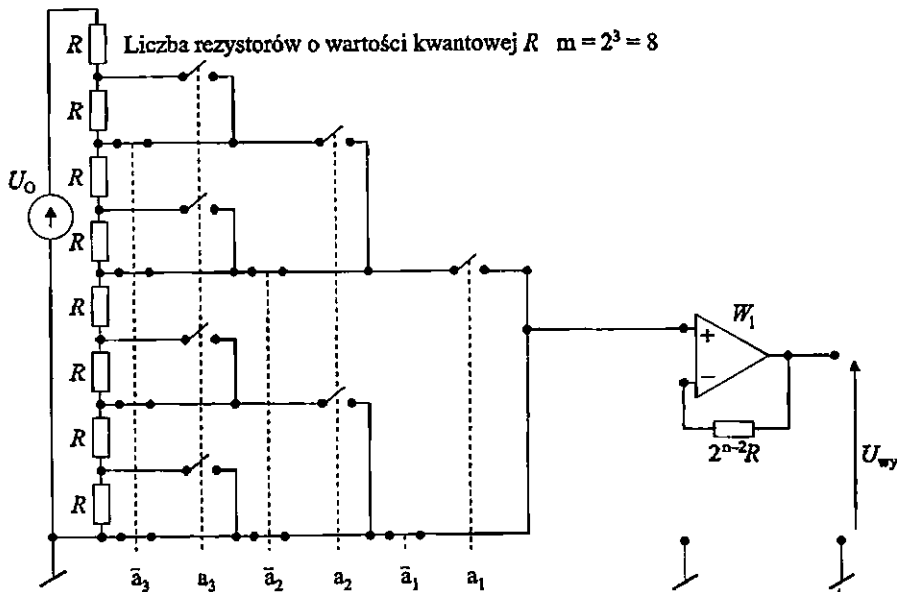
Rys. 3.26. Przetwornik cyfrowo-analogowy z dzielnikiem napięcia złożonym z liczbą m jednakowych rezystorów z przetwornikiem kodu dwójkowego na kod „jeden z m ”

Literatura podaje też inne rozwiązanie układowe przetwornika cyfrowo-analogowego, zwane przetwornikiem z dzielonym napięciem z łańcuchem rezystorów każdy o wartości kwantu, bez przetwornika kodu, ale ze znacznie większą liczbą przełączników analogowych. Rozwiązanie takie zapewnia dużą szybkość przetwarzania. Jednak dla 8-bitowego przetwornika trzeba użyć, oprócz 256 rezystorów, aż 510 przełączników analogowych typu MOS.

Zasadę działania takiego przetwornika o trzech bitach [37] ilustruje schemat podany na rys. 3.27.

Każdy bit wymaga sterowania dwu grup przełączników analogowych, przełączniki analogowe zwierne są sterowane funkcją bitu a_k , przełączniki analogowe rozwierne są sterowane funkcją zanegowanego bitu \bar{a}_k .

Na schemacie z rys. 3.27 dla przetwornika 3-bitowego, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniaczy na charakterystykę przetwarzania, w obwodzie ujemnego szeregowego sprzężenia zwrotnego wtórniaka zastosowano rezystor o wartości $2R$.



Rys. 3.27. Przetwornik cyfrowo-analogowy 3-bitowy z dzielonym napięciem, z liczbą m jednakowych rezystorów o wartości kwantowej, z układem podwójnych przełączników MOS

Sposób budowy przetwornika cyfrowo-analogowego dla większej liczby bitów sygnału cyfrowego wynika w sposób oczywisty z przykładu podanego na rys. 3.27. Dla ostatniego najmniej znaczącego bitu n należy zastosować $2^n/2 = 2^{n-1}$ przełączników analogowych zwiernych sterowanych bitem a_n oraz 2^{n-1} przełączników analogowych rozwiernych sterowanych zanegowanym bitem \bar{a}_n . Dla każdego bitu niższego k wystąpi potrzeba zastosowania 2^{k-1} przełączników zwiernych i 2^{k-1} przełączników rozwiernych.

Charakterystykę układu przetwornika n bitowego można opisać wzorem:

$$U_{wy} = U_0 (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n}) \quad (3.77)$$

Zaletą układu omawianego przetwornika, tak jak układu poprzedniego, jest to że główny parametr przełączników analogowych, rezystancja w stanie przewodzenia, nie wprowadza praktycznie żadnych błędów do charakterystyki przetwarzania, ze względu na stosowanie jako wzmacniacza wyjściowego wzmacniacza wtórnikowego o pomijalnie dużej rezystancji wyjściowej.

Ze wzoru opisującego charakterystykę omawianego przetwornika wynika brak zależności charakterystyki od wartości rezystorów dzielnika, gdyż dokładność przetwornika zależy tylko od różnic względnych wartości wszystkich rezystorów kwantowych dzielnika. Jest to ważna zaleta układu przetwornika, gdyż jest przygotowany do wykonywania w nowoczesnych technikach realizacji rezystorów w jednakowej technologii np. procesu napyłania cienkowarstwowego lub procesu integracji monolitycznej w krzemie.

Warto zwrócić uwagę na fakt, że dokładność realizacji poszczególnych rezystorów bitowych wykonanych w jednakowej technologii nie musi być duża, gdyż o znaczących wartościach sygnału wyjściowego decyduje względna średnia wartość sumarycznej rezystancji dużej liczby kwantów rezystancji dzielnika, wybrana sygnałem cyfrowym, odniesiona do sumarycznej wartości wszystkich kwantów dzielnika.

Wydaje się, że przy seryjnej produkcji przetworników można dopuścić odchyłki rezystancji aż $\pm 5\%$ dla poszczególnych rezystorów kwantowych dzielnika i dzięki rozkładowi statystycznemu wartości takich rezystorów w produkowanych dzielnikach można uzyskać bardzo mały odrzut wykonanych przetworników spowodowany niespełnieniem wymaganej dokładności przetwarzania całej charakterystyki, np. $\pm \text{LSB}$ (0,4 %) dla przetworników co najmniej 8-bitowych.

3.6. Przetworniki z cyfrowo przełączanymi źródłami prądowymi

Przełączanie źródeł prądowych o dużej rezystancji wewnętrznej powoduje znaczne skrócenie stanów przejściowych w obwodach elektrycznych zawierających elementy rezystancyjne, indukcyjności szczałkowe, pojemności pasytywne oraz wzmacniacze monolityczne. Z tego powodu przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi cechuje duża szybkość działania.

W przetwornikach z przełączanymi sygnałem cyfrowym źródłami prądowymi z reguły stosuje się dla każdego bitu podwójne przełączniki: pierwszy zwierny dla stanu „1” i rozwierny dla stanu „0”, drugi rozwierny dla stanu „1” oraz zwierny dla stanu „0”. Przełączniki te zapewniają ciągłość przepływu prądów źródeł prądowych przełączanych z obwodu wyjściowego do obwodu wspólnego punktu sygnałowego. Skraca to do minimum czasy stanu przerwy w obwodzie źródła prądowego przy przełączaniu przełącznika ze stanu „1” do stanu „0” lub ze stanu „0” do stanu „1”. Ogranicza to zjawisko wchodzenia w stan nasycenia elementów aktywnych źródeł prądowych np. tranzystorów bipolarnych lub unipolarnych, gdyż przejścia ze stanu nasycenia w stan aktywny charakteryzują znaczne opóźnienia czasowe. Stosowanie szybkich podwójnych przełączników w obwodach sygnału prądowego zapewnia dobre właściwości dynamiczne omawianych przetworników cyfrowo-analogowych.

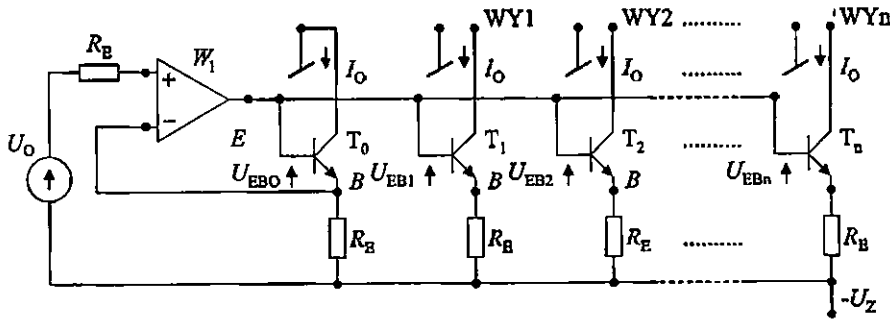
Przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi można podzielić na następujące podgrupy:

- a) przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną stanowiącą dzielnik napięcia lub prądu dla wzmacniacza wyjściowego;
- b) przetworniki z przełączanymi źródłami prądowymi o wartościach wagowych.

3.6.1. Przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną stanowiącą dzielnik napięcia lub prądu dla wzmacniacza wyjściowego

Przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną mają liczne opisy w literaturze [3, 37, 38, 44, 48]. Wykorzystują one elektroniczne układy bardzo dokładnych, wielokrotnych źródeł prądowych mających n wyjść prądowych.

Zasadę działania takiego układu mającego n źródeł prądów odniesienia o jednakowych wartościach I_0 podaje rys. 3.28. Układ wymaga zastosowania $n+1$ tranzystorów bipolarnych od T_0, T_1, \dots do T_n o dużym współczynniku wzmocnienia prądowego β , spełniających odpowiednie tolerancje tego wzmocnienia oraz charakteryzujących się małym rozrzutem wartości napięć emiterowych U_{EB} . Wymagania te dotyczą tranzystora T_0 oraz tranzystorów źródeł prądowych decydujących o dokładności najbardziej znaczących bitów przetwornika cyfrowo-analogowego.



Rys. 3.28. Schemat elektronicznego układu n źródeł prądów odniesienia o jednakowych wartościach I_0

Technologia monolityczna umożliwia wytworzenie tranzystora T_0 i innych tranzystorów T_1, \dots, T_n dopasowanych pod względem napięć emiterowych U_{EBk} z niedokładnością ± 3 mV oraz o rozrzucie współczynnika wzmocnienia prądowego β z tolerancją ± 5 %. Zapewnia to bardzo dobrą kompensację zmian napięć emiterowych i współczynnika β w funkcji temperatury dla wyjść prądów odniesienia I_0 .

Patrząc na schemat na rys. 3.28 zauważymy, że poszczególne wyjścia prądowe mają stabilizowany prąd w obwodach emiterów tranzystorów, dzięki układowi wtórnikowemu wzmacniacza W_1 , który powtarza dokładnie wartość napięcia odniesienia U_0 na rezystorze R_E w obwodzie emitera tranzystora T_0 . Napięcie to jest powtarzane na rezystorach R_E pozostałych tranzystorów, gdyż napięcia emiter-baza poszczególnych tranzystorów są praktycznie takie same. Obwody emiterowe wszystkich źródeł prądowych są zasilane z ujemnego napięcia zasilania $-U_Z$ (np. -15 V) dzięki czemu robocze pole napięć wyjściowych źródeł prądowych

wynosi co najmniej ± 5 V względem wspólnego punktu sygnałowego i zasilania. Obwód każdego źródła prądowego zamyka się do wspólnego punktu sygnałowego o umownym napięciu 0 V, do którego dołączona jest drabinka rezystancyjna przetwornika cyfrowo-analogowego. Przedstawiony układ n źródeł prądowych charakteryzuje się tym, że zaciski wyjściowe WY1, WY2, WYn odbierają wymuszone prądy odniesienia o wartości I_0 z węzłów drabinki rezystancyjnej przetwornika cyfrowo-analogowego.

Główną częścią układu przetwornika cyfrowo-analogowego rozpatrywanej grupy są przełączane do drabinki rezystancyjnej stałowartościowe źródła prądów odniesienia I_0 . Drabinka tworzy dwójkowy lub dziesiętny dzielnik napięcia lub dzielnik prądu doprowadzonego do wzmacniacza formującego sygnał wyjściowy przetwornika.

W rozdziale 3.3 na rysunkach 3.14, 3.18 oraz 3.20 podano schematy następujących drabinek: drabinki rezystancyjnej $R - 2R$ (podział napięć dwójkowy), drabinki rezystancyjnej kodu BCD o wagach 8421 (podział napięć dziesiętny) oraz drabinki rezystancyjnej kodu Aikena BCD o wagach 2421 (podział napięć dziesiętny). Na schematach tych podano miejsca dołączania źródeł prądów odniesienia I_0 – są to węzły drabinki.

W celu uzyskania dobrych właściwości dynamicznych przetwornika, należy do przełączania każdego źródła prądowego stosować podwójne przełączniki analogowe zwierzno-rozwiernie (czego nie podano na rysunkach 3.14, 3.18 oraz 3.20). Dla stanu aktywnego danego bitu „1” przełącznik dołącza źródło prądowe danego bitu do węzła drabinki. Dla stanu pasywnego danego bitu „0” źródło prądowe jest zwierane do wspólnego punktu sygnałowego.

Literatura [37, 44, 48] opisuje niemal wyłącznie układy przetworników cyfrowo-analogowych ze wzmacniaczem inwersyjnym, co wynika ze stosowania rozpowszechnionego układu n źródeł prądów odniesienia z tranzystorami $T_0, T_1, T_2, \dots, T_n$ bipolarnymi typu npn, źródeł odbierających prądy z węzłów drabinki rezystancyjnej, układu podanego na rys. 3.28. Taki układ źródeł prądów odniesienia zapewnia dodatnie pole zmienności napięć wyjściowych wzmacniacza inwersyjnego przetwornika cyfrowo-analogowego.

Możliwe są także w realizacji praktycznej układy przetworników ze wzmacniaczem nieinwersyjnym. Przykładowy schemat układu przetwornika cyfrowo-analogowego z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną oraz ze wzmacniaczem nieinwersyjnym zostanie przedstawiony w dalszej części tego rozdziału.

Rozpatrując podane w cytowanej wyżej literaturze przetworniki ze wzmacniaczem inwersyjnym, zauważymy różne sposoby dołączenia wzmacniacza inwersyjnego do drabinki z przełączanymi źródłami prądowymi. Trzeba zauważyć, że żaden z tych układów nie podaje optymalnego sposobu dołączenia wzmacniacza inwersyjnego zapewniającego największe z możliwych wzmocnienie prądowe do obwodu wejściowego wzmacniacza.

Należy przypomnieć rozważania przedstawione w rozdziale 3.3 omawiającym przetworniki z drabinkami rezystancyjnymi i z przełączanym źródłem napięcia odniesienia. Wykazano tam jednoznacznie, analizując schemat sieci zastępczej niepełnej drabinki rezystancyjnej, że istnieją jedynie dwa racjonalne, technicznie uzasadnione – optymalne sposoby dołączenia wzmacniacza wyjściowego. Wniosek ten dotyczy także obecnie rozpatrywanych układów.

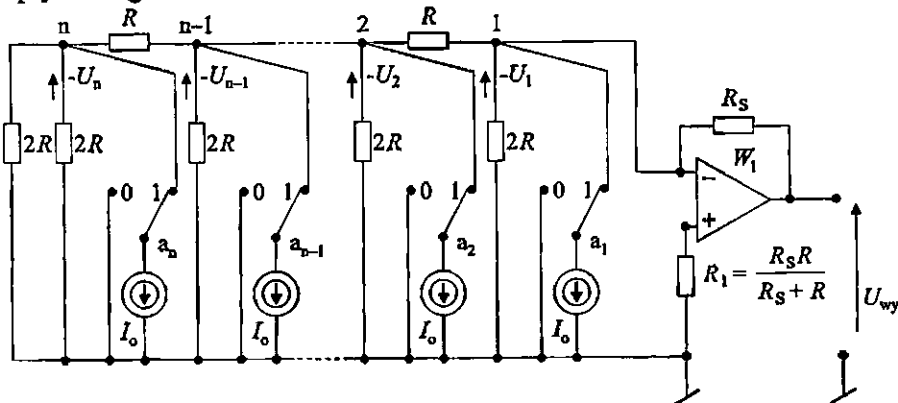
Układy optymalne to:

- wzmacniacz wyjściowy wtórnikowy zupełnie nieobciążający wyjścia układu zastępczego niepełnej drabinki oraz
- wzmacniacz wyjściowy inwersyjny o pomijalnie małej rezystancji wejściowej, który pozwala na uzyskanie na wejściu wzmacniacza największego możliwego prądu stanowiącego prąd zwarcia wyjścia sieci niepełnej drabinki ograniczony rezystancją zastępczą tej sieci.

Cytowane wyżej pozycje literaturowe [37, 44, 48] nie wykorzystują żadnego z tych dwu optymalnych sposobów dołączenia drabinki do wzmacniacza.

Układy opisane w literaturze [37, 48,] stosują pełną symetryczną drabinkę $R - 2R$ z rezystorem dodatkowym o wartości $2R$ włączonym szeregowo z wejściem wzmacniacza, co zmniejsza wzmocnienie prądowe do wartości ok. 33 % wzmocnienia prądowego układu optymalnego.

Inny układ opisany w literaturze [44] stosuje drabinkę pełną i dołącza wejście wzmacniacza inwersyjnego szeregowo z rezystancją R – zastępczą rezystancją połączenia równoległego rezystora $2R$ węzła pierwszego drabinki i rezystora $2R$ dodatkowego drabinki, co zapewnia wzmocnienie prądowe większe niż w poprzednim układzie, ale tylko o wartości ok. 67 % wzmocnienia prądowego układu optymalnego.



Rys. 3.29. Przetwornik cyfrowo-analogowy z przełączanymi źródłami prądów odniesienia o jednakowej wartości, z drabinką rezystancyjną $R - 2R$ oraz inwersyjnym wzmacniaczem wyjściowym

Na rys. 3.29 podano schemat przetwornika cyfrowo-analogowego z optymalnym układem dołączenia wzmacniacza inwersyjnego do drabinki. Wejście wzmacniacza inwersyjnego o pomijalnie małej rezystancji wejściowej dołączono do węzła pierwszego drabinki niepełnej $R - 2R$.

Jak widać na rozpatrywanym schemacie, napięcia węzłów drabinki od 1 do n mają ujemne wartości, co wynika z kierunku działania dołączanych źródeł prądów odniesienia I_0 .

Aby znaleźć zależność prądu wyjściowego niepełnej drabinki, w której zamiast rezystora dodatkowego $2R$ jest zerowa rezystancja wejściowa wzmacniacza inwersyjnego, należy powrócić do rozdziału 3.3 i do rys. 3.14. Rysunek ten podaje schemat symetrycznej (a więc pełnej) drabinki $R - 2R$ przyłączanej do źródeł prądowych o wartości $I_0 = U_0/2R$. Jak wynika ze wzoru (3.31) napięcie dowolnego węzła k drabinki w stanie dołączenia do niego źródła prądowego I_0 będzie wynosiło:

$$U_k = \frac{2 R I_0}{3} \quad (3.78)$$

a napięcie wyjściowe drabinki symetrycznej na węzle 1 według wzoru (3.33) może być opisane równaniem:

$$U_1 = \frac{4 R I_0}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.79)$$

Schemat układu zastępczego sieci niepełnej drabinki obciążonej rezystorem R_d jest podany na rys. 3.15. Napięcie źródłowe U_{1z} układu zastępczego niepełnej drabinki według wzoru (3.35) będzie się wyrażało zależnością:

$$U_{1z} = 2 R I_0 [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.80)$$

Rezystancja wewnętrzna układu zastępczego sieci niepełnej drabinki wynosi $R_z = R$, toteż prąd zwarcia wyjścia drabinki przez rezystancję wejściową wzmacniacza inwersyjnego wyniesie:

$$I_z = \frac{U_{1z}}{R} \quad (3.81)$$

Napięcie wyjściowe wzmacniacza inwersyjnego może być opisane wzorem:

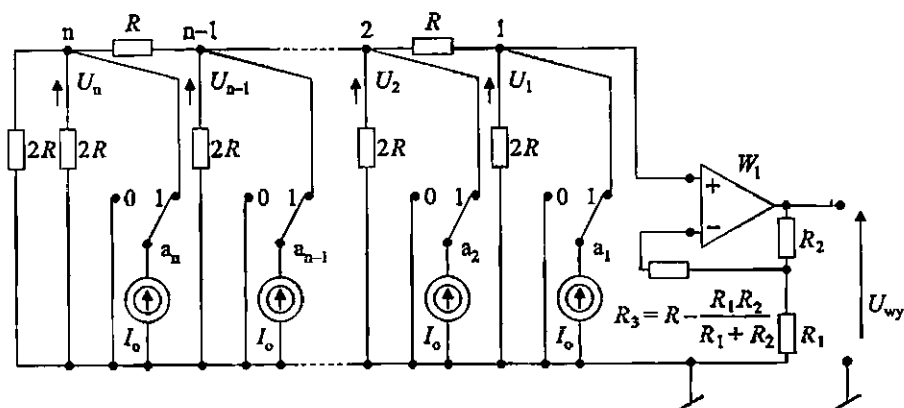
$$U_{wy} = R_z I_z = 2 R_z I_0 [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.82)$$

Jest to jednocześnie wzór opisujący charakterystykę przetwornika cyfrowo-analogowego podanego na rys. 3.29.

Na rys. 3.30 podano schemat przetwornika cyfrowo-analogowego z optymalnym układem dołączenia wzmacniacza nieinwersyjnego do drabinki rezystancyj-

nej. Wejście wzmacniacza nieinwersyjnego o pomijalnie dużej rezystancji wejściowej dołączono do węzła pierwszego drabinki niepełnej $R - 2R$.

Układ tego przetwornika wymaga zastosowania układu n źródeł prądowych I_0 . Powinny to być źródła prądowe, z których wypływają prądy do węzłów drabinki, tak aby wzmacniacz nieinwersyjny wyjściowy pracował w zakresie dodatnich napięć wyjściowych. Może to być układ n źródeł prądowych analogiczny do podanego na rys. 3.28, ale stosujący tranzystory bipolarne pnp, przy czym układ źródeł prądowych powinien być zasilany z dodatniego napięcia zasilania $+U_z$ (np. $+15\text{ V}$) ponadto układ wymaga ujemnego napięcia odniesienia U_0 na wejściu wzmacniacza.



Rys. 3.30. Przetwornik cyfrowo-analogowy z przełączanymi źródłami prądów odniesienia o jednakowej wartości, z drabinką rezystancyjną $R - 2R$ oraz nieinwersyjnym wzmacniaczem wyjściowym

Wracając do układu przetwornika cyfrowo-analogowego podanego na rys. 3.30, zauważymy, że napięcia węzłów drabinki przyjmują dodatnie wartości, co wynika z kierunku działania przyłączanych cyfrowo źródeł prądów odniesienia I_0 . Ponieważ zdarza się, że sterowane cyfrowo źródła prądowe mają mniejsze pole napięć pracy niż $0 \dots 10\text{ V}$, np. tylko $0 \dots 5\text{ V}$, toteż na wyjściu drabinki zastosowano wzmacniacz nieinwersyjny ze sprzężeniem potencjometrycznym i wzmocnieniem napięciowym większym od jedności, wyrażający się wzorem:

$$k_U = \frac{R_1 + R_2}{R_1} \quad (3.83)$$

Wzmacniacz taki umożliwia zwiększenie pola napięć wyjściowych przetwornika cyfrowo-analogowego.

Ze względu na nieobciążanie wyjścia drabinki przez wejście wzmacniacza nieinwersyjnego, napięcie węzła 1 drabinki opisane jest wzorem (3.80). Uwzględniając wzmocnienie wzmacniacza wyrażone wzorem (3.83) uzyska się następujące równanie opisujące charakterystykę przetwornika cyfrowo-analogowego:

$$U_{wy} = k_U U_{Iz} = 2 R I_0 \frac{R_1 + R_2}{R_1} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.84)$$

Należy zwrócić uwagę, że w rozpatrywanych obecnie układach przetworników cyfrowo-analogowych z przełączaniem źródeł prądowych parametry rezystancyjne przełączników analogowych zupełnie nie mają wpływu na charakterystykę przetwarzania. Zastosowanie przełączanych źródeł prądowych charakteryzujących się rezystancją wewnętrzną przekraczającą 1 M Ω całkowicie eliminuje wpływ rezystancji stanu przewodzenia R_{pp} przełączników analogowych na charakterystykę przetwarzania przetwornika, gdyż rezystancja stanu przewodzenia przełącznika zazwyczaj nie przekracza 100 Ω . Podobnie rezystancja przełącznika analogowego w stanie jego otwarcia R_{op} (zazwyczaj jest to nie mniej niż 10¹⁰ Ω) nie powoduje zauważalnych błędów charakterystyki przetwarzania.

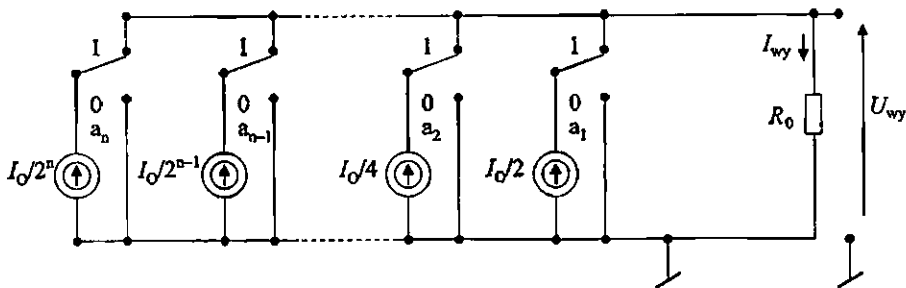
Dokładność przetwarzania jest uzależniona głównie od niedokładności poszczególnych rezystancji R i $2R$ drabinki, ale także od niedokładności poszczególnych prądów I_0 najbardziej znaczących bitów, toteż przetworniki te cechuje gorsza dokładność niż przetworników drabinkowych opisanych w rozdziale 3.3.

Jednak główną zaletą omawianej podgrupy przetworników z przełączaniem cyfrowym źródeł prądowych jest ich znacznie większa szybkość działania niż przetworników drabinkowych opisanych w rozdziale 3.3. Zwiększenie szybkości działania zawdzięczają one bardzo dużym wartościom rezystancji wewnętrznych źródeł prądowych oraz zastosowaniu szybkich podwójnych przełączników w obwodach źródeł prądowych, co ogranicza zjawisko wchodzenia w stan nasycenia elementów aktywnych źródeł prądowych.

3.6.2. Przetworniki z przełączanymi źródłami prądowymi o wartościach wagowych (przetworniki wagowo-prądowe)

W początkowym okresie stosowano przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi o wartościach wagowych z sumowaniem tych prądów bezpośrednio na rezystancji obciążenia wyjścia, bez stosowania wzmacniaczy wyjściowych [6, 55]. Upraszczało to schematy przetworników, ale też ograniczało pole napięć wyjściowych do pojedynczych woltów. Opracowanie i wprowadzenie na rynek szybkich wzmacniaczy monolitycznych wyeliminowało w późniejszych zastosowaniach praktycznych układy przetworników bez wzmacniaczy wyjściowych.

Schemat przetwornika cyfrowo-analogowego z przełączanymi sygnałem cyfrowym źródłami prądowymi o wartościach wagowych z sumowaniem na rezystancji obciążenia [5, 6] podaje schemat na rys. 3.31.



Rys. 3.31. Schemat przetwornika cyfrowo-analogowego o przełączanymi sygnałem cyfrowym źródłami prądowymi z sumowaniem prądów na rezystancji obciążenia

Jak widać, jest to przetwornik o wyjściu prądowym, którego prąd wyjściowy I_{wy} może być opisany równaniem:

$$I_{wy} = I_0 (a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{n-1} + a_n 2^{-n}) \quad (3.85)$$

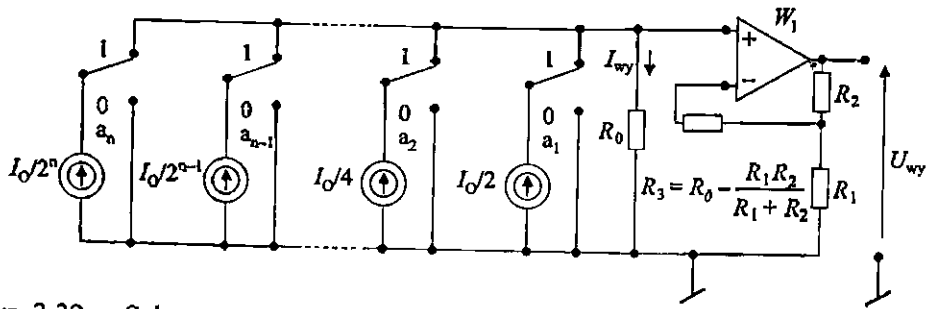
gdzie: I_0 – pełny zakres zmian sygnału wyjściowego przetwornika.

Należy zwrócić uwagę, że w rozpatrywanym układzie przetwornika cyfrowo-analogowego z przełączaniem źródeł prądowych parametry rezystancyjne przełączników analogowych nie mają zupełnie wpływu na charakterystykę przetwarzania. Zastosowanie przełączanych źródeł prądowych charakteryzujących się bardzo dużą rezystancją wewnętrzną całkowicie eliminuje wpływ rezystancji stanu przewodzenia R_{pp} przełączników analogowych na charakterystykę przetwarzania przetwornika. Podobnie rezystancja przełącznika analogowego w stanie jego otwarcia R_{op} nie powoduje zauważalnych błędów charakterystyki przetwarzania.

Dokładność przetwarzania jest uzależniona głównie od wartości prądów wagowych przełączanych źródeł prądowych, toteż przetworniki te, przy zastosowaniu dokładnych przełączanych źródeł prądowych, mogą zapewniać bardzo małe błędy przetwarzania przetwornika cyfrowo-analogowego.

Dla omówionego schematu przetwornika cyfrowo-analogowego z wyjściem prądowym, w celu zmiany jego sygnału wyjściowego na sygnał napięciowy, wystarczy na jego wyjściu za rezystancją R_0 dołączyć wzmacniacz nieinwersyjny o niewielkim wzmacnieniu, tzw. wzmacniacz ze sprzężeniem potencjometrycznym.

Schemat takiego przetwornika podano na rys. 3.32.



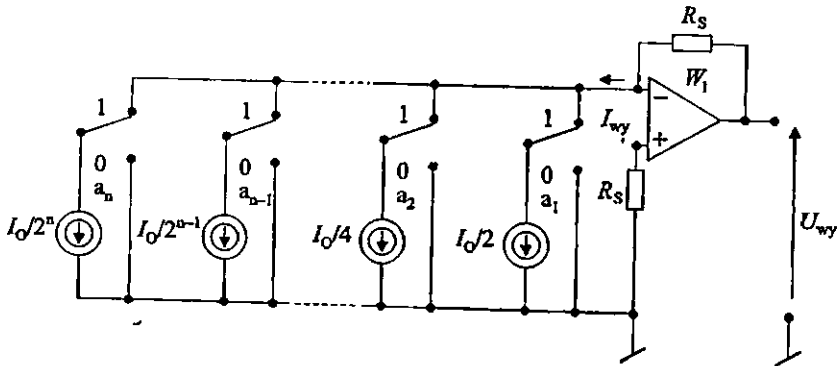
Rys. 3.32. Schemat przetwornika cyfrowo-analogowego z przełączanymi sygnałem cyfrowym źródłami prądowymi, z wyjściowym wzmacniaczem nieinwersyjnym

Biorąc pod uwagę, że napięcie na rezystorze R_0 jest opisane równaniem (3.85) oraz to, że wzmocnienie wzmacniacza nieinwersyjnego opisuje równanie (3.83), otrzymamy następujące równanie opisujące charakterystykę przetwornika cyfrowo-analogowego:

$$U_{wy} = R_0 I_0 \frac{R_1 + R_2}{R_1} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.86)$$

Dla zapewnienia zmian sygnału wyjściowego w zakresie dodatnich napięć, opisany przetwornik wymaga stosowania sterowanych źródeł prądów dopływających do rezystora R_0 , co wymaga stosowania w układzie sterowanych źródeł prądów tranzystorów npn.

Kilka znanych firm oferuje układy ze sterowanymi źródłami prądowymi o wartościach wagowych na tranzystorach npn, np. firma Fairchild's układ scalony $\mu A722$, firma Analog Devices układ Minidac oraz firma Precision Monolithic przetwornik DAC-01. Źródła takie, z tranzystorami npn, odbierają prądy wagowe ze swoich wyjść, co stwarza konieczność stosowania wzmacniacza inwersyjnego dla zapewnienia dodatniego zakresu zmian napięć wyjściowych przetwornika [5, 37, 38, 44].



Rys. 3.33. Schemat przetwornika cyfrowo-analogowego z przełączanymi sygnałem cyfrowym źródłami prądowymi, z wyjściowym wzmacniaczem inwersyjnym

Uproszczony schemat przetwornika cyfrowo-analogowego z przełączanymi sygnałami cyfrowymi źródłami prądowymi (odbierającymi prąd ze swoich wyjść) z wyjściowym wzmacniaczem inwersyjnym [3, 5, 37, 44] podano na rys. 3.33.

Charakterystykę tego przetwornika przy podanych na schemacie kierunkach działania sterowanych źródeł prądowych, opisuje następujące równanie:

$$U_{wy} = R_S I_O [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots \dots \dots + a_n 2^{-n}] \quad (3.87)$$

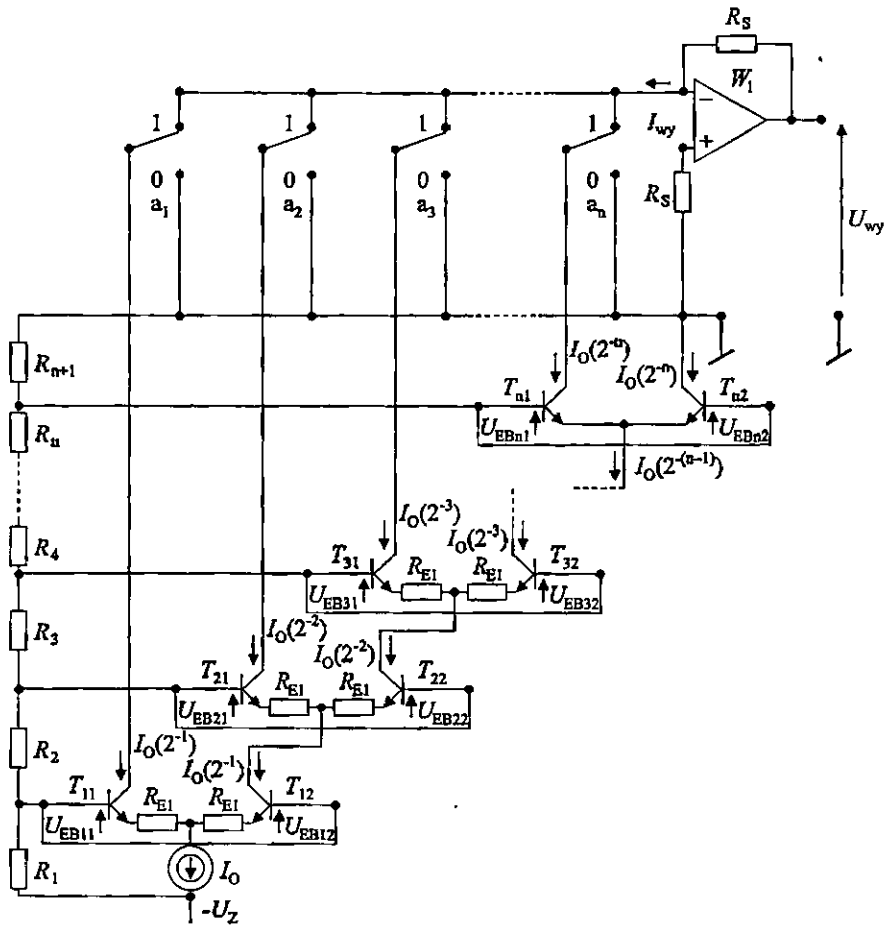
Obydwa wyżej omówione układy przetworników podane na rys. 3.32 oraz 3.33, ze względu na zastosowanie źródeł prądowych, charakteryzują się niezauważalnym wpływem na charakterystykę przetwarzania parametrów przełączników analogowych, takich jak rezystancja przewodzenia oraz rezystancja w stanie otwartym przełącznika. Tak więc, o niedokładności przetwarzania przetwornika decydują niedokładności sterowanych wagowych źródeł prądowych i parametry wzmacniacza wyjściowego. Wspomniany wyżej monolityczny układ scalony sterowanego 10-bitowego źródła prądów wagowych $\mu A722$ firmy Fairchild zapewnia nieliniowość przetwarzania nie gorszą niż 0,07 % [44].

Podane na schematach 3.32 oraz 3.33 przetworniki cyfrowo-analogowe mogą wykorzystywać sterowane cyfrowo źródła prądowe o wartościach wagowych, realizowane przy wykorzystaniu tranzystorowych dwójkowych dzielników prądu odniesienia. Uproszczony schemat takiego przetwornika [56] z dwójkowym dzielnikiem prądów na tranzystorach npn i ze wzmacniaczem inwersyjnym podano na rys. 3.34.

Układ tranzystorowych dzielników prądu wykorzystuje następujące właściwości tranzystorów bipolarnych:

- nieznaczne rozrzuty napięć emiterowych (± 3 mV) przy jednakowych wartościach prądów emiterów
- duża wartość współczynnika wzmocnienia prądowego ($\beta > 100$) i bardzo małe wartości prądów baz tranzystorów (1 %) w stosunku do wartości prądów kolektorowych.

Dzięki tym właściwościom tranzystory T_{11} oraz T_{12} dokonują podziału prądu odniesienia I_O na dwie połowy do wartości $I_O (2^{-1})$, tranzystory T_{21} oraz T_{22} dokonują podziału prądu do wartości $I_O (2^{-2})$, tranzystory T_{31} oraz T_{32} dokonują dalszego podziału prądu do wartości $I_O (2^{-3})$ itd. Ostatni n -ty tranzystorowy dzielnik prądu doprowadza do przełącznika analogowego prąd $I_O (2^{-n})$. Przełączniki analogowe sterowane sygnałem cyfrowym doprowadzają wybraną przełącznikami sumę prądów wagowych I_{wy} na wejście wzmacniacza inwersyjnego.



Rys. 3.34. Uproszczony schemat przetwornika cyfrowo-analogowego z tranzystorowym dwójkowym dzielnikiem prądów i ze wzmacniaczem inwersyjnym

Dzielnik napięcia złożony z rezystorów R_1, R_2, \dots, R_{n+1} ustala, coraz wyższe w stosunku do ujemnego napięcia zasilania $-U_z$, właściwe napięciowe punkty pracy dla poszczególnych par tranzystorów stanowiących człony dzielnika prądów.

Inwersyjny wzmacniacz wyjściowy przez odpowiedni dobór wartości rezystora sprzężenia zwrotnego R_S koryguje do właściwej wartości zakres napięć wyjściowych przetwornika, gdyż układ tranzystorowego dzielnika prądów na skutek skończonej wartości wzmocnienia prądowego β tranzystorów wymaga dodatkowej korekty wzmocnienia o około 1 %.

Charakterystykę przetwornika można opisać następującym wzorem:

$$U_{wy} = R_S I_O [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.88)$$

Jednakowe rezystory R_E w obwodach emiterowych członu dzielnika prądów zapewniają dokładny podział sumarycznego prądu dwu emiterów na połowy w obwodzie każdego z kolektorów.

Przykładowo można podać, że przy spadku napięcia na każdym z rezystorów R_E równym 3 V i różnicy napięć emiterowych pary tranzystorów $U_{EB1} - U_{EB2} = 3$ mV niedokładność podziału prądu wyniesie 0,10 % wartości prądu kolektora. Taki dokładny podział jest konieczny dla prądów najbardziej znaczących bitów przetwornika, więc dla tych par tranzystorów, różnice napięć emiterowych powinny być sprawdzane w procesie produkcji przetwornika cyfrowo-analogowego.

Dla ostatniego najmniej znaczącego bitu można nie stosować rezystorów emiterowych R_E . Przy braku rezystorów emiterowych i dopuszczeniu różnicy napięć emiterowych pary tranzystorów $U_{EBn1} - U_{EBn2} = 5$ mV niedokładność podziału prądu tego ostatniego bitu wyniesie ok. 21 % wartości prądu kolektora, co dla dziesiątego bitu stanowi błąd tylko 0,04 % w odniesieniu do zakresu zmian sygnału wyjściowego przetwornika.

Przedstawiony układ przetwornika cyfrowo-analogowego z tranzystorowym dzielnikiem prądów wagowych jest przetwornikiem szybkim oraz ma tę zaletę, że rezystancja przełączników analogowych nie wpływa na charakterystykę przetwarzania. Jednak ten układ przetwornika jest trudny w procesie produkcji, gdyż wymaga kontroli napięć emiterowych i wzmocnień prądowych β niektórych tranzystorów w dzielniku prądów, co jest przyczyną małego rozpowszechnienia układu w zastosowaniach praktycznych.

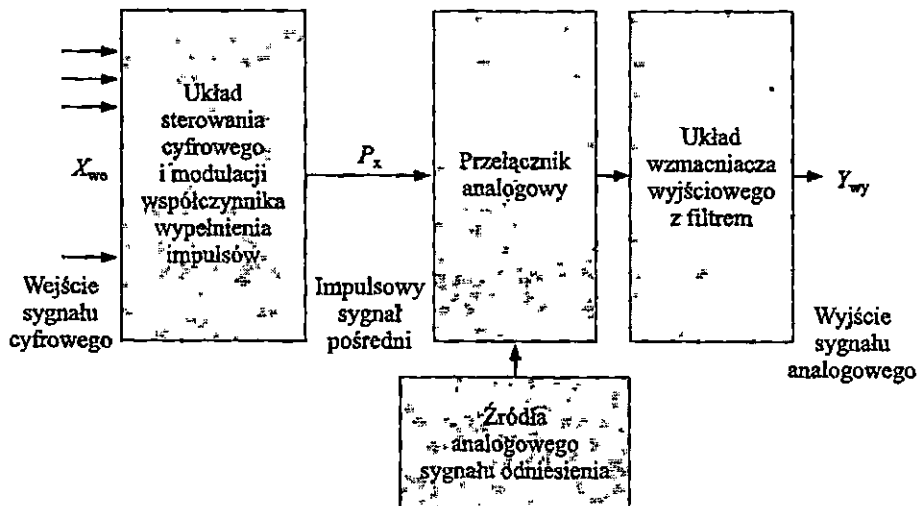
3.7. Przetworniki z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów

Schemat blokowy przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów przedstawia rys. 3.35.

Wejściowy sygnał cyfrowy X_{we} steruje stanami przełączeń układu modulacji współczynnika wypełnienia ciągu impulsów, formując impulsowy sygnał pośredni P_x , który poprzez przełącznik analogowy połączony ze źródłem analogowego sygnału odniesienia, odpowiednio odwzorowuje we wzmacniaczu wyjściowym z filtrem, analogowy sygnał wyjściowy Y_{wy} według wartości wejściowego sygnału cyfrowego.

Jak widać, proces przetwarzania sygnału cyfrowego w sygnał analogowy obejmuje dwie operacje:

- formowanie impulsowego sygnału pośredniego P_x
- przetworzenie impulsowego sygnału pośredniego w sygnał analogowy napięciowy lub prądowy.



Rys. 3.35. Schemat blokowy przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów

Sygnał pośredni ma charakter ciągu impulsów, których czas trwania τ_x lub liczba impulsów N_x w wiązce impulsów, o stałej szerokości τ_0 , przy repetycyjnej pracy układu o okresie powtarzania T , są proporcjonalne do wejściowego sygnału cyfrowego X_{we} .

Przetworzenie impulsowego sygnału pośredniego polega na takim uformowaniu prostokątnego sygnału napięciowego lub prądowego o amplitudzie napięcia lub prądu odniesienia, który po filtracji ze składowej zmiennej za pomocą filtru dolnoprzepustowego wzmacniacza, wytworzy analogowy sygnał wyjściowy przetwornika.

Należy zwrócić uwagę, że w tor impulsowego sygnału pośredniego można bardzo łatwo włączyć transoptor i uzyskać optoelektroniczne oddzielenie galwaniczne obwodu wyjściowego przetwornika od jego obwodu sterującego. Jest to metoda często stosowana we współczesnych mikroprocesorowych regulatorach i sterownikach przemysłowych [51].

Wartość średnią w czasie impulsowego sygnału pośredniego modulowanego amplitudowo sygnałem odniesienia X_0 , przy impulsach o czasie trwania τ_x , można opisać wzorem:

$$X_{sr} = \frac{1}{T} \int_0^T X_0 P_x(t) dt = \frac{\tau_x}{T} X_0 \quad (3.89)$$

gdzie: $P_x(t)$ – dwustanowa funkcja czasu sygnału pośredniego,
 τ_x – czas trwania impulsu,
 T – okres repetycji pracy modulatora,
 X_0 – amplituda impulsu.

Należy zwrócić uwagę, że układ modulacji zapewnia spełnienie proporcjonalnej zależności czasu trwania impulsu τ_x od wartości cyfrowego sygnału wejściowego X_{we} według wzoru:

$$\frac{\tau_x}{T} = k X_{we} \quad (3.90)$$

gdzie k jest współczynnikiem proporcjonalności.

Zależność (3.89) przyjmie więc postać:

$$X_{sr} = k X_0 X_{we} \quad (3.91)$$

Wartość średnią w czasie impulsowego sygnału pośredniego modulowanego amplitudowo sygnałem odniesienia X_0 w przypadku wiązek o N_x jednakowych impulsów o czasie trwania τ_0 , rozmieszczonych w części okresu T można opisać wzorem:

$$X_{sr} = \frac{1}{T} \int_0^T X_0 P_x(t) dt = \frac{\tau_0 N_x}{T} X_0 \quad (3.92)$$

gdzie: τ_0 – stały czas trwania każdego impulsu

T – okres repetycji pracy modulatora

N_x – liczba impulsów w okresie T

X_0 – amplituda impulsu.

Układ modulacji zapewnia spełnienie proporcjonalnej zależności liczby impulsów N_x w wiązce od wartości cyfrowego sygnału wejściowego X_{we} według wzoru:

$$\frac{\tau_0 N_x}{T} = k X_{we} \quad (3.93)$$

Toteż zależność (3.92) przyjmie postać zgodną ze wzorem (3.91):

$$X_{sr} = k X_0 X_{we}$$

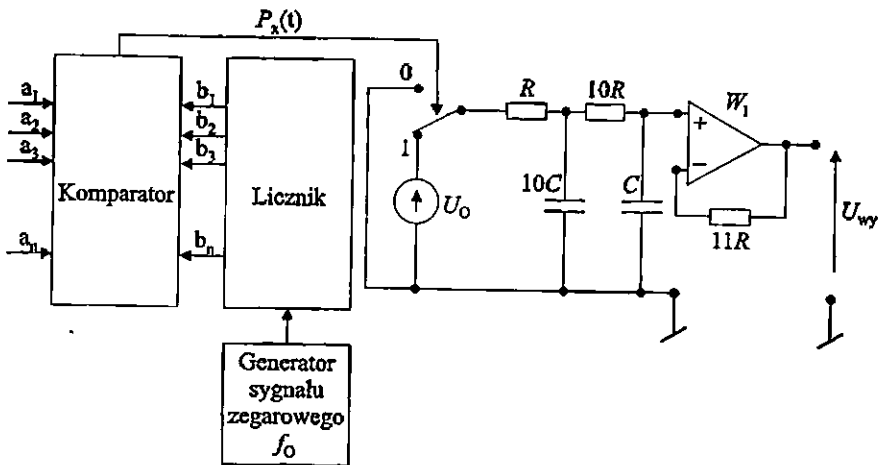
Istnieje bardzo duża różnorodność układów formowania impulsowego sygnału pośredniego tworzonych odpowiednio z cyfrowych elementów logicznych, a także oferowanych jako specjalizowane monolityczne układy scalone. W celu zapoznania się z zasadą działania układów formowania impulsowego sygnału pośredniego niżej zostanie omówiony przykład przetwornika cyfrowo-analogowego.

Na rys. 3.36 podano schemat przetwornika cyfrowo-analogowego z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów o zmienianym ich czasie trwania [48], w celu zapewnienia warunków dobrej pracy filtru, zastosowano jako wzmacniacz wyjściowy wtórnik napięcia o bardzo dużej rezystancji wejściowej nieobciążającej wyjścia filtru.

Układ sygnału pośredniego zawiera generator sygnału zegarowego, licznik binarny impulsów zegarowych oraz komparator cyfrowy porównujący binarny wejściowy sygnał cyfrowy X_{we} z binarnym stanem wyjścia licznika, który zlicza impulsy zegarowe. Licznik o pojemności $2^m - 1$ cyklicznie zlicza impulsy zegarowe o częstotliwości f_0 i po zliczeniu na jego wejściu 2^m impulsów w okresie czasu:

$$T = \frac{2^m}{f_0} \quad (3.94)$$

następuje jego samoczynne wyzerowanie i powtarza się cykl odmierzenia następnego okresu T .



Rys. 3.36. Schemat przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów o zmienianym czasie trwania i z wtórnikiem wzmacniaczem wyjściowym

Komparator generuje sygnał aktywny „1” funkcji logicznej sygnału pośredniego $P_x(t)$, gdy stan licznika reprezentowany przez bity na wyjściu licznika $b_1, b_2, b_3, \dots, b_n$, jest zawarty pomiędzy stanem samych zer (0, 0, 0,0), a stanem odpowiednich bitów dokładnie równych bitom $a_1, a_2, a_3, \dots, a_n$, ($b_1 = a_1, b_2 = a_2, b_3 = a_3, \dots, b_n = a_n$). W ten sposób funkcja logiczna $P_x(t)$ odmierza czas trwania impulsu τ_x załączającego przełącznik analogowy podający sygnał odniesienia U_0 na wejście wzmacniacza. Czas trwania impulsu τ_x jest dokładnie proporcjonalny do wartości cyfrowego sygnału wejściowego przetwornika. Po przekroczeniu przez stan wyjść licznika wartości cyfrowej sygnału wejściowego X_{we} komparator generuje sygnał nieaktywny „0” funkcji logicznej $P_x(t)$, który odłącza napięcie odniesienia od wejścia wzmacniacza wyjściowego i przyłącza te wejście do wspólnego punktu sygnałowego o wartości analogowej równej zero.

Uśredniony przez filtr sygnał wejściowy wzmacniacza stanowi sygnał wyjściowy przetwornika cyfrowo-analogowego U_{wy} , gdyż wzmacniacz ma wzmocnienie napięciowe równe jedności. Sygnał ten zgodnie ze wzorami (3.89) oraz (3.91) można opisać równaniem:

$$U_{wy} = X_{sr} = k_t U_0 [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (3.95)$$

gdzie: $k_t = \frac{2^n}{2^m}$ – współczynnik wzmocnienia układu sygnału pośredniego.

Wzmacniacz wyjściowy jest wzmacniaczem wtórnikiemowym nieodwracającym o wzmocnieniu napięciowym równym jedności. Na wejściu tego wzmacniacza umieszczono filtr dolnoprzepustowy stanowiący człon inercyjny o charakterystyce częstotliwościowej zbliżonej do członu drugiego rzędu o dwu stałych czasowych $T_1 \approx T_2 \approx 10 RC$.

Częstotliwość repetycji układu wynosi:

$$f = \frac{1}{T} = \frac{f_0}{2^m} \quad (3.96)$$

gdzie: $2^m - 1$ – pojemność licznika,
 f_0 – częstotliwość generatora impulsów zegarowych.

Dla przetwornika n -bitowego częstotliwość repetycji f nie może przekraczać $2^n f_0$. Zaleca się [5], aby stała czasowa filtru była wielokrotnie większa od czasu repetycji T .

Omawiane przetworniki należą do stosunkowo wolnych, ich graniczna częstotliwość repetycji jest rzędu kilkuset herców.

Należy zwrócić uwagę, że przetworniki cyfrowo-analogowe z cyfrowym sterowaniem współczynnika wypełnienia ciągu impulsów nie zapewniają wysokich dokładności, są to zazwyczaj przetworniki 6- lub 8-bitowe.

4. SYMULATORY REZYSTANCJI

4.1. Zasada działania symulatorów rezystancji

Zapotrzebowanie na dokładne układy przetworników cyfrowo-analogowych, zwane symulatorami rezystancji, wynika z potrzeb współczesnych komputerowych i mikroprocesorowych technik kontroli właściwości metrologicznych sprzętu automatyki przemysłowej i sprzętu pomiarów przemysłowych, oferujących do tych celów komputerowe stanowiska pomiarowe oraz mikroprocesorowe testery przenośne przeznaczone zarówno dla producentów sprzętu jak i dla użytkowników sprzętu w laboratorium lub na obiekcie.

Znaczącą w praktyce przemysłowej grupę układów pomiarowych i układów automatyki stanowią układy z wejściowymi rezystancyjnymi czujnikami temperatury. Dlatego współczesne stanowiska pomiarowe i testery do kontroli właściwości metrologicznych sprzętu muszą stosować dokładne sterowane sygnałami cyfrowymi symulatory rezystancji, które należy zaliczyć do rodziny przetworników cyfrowo-analogowych z wyjściowym sygnałem rezystancyjnym.

We współczesnych komputerowych stanowiskach pomiarowych szczególnie ostre wymagania stabilności rezystancji muszą spełniać symulatory rezystancji par czujników temperatury mikroprocesorowych ciepłomierzy o nominalnym zakresie pomiarowym różnicy temperatury wynoszącym tylko $3\text{ }^{\circ}\text{C}$ [15]. Błąd stabilności symulowanych rezystancji służących do zadania takiej różnicy temperatury nie powinien przekroczyć $0,009\text{ }^{\circ}\text{C}$. Dla symulatora czujnika Pt 100 [23] odpowiada to dopuszczalnej niestabilności $3,6\text{ m}\Omega$ w stosunku do wartości symulowanej ok. $127\text{ }\Omega$ (ok. $70\text{ }^{\circ}\text{C}$), co stanowi $0,003\text{ }\%$ (30 ppm).

Obecnie produkowane na świecie, także w Polsce, automatyczne, sterowane cyfrowo symulatory rezystancji, przeznaczone do zadawania temperatury legalizowanym przelicznikom ciepłomierzy [16, 17], spełniające powyższe wymagania, działają na zasadzie sterowanych cyfrowo elektromechanicznych serwomechanizmów położenia. Serwomechanizm położenia kąтового wybiera wymagane sygnałem cyfrowym położenie kątowe odpowiedniego przełącznika (rezystancja przewodzenia R_{pp} ok. $2\text{ m}\Omega$) dołączającego do wyjścia symulatora precyzyjny rezystor o właściwej symulowanej rezystancji.

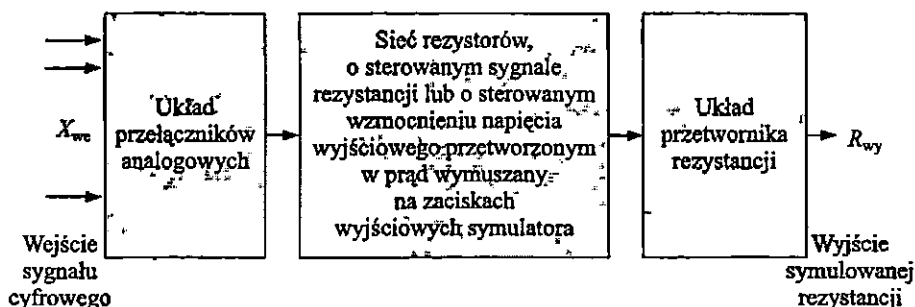
Nowoczesne przetworniki cyfrowo-analogowe z wyjściem rezystancyjnym zapewne w przyszłości umożliwią zastąpienie układów elektromechanicznych układami o mniejszych gabarytach i o mniejszej masie, co jednak będzie wymagać wielokrotnego zmniejszenia rezystancji przewodzenia przełączników analogowych stosowanych w układzie przetwarzania cyfrowo-analogowego, gdyż obecnie przełączniki typu MOS zapewniają rezystancję rzędu $1\text{ }\Omega$.

Znacznym ułatwieniem będzie zastąpienie rezystancyjnych czujników temperatury Pt 100 czujnikami Pt 1000, co zwiększy dziesięciokrotnie zakresy zmian symulowanych rezystancji. Jednak proces wprowadzania w Polsce do techniki

pomiarów przemysłowych czujników Pt 1000, łatwo realizowanych w nowoczesnej technologii napyłania cienkowarstwowego platyny, jest niestety powolny.

Mniej ostre wymagania stabilności rezystancji są stawiane symulatorom rezystancji do wzorcowania cyfrowych mierników temperatury i mikroprocesorowych regulatorów temperatury przystosowanych do wejściowych rezystancyjnych czujników temperatury. Zazwyczaj wymaga się symulacji temperatury z niedokładnością 0,1 % zakresu temperatury. Przy symulacji czujnika temperatury o typowym zakresie 200 °C, wymagana jest dokładność 0,04 % (400 ppm) symulacji rezystancji czujnika Pt 100, Pt 500 lub Pt 1000. Są to dokładności możliwe do osiągnięcia we współczesnych symulatorach rezystancji sterowanych cyfrowo.

Schemat blokowy symulatora rezystancji podano na rys. 4.1.



Rys. 4.1. Schemat blokowy symulatora rezystancji

Wejściowy sygnał cyfrowy X_{we} o odpowiednim kodzie steruje stanami załączeń układu przełączników analogowych przełączającymi sieć rezystorów precyzyjnych, która

- zadaje wartość rezystancji odpowiednio wzmacnioną lub tłumioną przez wyjściowy układ przetwornika i symuluje ją na dwu zaciskach wyjściowych symulatora
- albo odpowiednio steruje współczynnikiem wzmacnienia prądu proporcjonalnego do napięcia na wyjściu i wymusza wartość prądu na zaciskach wyjściowych, symulując rezystancję na tych dwu zaciskach symulatora.

Wyróżnić można dwie grupy symulatorów rezystancji:

- symulatory z konwerterami lub inwerterami impedancji
- symulatory z cyfrowym sterowaniem i wymuszaniem prądu wyjściowego.

W grupie symulatorów z konwerterami lub inwerterami impedancji można stosować połączenie kaskadowe dwu konwerterów ujemnej impedancji, a sieć rezystorów zadaje wartość rezystancji obciążenia ostatniego konwertera proporcjonalną do cyfrowego sygnału sterującego, przy czym rezystancja ta jest odpowiednio wzmacniana lub tłumiona i przetwarzana na dodatnią impedancję wejściową pierwszego konwertera, którego zaciski wejściowe są zaciskami symulatora. W tej grupie symulatorów mogą być używane znane z elektrotechniki teoretycznej [7, 45] proste, jednowzmacniaczowe konwertery ujemno-impedancyjne oznaczane symbolem NIC [47] (*Negative Impedance Converter*). W symulatorach tych należy cyfrowo sterować rezystancję zadawaną na wyjściu ostatniego konwertera z dwu konwerterów połączonych kaskadowo.

W tej grupie symulatorów można stosować żyrator stanowiący inwerter dodatnio-impedancyjny - PIV (*Positive Impedance Inverter*) [7]. W realizacji elektronicznej [45] jest to układ dwuwzmacniaczowy z siedmioma dokładnymi rezystorami w obwodach sprzężeń i obwodach obciążenia wzmacniaczy. Żyrator ma tę właściwość, że jego rezystancja wejściowa jest dodatnia i proporcjonalna do konduktancji obciążenia wyjścia żyratora, tak więc zaciski symulatora stanowią wejście żyratora. W symulatorze tym należy cyfrowo sterować wartość konduktancji zadawanej na wyjściu żyratora.

Należy zwrócić uwagę, że w zastosowaniach praktycznych do symulowania rezystancyjnych czujników temperatury Pt 100, Pt 500 lub Pt 1000 są poszukiwane symulatory o niskich zakresach zmian rezystancji np. do 400 Ω oraz do 4000 Ω , z tego też powodu dużą zaletą symulatora jest możliwość łatwej nastawy tłumienia rezystancji odtwarzanej przez sterowaną cyfrowo sieć rezystorów. Właściwość ta dodatkowo umożliwia minimalizowanie wpływu rezystancji przewodzenia R_{pp} przełączników analogowych na wartość rezystancji symulowanej.

W drugiej grupie symulatorów z cyfrowym sterowaniem i wymuszaniem prądu wyjściowego symulatora, sieć rezystorów odpowiednio steruje współczynnikiem wzmocnienia prądu, który jest proporcjonalny do napięcia mierzonego na zaciskach symulatora oraz odwrotnie proporcjonalny do sterującego sygnału cyfrowego, przy czym prąd ten jest wymuszany na zaciskach symulatora. W symulatorach tych należy cyfrowo sterować odwrotność wzmocnienia prądu wymuszanego na zaciskach symulatora, toteż w symulatorach tych do sterowania wzmocnienia można z powodzeniem stosować najdokładniejsze układy dzielników rezystancyjnych $R - 2R$ lub dzielników rezystancyjnych BCD w kodach 8421 lub 2421.

4.2. Symulatory rezystancji z układami wzmacniaczowymi konwerterów impedancji

Czwórnik elektryczny opisują równania łańcuchowe o postaci:

$$U_1 = A U_2 + B I_2 \quad (4.1)$$

$$I_1 = C U_2 + D I_2 \quad (4.2)$$

Konwertery impedancji są to czwórniki aktywne służące do proporcjonalnego przetworzenia impedancji obciążenia, czyli do konwersji impedancji. Aby spełnić tę rolę, macierz łańcuchowa konwertera musi mieć parametry: $B = 0$ oraz $C = 0$. Dzięki temu impedancja wejściowa konwertera jest proporcjonalna do impedancji obciążenia wyjścia konwertera, gdyż

$$Z_{we} = \frac{U_1}{I_1} = \frac{A U_2}{D I_2} = \frac{A}{D} Z_o \quad (4.3)$$

gdzie Z_o – impedancja obciążenia konwertera.

Inwertery impedancji są to czwórniki aktywne służące do odwrotnie proporcjonalnego przetworzenia impedancji obciążenia, czyli do inwersji impedancji. Aby spełnić tę rolę, macierz łańcuchowa inwertera musi mieć parametry: $A = 0$ oraz $D = 0$.

Dzięki temu impedancja wejściowa inwertera jest odwrotnie proporcjonalna do impedancji obciążenia wyjścia tego inwertera, gdyż

$$Z_{we} = \frac{U_1}{I_1} = \frac{B I_2}{C U_2} = \frac{B}{C} \frac{1}{Z_o} \quad (4.4)$$

gdzie Z_o – impedancja obciążenia inwertera.

Literatura [7, 45] opisuje praktyczną prostą realizację wzmacniaczowego konwertera ujemnoimpedancyjnego, układu zwanego CNIC (*Current Negative Inverting Converter*) o ujemnym współczynniku wzmocnienia prądowego:

$$I_1 = -\frac{1}{k_2} I_2 \quad (4.5)$$

gdzie $D = -\frac{1}{k_2}$ ujemny współczynnik wzmocnienia prądowego,

oraz o dodatnim współczynniku wzmocnienia napięciowego równym jedności:

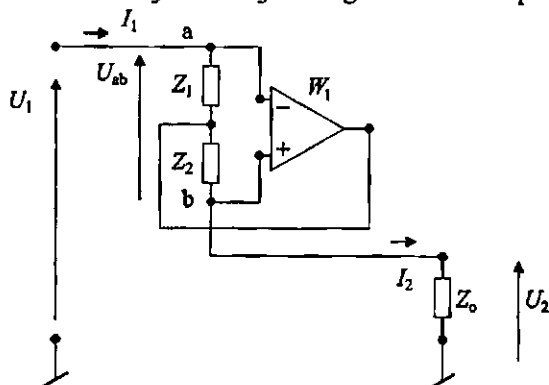
$$U_1 = k_1 U_2 \quad (4.6)$$

gdzie $A = k_1 = 1$ jest dodatnim współczynnikiem wzmocnienia napięciowego.

Ten konwerter ujemnoimpedancyjny charakteryzuje się ujemną impedancją wejściową:

$$Z_{we} = \frac{A}{D} Z_o = -k_2 Z_o \quad (4.7)$$

Schemat wzmacniaczowej realizacji takiego konwertera podano na rys. 4.2.



Rys. 4.2. Schemat jednowzmacniaczowego konwertera ujemnoimpedancyjnego

Należy zwrócić uwagę, że literatura [7, 45] na schemacie konwertera ujemnoimpedancyjnego zamiast impedancji Z_1 , Z_2 , Z_o podaje rezystancje R_1 , R_2 , R_o . Praktyczna realizacja układu wzmacniacza tylko z rezystancjami wykazuje brak stabilnej pracy takiego układu i występowanie drgań.

W celu uzyskania stabilnej pracy układu można zastosować tzw. kompensację zewnętrzną w postaci kondensatora łączącego wyjście wzmacniacza z wejściem „-” odwracającym [47]. Kondensator zapewnia typowe ujemne sprzężenie zwrotne różniczkujące. Po zastosowaniu takiego sprzężenia uzyskuje się stabilną pracę, a impedancja Z_1 staje się równoległym połączeniem rezystora R_1 i kondensatora korekcyjnego C_1 . Pozytywny efekt stabilizacji układu z rezystancjami zapewnia alternatywnie włączenie kondensatora C_o pomiędzy wejście „+” nieinwersyjne wzmacniacza a wspólny punkt sygnałowy, a więc impedancja Z_o staje się równoległym połączeniem rezystancji obciążenia R_o i kondensatora stabilizującego C_o . Ten sposób stabilizacji układu konwertera jest niekorzystny przy szerokim zakresie zmian rezystancji obciążenia R_o konwertera.

Przykładowo można podać, że przy zastosowaniu nowoczesnego wzmacniacza scalonego typu OP07CP w układzie z samymi rezystancjami jest niestabilna praca układu i występują drgania o częstotliwości ok. 70 kHz. Dodanie jednego równoległego kondensatora albo C_1 albo C_o stabilizuje pracę układu, wartość pojemności powinna zapewnić stałą czasową $R_1 C_1$ lub $R_o C_o$ o wartości ok. 50 μ s dla wymienionego wyżej wzmacniacza. Opisana korekcja bardzo ogranicza pasmo robocze konwertera do kilkudziesięciu Hz, jednak jest ono zazwyczaj wystarczające do praktycznych zastosowań symulatorów rezystancji.

Obecnie wyprowadzimy wzór na wartość współczynnika wzmocnienia prądowego omawianego konwertera. Wzmacniacz W_1 ma właściwości zbliżone do wzmacniacza idealnego, toteż napięcie U_{ab} pomiędzy jego końcówkami wejściowymi oznaczonymi a oraz b jest równe zero, a prądy obydwu końcówek wejściowych wzmacniacza są pomijalnie małe. Otrzymamy następujące równanie napięć dla obwodu wejściowego wzmacniacza:

$$Z_1 I_1 + Z_2 I_2 = U_{ab} = 0 \quad (4.8)$$

Z równania tego wynika wartość współczynnika wzmocnienia prądowego:

$$\frac{I_2}{I_1} = -\frac{Z_1}{Z_2} = -k_2 \quad (4.9)$$

Ponieważ napięcie U_{ab} jest równe zero, to występuje równość napięcia wejściowego i wyjściowego:

$$U_1 = U_2 \quad (4.10)$$

toteż wartość wzmocnienia napięciowego jest równa jedności:

$$\frac{U_2}{U_1} = \frac{1}{k_1} = 1 \quad (4.11)$$

Zgodnie ze wzorami (4.7) oraz (4.9) impedancja wejściowa konwertera będzie opisana wzorem:

$$Z_{we} = -\frac{Z_1}{Z_2} Z_o \quad (4.12)$$

Przyjmując następujące wartości impedancji w układzie konwertera ujemnoimpedancyjnego:

$$Z_1 = \frac{R_1}{1 + sC_1 R_1}, \quad Z_2 = R_2, \quad Z_o = R_o \quad (4.13)$$

otrzymamy następującą operatorową postać wejściowej impedancji konwertera:

$$Z_{we}(s) = -\frac{R_1 R_o}{R_2} \frac{1}{1 + sC_1 R_1} \quad (4.14)$$

Jak widać, układ ma charakterystykę członu inercyjnego pierwszego rzędu o stałej czasowej $R_1 C_1$.

Przy analizie przebiegów harmonicznym wejściowa impedancja zespolona konwertera jest opisana wzorem:

$$Z_{we}(j\omega) = -\frac{R_1 R_o}{R_2} \frac{1}{1 + j\omega C_1 R_1} \quad (4.15)$$

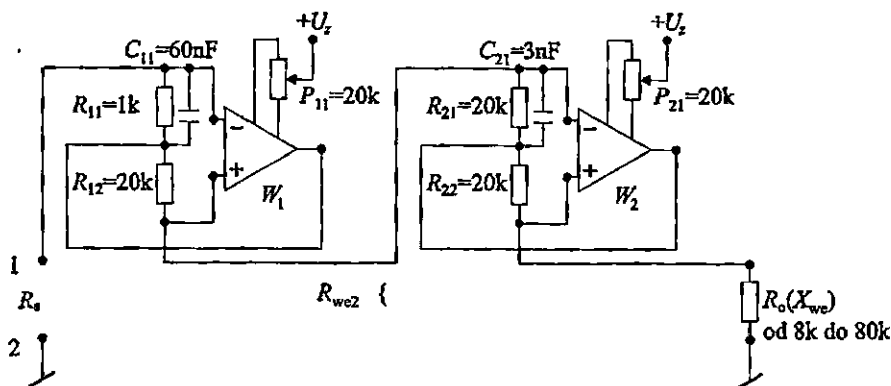
Przy analizie układu dla bardzo niskich częstotliwości lub przy prądzie stałym impedancja wejściowa konwertera jest rezystancją opisaną wzorem:

$$R_{we} = -\frac{R_1 R_o}{R_2} \quad (4.16)$$

Połączenie kaskadowe (łańcuchowe) dwu konwerterów ujemnoimpedancyjnych CNIC, w których impedancja Z_2 jest wyłącznie pojemnością, a pozostałe impedancje są rezystancjami, jest znane z publikacji [47] jako układ symulacji indukcyjności.

Połączenie kaskadowe dwu konwerterów ujemnoimpedancyjnych CNIC, w których wszystkie impedancje są rezystancjami oraz dołączenie cyfrowo sterowanej rezystancji $R_o(X_{we})$ jako obciążenia wyjścia drugiego konwertera, pozwala na zrealizowanie symulatora dodatniej rezystancji w zakresie prądu stałego i małych roboczych częstotliwości. Koniecznością jest zastosowanie w każdym konwerterze dodatkowego kondensatora dla zapewnienia stabilnej pracy układów. Ponieważ każdy z konwerterów ma w wyniku takiej stabilizacji charakterystykę członu inercyjnego pierwszego rzędu, to układ kaskadowy w stanach dynamicznych będzie miał charakterystykę członu inercyjnego drugiego rzędu.

Rys. 4.3 przedstawia sprawdzony doświadczalnie przez autora schemat symulatora rezystancji złożonego z kaskadowego połączenia dwu konwerterów ujemnoimpedancyjnych.



Rys. 4.3. Schemat symulatora rezystancji złożonego z kaskadowego połączenia dwu konwerterów ujemnoimpedancyjnych

W układzie symulatora rezystancji zastosowano dwa wzmacniacze monolityczne typu OP07C firmy Linear Technology (odpowiednik AD OP07C Analog Devices), których napięcia niezrównoważenia były zerowane za pomocą potencjometrów $P_{11} = P_{21} = 20 \text{ k}\Omega$ zgodnie z kartą aplikacyjną wzmacniacza OP07. Należy zwrócić uwagę, że długoterminowy dryft napięcia niezrównoważenia tego wzmacniacza nie przekracza $2,5 \mu\text{V}$ w czasie ciągłej pracy 30 dni (720 godzin), a prąd polaryzacji wejść wzmacniacza wynosi typowo tylko 2 nA .

Wzmacniacz W_1 realizuje pierwszy konwerter ujemnoimpedancyjny, a rezystory precyzyjne R_{11} oraz R_{12} typu RM 70Z o dryftach temperaturowych nieprzekraczających $5 \text{ ppm}/^\circ\text{C}$ i miesięcznym dryfcie długoterminowym nieprzekraczającym $10 \text{ ppm}/720 \text{ godzin}$, zapewniają inwersję znaku i bardzo dokładne 20-krotne tłumienie wartości ujemnej rezystancji wejściowej R_{we2} drugiego konwertera.

Wzmacniacz W_2 realizuje drugi konwerter ujemnoimpedancyjny, a rezystory precyzyjne R_{21} i R_{22} , zapewniają inwersję znaku i wzmocnienie równe jedności zadawanej rezystancji $R_o(X_{we})$ na obciążeniu wyjścia tego konwertera.

Rezystancja $R_o(X_{we})$ była zadawana w zakresie od $8 \text{ k}\Omega$ do $80 \text{ k}\Omega$ z dokładnością nie gorszą niż $0,01 \%$.

Kondensatory C_{11} oraz C_{21} zapewniają stabilną pracę konwerterów. Na zaciskach oznaczonych „1” oraz „2” symulatora rezystancji mierzono symulowaną rezystancję w zakresie od $0,4 \text{ k}\Omega$ do $4 \text{ k}\Omega$. Błąd mierzonej rezystancji w całym zakresie nie przekraczał $0,02 \%$ w odniesieniu do górnej granicy zakresu.

Charakterystykę symulatora w zakresie bardzo małych częstotliwości lub przy prądzie stałym można opisać wzorem:

$$R_s = \frac{R_{11} R_{2f}}{R_{12} R_{22}} R_{\text{omax}} (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \quad (4.17)$$

gdzie: R_{omax} maksymalna wartość zadawanej rezystancji $R_o(X_{we})$.

Należy rozważyć wpływ parametrów przełączników analogowych na błędy charakterystyki symulatora. W symulatorze tym jest konieczność zadawania rezystancji proporcjonalnie do wartości sygnału cyfrowego. W rozdziale 3.2 pokazano, że takie zadawanie rezystancji następuje przy wykorzystaniu rozwiernych przełączników analogowych (stan aktywny – przełącznik rozwarty) oraz że przy takim przełączaniu rezystancji wagowych największy błąd występuje w stanie zwierania przez te przełączniki wszystkich rezystorów wagowych, a więc w stanie, gdy rezystancja zadawana powinna być równa zero. Rezystancja zadawana symulatora w takim stanie nie będzie zerowa, lecz osiągnie wartość błędu bezwzględnego równego sumie rezystancji stanu przewodzenia R_{pp} przełączników analogowych wszystkich bitów:

$$\Delta R_o(R_{pp}) = n R_{pp} \quad (4.18)$$

gdzie: n – liczba bitów symulatora.

Błąd względny odniesiony do maksymalnej wartości rezystancji wyniesie:

$$\delta R_o(R_{pp}) = \frac{n R_{pp}}{R_{o \text{ max}}} 100 \% \quad (4.19)$$

gdzie $R_{o \text{ max}}$ – maksymalna wartość zadawanej rezystancji $R_o(X_{we})$.

Omawiany układ symulatora przy zastosowaniu najlepszych współczesnych przełączników analogowych MOS ($R_{pp} = 1 \Omega$) i maksymalnej wartości zadawanej rezystancji $R_{0max} = 80 \text{ k}\Omega$, bez zastosowania właściwego strojenia funkcjonalnego charakterystyki, może mieć błąd maksymalny ok. 0,02 %. Natomiast po wykonaniu właściwego strojenia funkcjonalnego charakterystyki symulatora drogą odpowiedniego przesunięcia zera tej charakterystyki, błąd względny można zmniejszyć do połowy, tj. do 0,01 %. Strojenie takie jest w pełni dopuszczalne, gdyż symulatory rezystancji z reguły pracują w zawężonym zakresie zmian rezystancji niewymagającym osiągnięcia wartości zerowej symulowanej rezystancji.

Warto zwrócić uwagę, że drugi charakterystyczny parametr przełączników analogowych, jakim jest rezystancja w stanie otwartym przełącznika analogowego R_{op} , dla współczesnych przełączników analogowych MOS osiągająca wartości rzędu $10^{10} \Omega$, ma wpływ zupełnie niezauważalny na dokładność przetwarzania omówionego układu symulatora.

Symulatory rezystancji zgodnie z wyprowadzonym wzorem (4.4) mogą być realizowane przy wykorzystaniu inwerterów impedancji. Literatura [45] podaje schemat i opisuje teoretyczne zależności dla układu dwuwzmacniaczowego inwertera impedancji nazwanego żyratorem. Jest to układ wymagający większej liczby dokładnych rezystorów niż układ dwuwzmacniaczowy konwerterów ujemnoimpedancyjnych, omówiony powyżej.

Ze szczegółowej analizy schematu żyratora podanego we wspomnianej literaturze wynika, że jest to układ wykorzystujący dwa znane i opisane powyżej konwertery ujemnoimpedancyjne oraz dokładny rezystor o impedancji G_b . Układ żyratora zawiera równoległe połączenie wejścia pierwszego konwertera ujemnoimpedancyjnego obciążonego konduktancją G_a z wejściem drugiego konwertera ujemnoimpedancyjnego poprzez szeregową konduktancję G_b , przy czym ten drugi konwerter jest na swoim wyjściu obciążony równoległym połączeniem trzeciej konduktancji G_c i rezystancji obciążenia R_o .

Przy spełnieniu dokładnie warunku $G_a = G_b = G_c = G$, z przeliczeń czysto algebraicznych otrzymuje się wzór na rezystancję wejściową żyratora:

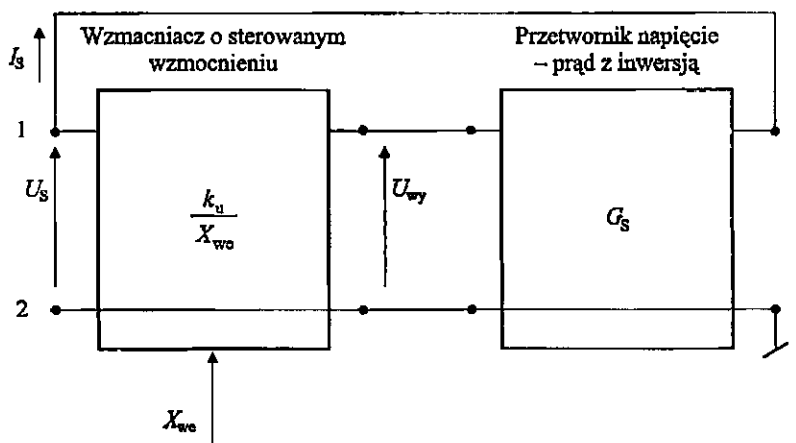
$$R_{we} = \frac{1}{G^2 R_o} \quad (4.20)$$

Przy wyprowadzeniu tego wzoru występuje odejmowanie wartości konduktancji G_a , G_b oraz upraszczanie wartości ilorazów konduktancji G_b i G_c do 1. W realizacji praktycznej układu elektronicznego spełnienie warunku równości trzech różnych fizycznie konduktancji jest niemożliwe, z tego względu raczej nie można oczekiwać dużej dokładności wymaganej dla symulatorów rezystancji od układu rozpatrywanego żyratora.

Autorowi nie jest znana żadna udana realizacja układu dokładnego symulatora rezystancji wykorzystującego wielorezystancyjny i wielowzmacniaczowy układ żyratora.

4.3. Symulatory rezystancji z układami wzmacniaczowymi z cyfrowo sterowanym sygnałem prądowym wymuszonym na zaciskach symulatora

Uproszczony schemat blokowy symulatora rezystancji z sygnałem prądowym wymuszonym na zaciskach symulatora podaje rys. 4.4. Symulator działający na tej zasadzie został opracowany w Przemysłowym Instytucie Automatyki i Pomiarów w Warszawie [35].



Rys. 4.4. Uproszczony schemat symulatora rezystancji z sygnałem prądowym wymuszonym na zaciskach tego symulatora

Jest to układ aktywny, który wymusza prąd odbierany z zacisków wejściowych „1” i „2” symulatora, a prąd ten ma wartość proporcjonalną do napięcia na zaciskach wejściowych U_s oraz odwrotnie proporcjonalną do cyfrowego sygnału sterującego X_{we} . Najłatwiej przedstawić fizyczną realizację takiego symulatora rezystancji jako układ kaskadowego połączenia:

- wzmacniacza napięciowego o pomijalnie dużej rezystancji wejściowej i o sterowanym współczynniku wzmacnienia napięciowego o wartości odwrotnie proporcjonalnej do sygnału sterującego X_{we} według zależności:

$$U_{wy} = \frac{k_u}{X_{we}} U_s \quad (4.21)$$

gdzie $X_{we} = [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}]$

- oraz przetwornika sygnału napięciowego U_{wy} na sygnał prądowy I_s z inwersją, co oznacza, że dla dodatniego napięcia na wejściu przetwornika, sygnał prądowy jest odbierany (*sink current*) przez zacisk wyjściowy tego

przetwornika, przy czym transmitancja przetwornika ma wymiar konduk-tancji G_S , a jego sygnał wyjściowy opisuje równanie:

$$I_S = G_S U_{wy} \quad (4.22)$$

Eliminując wyrażenie U_{wy} z równań (4.21) oraz (4.22), otrzymamy wzór na impedancję wejścia symulatora:

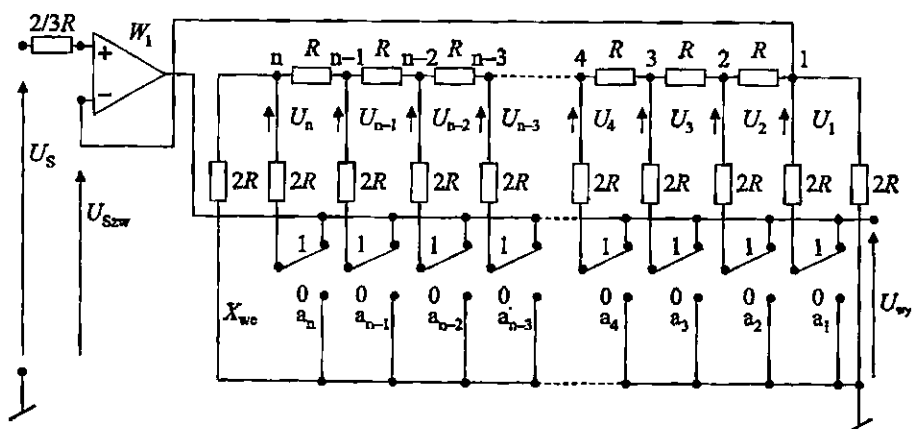
$$Z_S = \frac{U_S}{I_S} = \frac{k_u}{G_S} X_{we} \quad (4.23)$$

Jeżeli w zakresie rozpatrywanego częstotliwościowego pasma roboczego sy-mulatora, parametry k_u , G_S , X_{we} można traktować jako wielkości rzeczywiste, to wzór (4.24) określa symulowaną rezystancję przez symulator – R_S

$$R_S = \frac{U_S}{I_S} = \frac{k_u}{G_S} X_{we} \quad (4.24)$$

Podany schemat symulatora rezystancji jako układ wielowzmacniaczowy z ujemnym sprzężeniem zwrotnym prądowym z wyjścia na wejście, dla zapewnie-nia stabilnej pracy wymaga korekcji częstotliwościowej. Korekcję taką realizuje się z wykorzystaniem bezstratnych kondensatorów. Z tego powodu w stanach dynamicznych układ symulatora ma charakter członu inercyjnego wyższego rzę-du niż pierwszy.

Na rys. 4.5 podano uproszczony schemat wzmacniacza nieinwersyjnego o bardzo dużej, pomijalnej wartości rezystancji wejściowej i o współczynniku wzmocnienia napięciowego odwrotnie proporcjonalnym do cyfrowego sygnału sterującego X_{we} [35].



Rys. 4.5. Schemat wzmacniacza nieinwersyjnego o sterowanym współczynniku wzmocnienia napięciowego odwrotnie proporcjonalnie do cyfrowego sygnału sterującego X_{we}

Wzmacniacz W_1 pracuje w układzie nieinwersyjnym, a ponieważ jego napięcie sprzężenia zwrotnego jest pobierane z dzielnika napięcia wyjściowego, to czasami układ taki nazywa się wzmacniaczem o sprzężeniu potencjometrycznym. Jak widać, dzielnikiem napięcia wyjściowego wzmacniacza jest znana z rozdziału 3.3 i podana na rys. 3.13 symetryczna drabinka $R - 2R$.

Drabinka przyłączana jest poprzez rezystory $2R$ przełącznikami sterowanymi cyfrowo do napięcia wyjściowego wzmacniacza U_{wy} , przy czym napięcie wyjściowe z drabinki jest pobierane z węzła 1 i jest to napięcie U_{szw} – napięcie sprzężenia zwrotnego wzmacniacza. Ponieważ wzmacniacz W_1 (w opisywanym układzie zastosowano wzmacniacz monolityczny typu OP-07C o wzmocnieniu napięciowym nie mniejszym niż 10^6 V/V) ma zerowane napięcie niezrównoważenia, to napięcie wejściowe wzmacniacza U_s jest praktycznie równe napięciu sprzężenia zwrotnego

$$U_s = U_{szw} \quad (4.25)$$

Korzystając z równania (3.33) opisującego drabinkę $R - 2R$ z rys. 3.13 i wstawiając do tego równania $U_0 = U_{wy}$ oraz $U_1 = U_{szw} = U_s$, otrzymamy aktualny dla schematu z rys. 4.5 wzór na napięcie wejściowe wzmacniacza:

$$U_s = \frac{2U_{wy}}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots + a_n 2^{-n}] \quad (4.26)$$

Napięcie wyjściowe wzmacniacza będzie więc opisane wzorem:

$$U_{wy} = \frac{3U_s}{2} \frac{1}{[a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]} \quad (4.27)$$

Napięcie wyjściowe wzmacniacza jest więc odwrotnie proporcjonalne do wejściowego sygnału sterującego X_{we} .

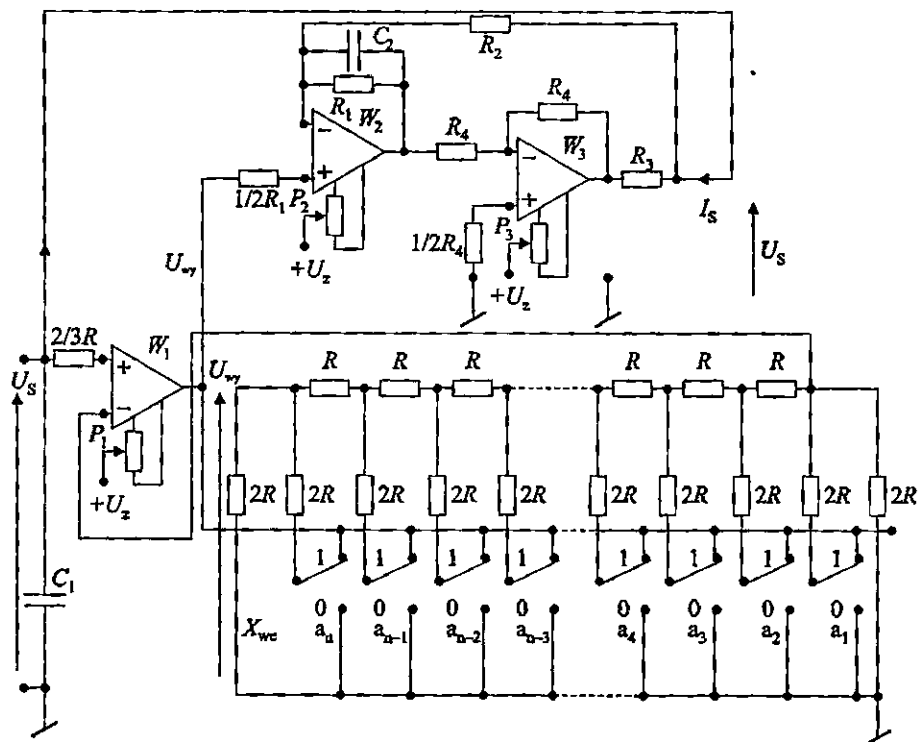
Uproszczony schemat układu symulatora rezystancji został podany na rys. 4.6. Zawiera on układ inwersyjnego przetwornika napięcie-prąd, znany z literatury [18, 34]. Układ tego przetwornika został zrealizowany na dwu wzmacniaczach monolitycznych typu OP-07C oznaczonych na schemacie symbolami W_2 oraz W_3 . W układzie tym, tak jak opisano w [34], przy spełnieniu warunku: $R_1 = R_2 + R_3$, prąd wyjściowy I_s jest niezależny od napięcia U_s na wyjściu i przy założeniu podanego na schemacie zwrotu prądu, wynikającego z inwersji układu, wartość tego prądu może być opisana równaniem:

$$I_s = \frac{2U_{wy}}{R_3} \quad (4.28)$$

a więc transmitancja układu przetwornika ma charakter konduktancji o wartości:

$$G_s = \frac{2}{R_3} \quad (4.29)$$

Rezystancja wejściowa układu przetwornika napięcie-prąd jest bardzo duża, więc układ tego przetwornika nie obciąża wyjścia wzmacniacza o sterowanym wzmocnieniu W_1 .



Rys. 4.6. Schemat układu symulatora rezystancji z cyfrowo sterowanym sygnałem prądowym wymuszonym na zaciskach symulatora

Przekształcając odpowiednio równania (4.27) oraz (4.28) i uwzględniając, że sygnał sterowania cyfrowego jest 15-bitowy, otrzymamy następujący opis charakterystyki symulatora rezystancji:

$$R_s = \frac{U_s}{I_s} = \frac{R_3}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} \dots \dots \dots + a_{15} 2^{-15}] \quad (4.30)$$

Opisany układ realizuje dwa zakresy rezystancji:

- dla $R_3 = 1200 \Omega$ – zakres rezystancji do 400Ω
- dla $R_3 = 12\,000 \Omega$ – zakres rezystancji do 4000Ω .

W układzie w dzielniku $R - 2R$ zastosowano rezystory precyzyjne typu RM 70Y o rezystancji $R = 20\,250 \Omega$ oraz $2R = 40\,500 \Omega$ selekcyjonowane o tolerancji 0,01 % dla czterech najbardziej znaczących bitów, o tolerancji 0,02 % dla następnych czterech bitów oraz o tolerancji 1 % dla ostatnich siedmiu bitów.

Jako przełączniki analogowe zastosowano mikroprzełączniki do obwodów drukowanych typu MT2 firmy ALCATEL o rezystancji styku nieprzekraczającej $50 \text{ m}\Omega$.

Jako rezystory R_1, R_2, R_3, R_4 zastosowano rezystory precyzyjne RM 70Y lub AT 0,125W o współczynniku temperaturowym rezystancji nieprzekraczającym $5 \text{ ppm}/^\circ\text{C}$ odpowiednio selekcjonowane lub odpowiednio korygowane rezystorami równoległymi dla zapewnienia dokładności 0,01 %.

Pozostałe rezystory (takie jak $2/3R, 1/2R_1, 1/2R_4$) niedecydujące bezpośrednio o dokładności, ale zapewniające jednakowe rezystancje widziane z obydwu wejść wzmacniaczy, w celu zmniejszenia wpływu prądów polaryzacji wejść wzmacniaczy, są rezystorami typu MLT 0,125W o tolerancji 5 %.

Wszystkie trzy monolityczne wzmacniacze scalone OP-07C mają zastosowane potencjometry $P_1 = P_2 = P_3 = 20 \text{ k}\Omega$, które umożliwiają wyzerowanie napięć wejściowych niezrównoważenia wzmacniaczy.

Dla zapewnienia stabilnej pracy układu kaskadowego połączenia trzech wzmacniaczy objętych prądowym ujemnym sprzężeniem zwrotnym, zastosowano kondensator C_2 o minimalnej stratności, o pojemności 369 nF, typu KSF/ 63V oraz taki sam kondensator C_1 , w celu zminimalizowania poziomu szumów na zaciskach symulatora.

W opisanym układzie 15-bitowego symulatora uzyskano dokładności do 0,02 % wartości nastawianej rezystancji:

- dla zakresu 400Ω w zakresie zmian symulowanej rezystancji od 76Ω do 400Ω
- dla zakresu $4\ 000 \Omega$ w zakresie zmian symulowanej rezystancji od 400Ω do 4000Ω .

Uzyskane dokładności umożliwiają symulowanie temperatury czujników rezystancyjnych Pt 100, Pt 500 oraz Pt 1000 z niedokładnością do $0,05 \text{ }^\circ\text{C}$.

5. OPIS WAŻNIEJSZYCH PARAMETRÓW ELEMENTÓW ELEKTRONICZNYCH UKŁADÓW PRZETWORNIKÓW CYFROWO-ANALOGOWYCH

5.1. Wzmacniacze monolityczne

Szczegółowy opis wzmacniaczy monolitycznych zawiera wcześniej opublikowane [34] opracowanie autora.

W Dodatku 1 zatytułowanym „Schemat zastępczy wzmacniacza monolitycznego” powtórzono z niewielkimi zmianami odpowiednio wybrany materiał z rozdziałów 3 i 4 pracy [34] autora.

W Dodatku 2 zatytułowanym „Wielkości i czynniki wpływające na parametry wzmacniaczy monolitycznych” powtórzono z niewielkimi zmianami odpowiednio wybrany materiał z rozdziału 5 pracy [34] autora.

W Dodatku 3 zatytułowanym „Przegląd parametrów wybranych typów wzmacniaczy monolitycznych” powtórzono z niewielkimi zmianami odpowiednio wybrany materiał z rozdziału 6 pracy [34] autora.

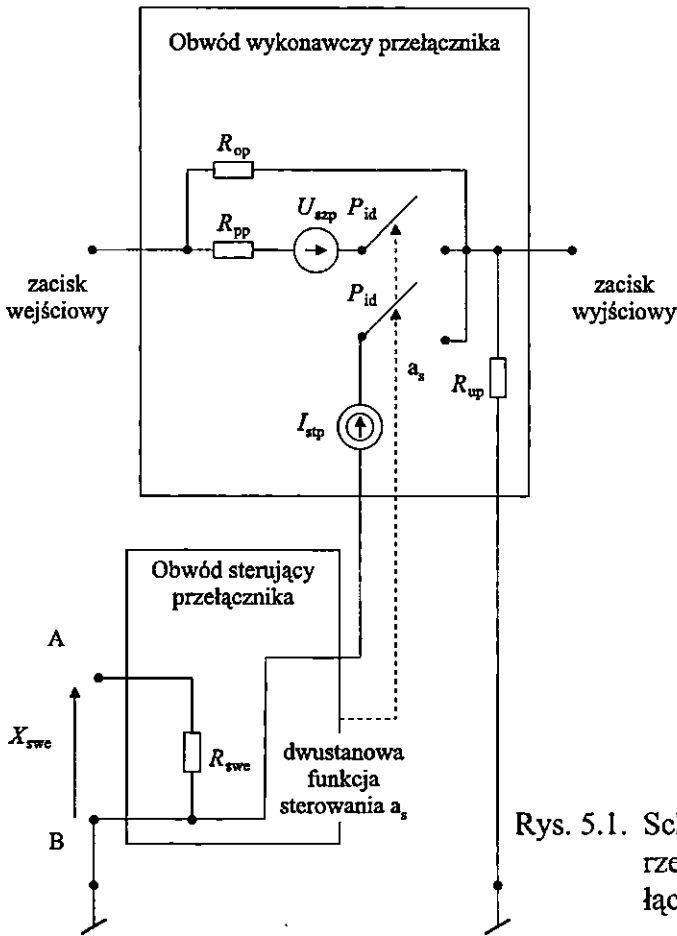
5.2. Przełączniki analogowe

Przełącznik analogowy zawiera dwa obwody:

- obwód sterujący przełącznika
- obwód wykonawczy (przełączający) przełącznika.

Na rys. 5.1 podano schemat zastępczy rzeczywistego przełącznika analogowego.

Obwód sterujący przełącznika analogowego jest dwójnikiem, którego zacisk B jest zazwyczaj łączony do wspólnego punktu zasilania lub wspólnego punktu sygnałowego. Do zacisku A łączącego się z rezystancją wejściową R_{swe} doprowadza się napięciowy sygnał sterujący w odpowiednim standardzie logicznych sygnałów sterowania (TTL, DZTL, CMOS itd.). Obwód sterujący wypracowuje dwustanową funkcję sterowania a_s przełącznikiem. Dla stanu aktywnego tej funkcji następuje stan przewodzenia obwodu wykonawczego przełącznika. Dla stanu nieaktywnego tej funkcji następuje stan nieprzewodzenia obwodu wykonawczego przełącznika. W niektórych przypadkach rezystancja wejściowa R_{swe} jest nieliniowa i może przyjmować różne wartości w zależności od poziomu wysokiego lub poziomu niskiego sygnału sterującego X_{swe} .



Rys. 5.1. Schemat zastępczy rzeczywistego przełącznika analogowego

Obwód wykonawczy (przełączający) przełącznika charakteryzują podane niżej parametry.

- Przełącznik idealny P_{id} dla stanu aktywnego dwustanowej funkcji a_s jest w stanie idealnego zwarcia (rezystancja przewodzenia równa zero) oraz dla stanu nieaktywnego dwustanowej funkcji a_s jest w stanie idealnej przerwy (rezystancja nieskończenie wielka).
- Rezystancja rzeczywistego przełącznika w stanie przewodzenia R_{pp} .
- Rezystancja rzeczywistego przełącznika w stanie otwarcia (nieprzewodzenia) R_{op} .
- Rezystancja upływności wyjścia rzeczywistego przełącznika R_{up} do wspólnego punktu sygnałowego lub zasilania układu.
- Napięcie szczytkowe rzeczywistego przełącznika w stanie przewodzenia U_{szp} .
- Dla przełączników na tranzystorach bipolarnych w stanie przewodzenia występuje prąd sterowania I_{stp} , który musi się zamknąć przez obwód dołączony do zacisków wyjściowych.

Napięcie szcztątkowe U_{szp} w stanie przewodzenia występuje w przełącznikach elektromechanicznych, gdzie źródłem jego są napięcia termoelektryczne pochodzące od gradientów temperatury w wyniku nagrzania się uzwojenia sterującego. Napięcie szcztątkowe występuje w przełącznikach stosujących tranzystory bipolarne, gdzie źródłem jego są nieskompensowane różnice napięcia emiter – baza i napięcia kolektor – baza tranzystora bipolarnego. Napięcie szcztątkowe nie występuje w przełącznikach stosujących tranzystory unipolarne.

Prąd sterowania przełącznika I_{stp} w stanie przewodzenia występuje tylko w przełącznikach stosujących tranzystory bipolarne.

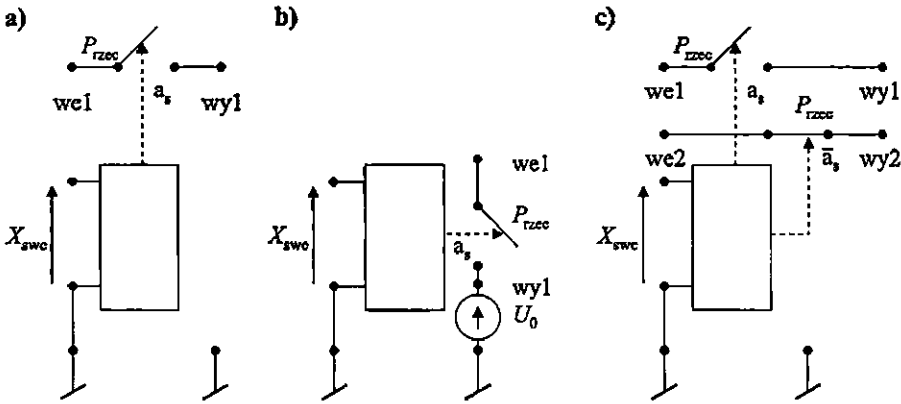
Obwód wykonawczy przełącznika analogowego może pracować w trzech charakterystycznych dla przetworników cyfrowo-analogowych wymienionych niżej układach.

- A. Układ szeregowy przełącznika pojedynczego, którego rezystancja upływności zacisku wyjściowego R_{up} jest bardzo duża i jest praktycznie pomijalna oraz nie występuje prąd sterowania I_{stp} , a więc układu szeregowego nie stosuje się dla przełączników na tranzystorach bipolarnych.
- B. Układ równoległy przełącznika pojedynczego, którego zacisk wyjściowy jest dołączony na stałe do wspólnego punktu sygnałowego lub do źródła napięcia odniesienia U_0 , co eliminuje wpływ prądu sterowania I_{stp} oraz wpływ rezystancji upływności R_{up} ; układ ten stosuje się przeważnie dla przełączników na tranzystorach bipolarnych.
- C. Układ szeregowy dwu przełączników zwiemo-rozwiernych, pierwszy sterowany dwustanową funkcją a_s , a drugi negacją tej funkcji (gdy jeden przełącznik jest zwarty, wóczas drugi jest rozzwarty); układ ten stosuje się zarówno dla przełączników na tranzystorach unipolarnych jak i na bipolarnych, przy czym w tym drugim przypadku co najmniej jeden zacisk obwodu wyjściowego każdego z dwu przełączników szeregowych musi być łączony do źródła napięć odniesienia lub do wspólnego punktu sygnałowego, aby wyeliminować wpływ prądu sterowania I_{stp} oraz wpływ rezystancji upływności R_{up} .

Na rys. 5.2 podano schematy wyżej wymienionych układów, przy czym symbolem P_{rzecz} oznaczono przełączniki rzeczywiste, których charakterystyczne parametry opisują rezystancje R_{pp} , R_{op} , R_{up} , U_{szp} oraz I_{stp} .

Układy z rys. 5.2a i rys.5.2c są stosowane dla przełączników analogowych wykorzystujących jako element przełączający tranzystory unipolarne lub miniaturowe przekaźniki albo kontaktrony.

Układy z rys. 5.2b i 5.2c są stosowane dla przełączników analogowych wykorzystujących jako elementy przełączające tranzystory bipolarne, przy czym co najmniej jeden zacisk każdego obwodu wyjściowego powinien być łączony do źródła napięć odniesienia lub do wspólnego punktu sygnałowego.



Rys. 5.2. Układy przełączników analogowych charakterystyczne dla przetworników analogowo-cyfrowych: a – układ szeregowy, b – układ równoległy, c – układ przełączników zwierzno-rozwiernych

Literatura [5, 37, 48] podaje parametry przełączników analogowych, niektóre z nich zestawiono w tabelicy 5.1.

Tablica 5.1. Parametry przełączników analogowych

	Rodzaj elementu przełączającego	Właściwości w stanie przewodzenia przełącznika			Właściwości w stanie otwarcia przełącznika	Czas opóźnienia przełączania
		R_{pp}	U_{szp}	I_{stp}	R_{op} oraz R_{up}	t_{op}
1	Elektromechaniczny, miniaturowy przekaźnik, kontaktron	50 mΩ	0,1 mV	0	$10^6 - 10^{12} \Omega$	1–10 ms
2	Tranzystor bipolarny	0,1–10 Ω	0,1–10 mV	2 mA	$10^4 - 10^9 \Omega$	0,1–10 μs
3	Tranzystor unipolarny	1–10 ³ Ω	0 mV	0	$10^7 - 10^{10} \Omega$	0,1–1 μs

Przykładowe parametry wybranych typów przełączników analogowych podano niżej.

- Miniaturyowy przekaźnik do druku typ MT2 firmy ALCATEL ma następujące parametry:
 Rezystancja przełącznika w stanie przewodzenia $R_{pp} = 50 \text{ m}\Omega$;
 Rezystancja przełącznika w stanie otwarcia (nieprzewodzenia)
 $R_{op} = R_{up} = 10^8 \Omega$;
 Napięcie szczytowe przełącznika w stanie przewodzenia $U_{szp} = 0,1 \text{ mV}$;
 Prąd sterowania przełącznika w stanie przewodzenia $I_{stp} = 0$.

- Czterokrotny monolityczny zespół przełączający typ AD555 firmy Analog Devices ma parametry:
 Rezystancja przełącznika w stanie przewodzenia $R_{pp} = 10 \Omega$;
 Rezystancja przełącznika w stanie otwarcia (nieprzewodzenia) $R_{op} = R_{up} = 3 \cdot 10^9 \Omega$;
 Napięcie szczytkowe przełącznika w stanie przewodzenia $U_{szp} = 1 \text{ mV}$;
 Prąd sterowania przełącznika w stanie przewodzenia $I_{stp} = 1,5 \text{ mA}$.
- Klucz elektroniczny na tranzystorach unipolarnych typ ADG451 Analog Devices ma parametry:
 Rezystancja przełącznika w stanie przewodzenia $R_{pp} = 5 \Omega$;
 Rezystancja przełącznika w stanie otwarcia (nieprzewodzenia) $R_{op} = R_{up} = 10^{10} \Omega$;
 Napięcie szczytkowe przełącznika w stanie przewodzenia $U_{szp} = 0 \text{ mV}$;
 Prąd sterowania przełącznika w stanie przewodzenia $I_{stp} = 0 \mu\text{A}$.

Nietrudno zauważyć, że najlepsze parametry mają przełączniki analogowe na tranzystorach unipolarnych.

5.3. Dokładne rezystory

5.3.1. Schemat zastępczy rezystora

Układy przetworników cyfrowo-analogowych wymagają stosowania szeregu dokładnych rezystorów, które powinny charakteryzować się małymi wartościami indukcyjności własnej i pojemności szczytkowej.

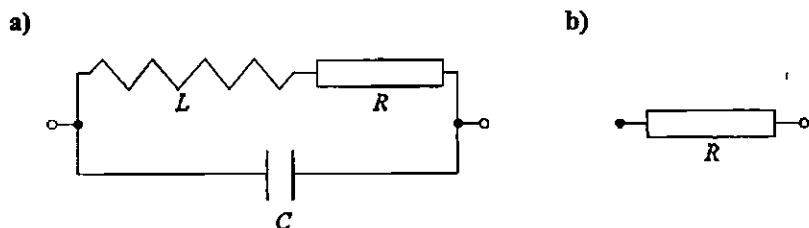
Każdy realizowany fizycznie rezystor wymaga utworzenia w zajmowanej przez niego przestrzeni ścieżki przewodzącej, przez którą płynie prąd wytwarzający skojarzone z obwodem ścieżki pole magnetyczne, pojawia się zjawisko samoindukcji, które na schemacie zastępczym rezystora reprezentowane jest szeregową indukcyjnością własną rezystora oznaczoną symbolem L . Pomiędzy częścią początkową i końcową rozłożonej w przestrzeni ścieżki przewodzącej rezystora, w przypadku doprowadzenia do rezystora napięcia, gromadzi się ładunek elektryczny, istnieje więc równoległa pojemność elektryczna zwana pojemnością szczytkową rezystora oznaczana symbolem C na schemacie zastępczym. Schemat zastępczy rezystora podany jest na rys. 5.3a.

Konstruktorzy dokładnych rezystorów dążą do zminimalizowania wartości zarówno indukcyjności własnej jak i pojemności szczytkowej rezystorów. Przy realizacji klasycznej technologii nawijanych rezystorów drutowych, uzyskuje się zminimalizowanie tych parametrów drogą podziału karkasu rezystora na parzystą liczbę jednakowych sekcji, w których na przemian następuje zmiana kierunku nawijania drutu w celu odejmowania się pól magnetycznych pochodzących od sąsiednich sekcji dla zmniejszenia indukcyjności własnej. Niektórzy producenci nawijanych rezystorów drutowych [24] stosują dla różnych wykonań rezystorów

podział nawoju rezystora na cztery, sześć lub czternaście sekcji, jednak w tym ostatnim przypadku długość rezystora dochodzi do 50 mm. Podział na sekcje szeregowo zmniejsza też wydatnie pojemność szczytkową nawiniętego rezystora w stosunku do typowego nawinięcia warstwowego stosowanego dla cewek indukcyjnych.

Przy realizacji dokładnych rezystorów, specjalną technologią foliową (*Bulk Metal Foil Resistor*) stosowaną przez amerykańską firmę Vishay [29, 49] od roku 1962, są wykonywane na płytce podłoża ścieżki z materiału rezystancyjnego przebiegające jedna bardzo blisko drugiej, ale w przeciwnych kierunkach, co zmniejsza strumień magnetyczny samoindukcji i wielokrotnie obniża indukcyjność własną rezystorów tak wykonanych. Niestety przy tej technologii, zapewniającej znaczną miniaturyzację wymiarów elementu rezystora, występuje znaczne zbliżenie obwodu wejściowego ścieżki rezystora do obwodu wyjściowego tej ścieżki, więc następuje zwiększenie pojemności szczytkowej rezystora.

Pojemności szczytkowe rezystorów nawijanych wynoszą ok. 0,3 pF, a pojemności szczytkowe rezystorów wytworzonych technologią foliową wynoszą ok. 0,5 pF.



Rys. 5.3. Schemat zastępczy rezystora: a) uwzględniający indukcyjność własną L i pojemność szczytkową C , b) pomijający indukcyjność własną i pojemność szczytkową

Zgodnie ze schematem zastępczym podanym na rys. 5.3a impedancję operatorkową dwójnika można opisać wzorem:

$$Z(s) = \frac{1}{sC} \frac{(R+sL)}{R+sL+\frac{1}{sC}} = R \frac{1+\frac{s}{R}}{1+sRC+s^2LC} \quad (5.1)$$

Przy analizie układu dla wymuszeń sinusoidalnych i w stanie ustalonym impedancję zespoloną można opisać wzorem:

$$Z(j\omega) = R \frac{1+\frac{j\omega}{R}}{\frac{L}{1+j\omega RC-\omega^2LC}} = \frac{R+j\omega(L-R^2C)-j\omega^3CL^2}{1+\omega^2(C^2R^2-2LC)+\omega^4C^2L^2} \quad (5.2)$$

Dla częstotliwości niezbyt wysokich, do ok. 10 MHz, spełniających warunek:

$$\omega \ll \sqrt{\frac{1}{LC}} \quad (5.3)$$

impedancja zespolona zastępcza dwójnika może być opisana przybliżonym wzorem:

$$Z(j\omega) \cong \frac{R + j\omega(L - R^2C)}{1 + \omega^2 C^2 R^2} \quad (5.4)$$

Przy wyższych częstotliwościach należy stosować wzór dokładny (5.14) opisujący moduł impedancji zastępczej dwójnika.

Ze wzoru (5.4) wynika, że dla niezbyt wysokich częstotliwości i dla małych wartości rezystancji realizowanych przez rezystory, gdy spełniony jest warunek:

$$L > R^2C \quad (5.5)$$

to impedancja zastępcza fizycznie zrealizowanego rezystora ma charakter indukcyjny.

Dwójnik, którego impedancja jest opisana równaniem (5.4) i dla którego spełniony jest warunek (5.5), można scharakteryzować stałą czasową opisaną wzorem:

$$\tau = \frac{L}{R} - RC \quad (5.6)$$

Wobec bardzo skąpych danych dotyczących wartości liczbowych stałych czasowych dokładnych rezystorów, można przytoczyć informację z literatury [27], że stała czasowa rezystorów wzorcowych nawijanych drutem manganinowym bifilarnie (dwunitkowo), stosowanych w laboratoriach miernictwa elektrycznego, przyjmuje wartości w przedziale od 5 ns do 50 ns.

Dla większej wartości rezystancji R_k realizowanej przez fizyczny rezystor, gdy nie jest spełniony warunek podany zależnością (5.5), a stała czasowa wyrażona wzorem (5.6) przyjmie wartość równą zero, to impedancja zastępcza fizycznego rezystora przybiera charakter zbliżony do rezystancyjnego:

$$Z \cong R_k \quad (5.7)$$

Przy dalszym wzroście wartości realizowanych rezystancji R przez fizyczne rezystory, a więc dla:

$$R^2C > L \quad (5.8)$$

impedancja zastępcza dwójnika przybiera charakter pojemnościowy, co wynika z przybliżonego wzoru opisującego tę impedancję:

$$Z(j\omega) \cong \frac{R - j\omega(R^2C - L)}{1 + \omega^2 C^2 R^2} \quad (5.9)$$

Pojemnościowa stała czasowa wyraża się wzorem:

$$\tau = RC - \frac{L}{R} \quad (5.10)$$

Producenci dokładnych rezystorów nawijanych [22, 60] zazwyczaj nie podają w katalogach parametrów indukcyjności własnej L ani pojemności szczytkowej C .

Realizacje fizyczne dokładnych rezystorów nawijanych produkowanych przez różne firmy są zbliżone, gdyż typowe gabaryty to: średnica ok. 10 mm, długość ok. 30 mm, liczba sekcji 4 lub 6, drut oporowy ze stopu miedzi, niklu i manganu zapewniającego minimalny współczynnik temperaturowy rezystancji (nazwy handlowe stopu „manganin”, „zeranin”).

Z tego wynika, że parametry L lub C rezystorów wykonywanych przez różnych producentów mogą być zbliżone do siebie.

Należy zwrócić uwagę, że dla rezystorów nawijanych na podobnych karkasach tworzących kilka jednakowych szeregowo połączonych sekcji, pojemność szczytkowa praktycznie nie zależy od wartości realizowanych rezystancji.

Warto zastanowić się jakie będą zmiany wartości indukcyjności własnej L przy realizacji dokładnych rezystorów o różnych wartościach rezystancji. Przy realizacji różnych rezystancji stosuje się nawoje z drutu oporowego o bardzo różnych średnicach. Przykładowo można podać, że według katalogu dokładnych rezystorów [24] polskiego producenta stosowany bywa drut oporowy z manganinu o średnicach od 0,02 mm do 0,7 mm. Przy realizacji minimalnej rezystancji R_{\min} dobiera się taką średnicę drutu oporowego, aby nawój rezystora był wykonany z drutu oporowego określonej długości, nie za krótkiej, która zapewni właściwą rozdzielczość realizacji zadanej rezystancji, np. $\pm 0,005\%$ na jeden milimetr długości oraz zapewni całkowite wypełnienie nawojem całego przekroju wszystkich sekcji karkasu.

Przy całkowitym wypełnieniu nawojem przekroju wszystkich sekcji karkasu, zależność rezystancji minimalnej R_{\min} od liczby zwojów można opisać następującym wzorem:

$$R_{\min} = r_{\text{zast}} Z_{\min}^2 \quad (5.11)$$

gdzie r_{zast} jest rezystancją tak zwanego zwoju zastępczego uzwojenia opisanego wzorem:

$$r_{\text{zast}} = \rho \frac{l_{\text{sr}}}{s_{\text{sr}}} \quad (5.12)$$

gdzie: ρ – rezystancja właściwa nawojowego drutu, np. dla manganinu

$$\rho = 0,44 \frac{\Omega \text{ mm}^2}{\text{m}}, \quad l_{\text{sr}} - \text{średnia długość zwoju,}$$

s_{sr} – średni przekrój zwoju zastępczego (suma przekroju wszystkich drutów nawojowych).

Dowolną realizowaną rezystancję można opisać wzorem:

$$R = \rho l_{sr} \frac{Z^2}{s_{sr}} \quad (5.13)$$

gdzie: ρ oraz l_{sr} stanowią dla rezystora parametry stałe.

Ze wzoru tego wynika, że rezystory o większej rezystancji niż R_{min} można realizować, albo zwiększając liczbę zwojów ponad z_{min} , albo zmniejszając sumaryczny przekrój drutów nawojowych s_{sr} , zmniejszając wypełnienie nawijanego karkasu.

Pierwsza droga prowadzi do znacznego zwiększania indukcyjności własnej rezystora, druga droga pozwala zachować małą wartość indukcyjności własnej rezystora, taką jak dla rezystora R_{min} . Należy się spodziewać, że producenci dokładnych rezystorów starający się o zminimalizowanie wartości indukcyjności własnej zachowują prawie stałą liczbę zwojów dla różnych wartości rezystancji, dobierając odpowiednio mały sumaryczny przekrój drutu nawojowego rezystorów s_{sr} .

Z teorii elektromagnetyzmu wiadomo, że indukcyjność własna cewki jest proporcjonalna do kwadratu liczby zastępczej zwojów. W przypadku nawoju rezystora liczba zastępcza zwojów stanowi niewielki ułamek faktycznej liczby zwojów, gdyż nawój wykonywany jest w sekcjach, których pola magnetyczne wzajemnie się odejmują, ale nie kompensują się całkowicie. Stąd wynika wniosek, że przy realizacji technologią nawijania różnych wartości rezystorów, od setek Ω do dziesiątek $k\Omega$, przy zachowaniu podobnych liczb zwojów nawojów drutów oporowych, należy oczekiwać zbliżonych wartości indukcyjności własnej L .

Na przykładzie pewnych danych katalogowych [60] dokładnych rezystorów nawijanych firmy Welwyn Electric Limited, niżej autor przedstawia wyliczone wartości szacunkowe parametrów indukcyjności własnej L i pojemności szcztkowej C , przy założeniu, że producent stosuje zbliżone liczby zwojów przy realizacji różnych rezystorów.

Katalog firmy Welwyn Electric Limited podaje wykres zależności ilorazu modułu impedancji pozornej Z od rezystancji R w funkcji rezystancji R realizowanych fizycznie dokładnych rezystorów nawijanych, dla częstotliwości 100 MHz, to też do analizy charakterystyki należy zastosować wzór dokładny na moduł impedancji, wyprowadzony ze wzoru (5.2) a podany niżej:

$$Z = \sqrt{\frac{R^2 + \omega^2 L^2 - 2\omega^2 L R^2 C + \omega^2 R^4 C^2 - 2\omega^4 C L^3 + 2\omega^4 R^2 L^2 C^2 + \omega^6 C^2 L^4}{1 + 2\omega^2 C^2 R^2 - 4\omega^2 L C + 6\omega^4 C^2 L^2 + \omega^4 C^4 R^4 - 4\omega^4 L C^3 R^2 + 2\omega^6 C^4 L^2 R^2 - 4\omega^6 C^3 L^3 + \omega^8 C^4 L^4}} \quad (5.14)$$

Wygodnie jest stosować postać powyższej zależności po podniesieniu obu stron równania do kwadratu i po wymnożeniu obustronnie równania przez mianownik ułamka znajdującego się po prawej stronie.

Po wykonaniu tych czynności otrzyma się następujące równanie:

$$\begin{aligned} & Z^2 + 2Z^2\omega^2C^2R^2 - 4Z^2\omega^2LC + 6Z^2\omega^4C^2L^2 + Z^2\omega^4C^4R^4 - 4Z^2\omega^4LC^3R^2 + \\ & + 2Z^2\omega^6C^4L^2R^2 - 4Z^2\omega^6C^3L^3 + Z^2\omega^8C^4L^4 = \end{aligned} \quad (5.15)$$

$$= R^2 + \omega^2L^2 - 2\omega^2LR^2C + \omega^2R^4C^2 - 2\omega^4CL^3 + 2\omega^4R^2L^2C^2 + \omega^6C^2L^4$$

W równaniu tym znane będą wartości pulsacji (dla $f = 100$ MHz) $\omega = 2\pi f = 6,28 \cdot 10^8$ 1/s, a także dwie wartości Z oraz R wynikające z wykresu podanego w katalogu firmy Welwyn Electric Limited. Poszukiwanymi wartościami będą: indukcyjność własna L oraz pojemność szcztątkowa C dokładnego rezystora nawijanego.

W celu oszacowania tych wartości przyjęto dwie pary danych: R_1, Z_1 oraz R_2, Z_2 wynikających z wykresu ilorazu modułu impedancji i rezystancji z katalogu. Według katalogu dla minimalnej wartości rezystancji $R_1 = 100 \Omega$ moduł impedancji pozornej $Z_1 = 1750 \Omega$, a dla rezystancji $R_2 = 4000 \Omega$ impedancja pozorna jest też równa $Z_2 = R_2 = 4000 \Omega$.

Po podstawieniu wartości R_1, Z_1 , oraz ω do równania (5.15), po jego przekształceniu uzyskuje się równanie wielomianu czwartego stopnia na indukcyjność L o postaci:

$$\begin{aligned} & (Z_1^2\omega^8C^4 - \omega^6C^2)L^4 + (-4Z_1^2\omega^6C^3 + 2\omega^4C)L^3 + \\ & + (2Z_1^2\omega^6C^4R_1^2 + 6Z_1^2\omega^4C^2 - 2\omega^4R_1^2C^2 - \omega^2)L^2 + \\ & + (-4Z_1^2\omega^4C^3R_1^2 - 4Z_1^2\omega^2C + 2\omega^2R_1^2C)L + \\ & + Z_1^2\omega^4C^4R_1^4 + 2Z_1^2\omega^2C^2R_1^2 - \omega^2C^2R_1^4 - R_1^2 + Z_1^2 = 0 \end{aligned} \quad (5.16)$$

Ze względu na uwikłaną postać niewiadomych L oraz C oszacowanie ich wartości można dokonać drogą kolejnych przybliżeń. W wyniku takiego postępowania, ustalono prawdopodobną wartość $C = 0,29$ pF.

Po podstawieniu wartości: $\omega = 6,28 \cdot 10^8$ 1/s; $C = 0,29 \cdot 10^{-12}$ F; $R_1 = 100 \Omega$; $Z_1 = 1750 \Omega$ otrzymano następującą postać równania na niewiadomą L jako wielomian czwartego stopnia:

$$-4,631 \cdot 10^{21} L^4 + 0,7165 \cdot 10^{17} L^3 - 1,547 \cdot 10^{11} L^2 - 1,392 \cdot 10^6 L + 3,052 = 0 \quad (5.17)$$

Stosując komputerowy program obliczeniowy Matlab, deklarując współczynniki wielomianu począwszy od najwyższej potęgi "p = [a b c d e]" i żądając podania pierwiastków równania poleceniem "roots(p)" otrzymano cztery pierwiastki rozwiązania równania (5.17), z których jeden jest liczbą rzeczywistą o wartości dodatniej $L = 2,1 \cdot 10^{-6}$ H i stanowi wartość poszukiwanej indukcyjności własnej.

Podstawiając do równania (5.15) w miejsce Z i R wartość $R_2 = Z_2$ (dla drugiego punktu charakterystyki doświadczalnej) uzyskuje się równanie wielomianu czwartego rzędu na pojemność C o postaci:

$$(R_2^2 \omega^8 L^4 + 2R_2^4 \omega^6 L^2 + R_2^6 \omega^4) C^4 + (-4R_2^2 \omega^6 L^3 - 4R_2^4 \omega^4 L) C^3 + (-\omega^6 L^4 + 4R_2^2 \omega^4 L^2 + R_2^4 \omega^2) C^2 + (2\omega^4 L^3 - 2\omega^2 R^2 L) C - \omega^2 L^2 = 0 \quad (5.18)$$

Po podstawieniu wartości $\omega = 6,28 \cdot 10^8$ 1/s; $L = 2,1 \cdot 10^{-6}$; $R_2 = Z_2 = 4000 \Omega$ otrzymano następującą postać równania na niewiadomą C jako wielomian czwartego stopnia:

$$7,752 \cdot 10^{+50} C^4 - 3,706 \cdot 10^{+38} C^3 + 1,448 \cdot 10^{+26} C^2 - 2,368 \cdot 10^{+13} C - 1,7375 = 0 \quad (5.19)$$

Stosując komputerowy program obliczeniowy Matlab, deklarując wartości współczynników wielomianu ze wzoru (5.19) począwszy od najwyższej potęgi „r = [klmno]” i żądając podania pierwiastków równania poleceniem "roots(r)" otrzymano cztery pierwiastki rozwiązania równania (5.19), z których jeden jest liczbą rzeczywistą o wartości dodatniej $C \approx 0,29 \cdot 10^{-12}$ F, co potwierdza, że jest to wartość poszukiwanej pojemności szcztatkowej.

Przeprowadzona analiza charakterystyk doświadczalnych podanych w katalogu firmy Welwyn Electric Limited [60] pozwala przyjmować następujące przybliżone wartości parametrów rezystorów dokładnych produkowanych przez tę firmę technologią klasyczną nawijania drutem oporowym na karkasie w kilku parzystych sekcjach:

- indukcyjność własna ok. 2 μ H
- pojemność szcztatkowa ok. 0,3 pF.

Należy jednak zwrócić uwagę na fakt, że rezystory wykonywane technologią klasyczną nawijania mogą być realizowane nie przy założeniu stałej liczby zwojów, lecz przy założeniu pełnego wypełnienia przekroju uzwojenia we wszystkich sekcjach karkasu. W takim przypadku wzrost rezystancji jest uzyskiwany drogą odpowiedniego wzrostu liczby zwojów i przy odpowiednim zmniejszaniu się średnicy drutu nawojowego. Przy takiej realizacji rezystorów następuje wzrost indukcyjności własnej proporcjonalnie z kwadratem liczby zwojów, a więc proporcjonalnie do wzrostu wartości rezystancji. Jeżeli indukcyjność minimalną oznaczymy L_{\min} dla rezystancji minimalnej R_{\min} , to indukcyjność własną rezystora można wyliczyć ze wzoru:

$$L = \frac{L_{\min}}{R_{\min}} R \quad (5.20)$$

Wzór (5.20) wyraża stałość indukcyjnej stałej czasowej przy opisanej wyżej realizacji rezystorów dokładnych:

$$\tau_{\text{ind}} = \frac{L_{\min}}{R_{\min}} = \frac{L}{R} \quad (5.21)$$

Biorąc pod uwagę wcześniejsze oszacowanie indukcyjności własnej $L_{\min} = 2 \mu\text{H}$, dla $R_{\min} = 100 \Omega$ według wzoru (5.17) wyliczymy, że indukcyjna stała czasowa tak realizowanych rezystorów dokładnych wynosi $\tau_{\text{ind}} = 20 \text{ ns}$.

Przy stosowaniu specjalnej technologii foliowej *Bulk Metal Foil Resistor* uzyskuje się dla dokładnych rezystorów o rząd wielkości mniejszą wartość indukcyjności własnej, niż przy klasycznej technologii nawijania drutem oporowym. Rezystory firmy Vishay [49] wykonywane technologią foliową przy rezystancji $1 \text{ k}\Omega$ charakteryzuje indukcyjność własna $L \cong 0,08 \mu\text{H}$ oraz pojemność własna $C \cong 0,5 \text{ pF}$. Jak wynika z przybliżonego wzoru (5.9) impedancja zastępcza rezystora ma charakter pojemnościowy o stałej czasowej $0,4 \text{ ns}$.

Dla większych wartości rezystancji rezystorów wykonywanych technologią foliową, występuje proporcjonalny wzrost stałej czasowej, np. dla rezystancji rezystora $40 \text{ k}\Omega$, pojemnościowa stała czasowa przyjmuje wartość 20 ns .

Poniżej podano tabelaryczne zestawienie szacunkowych wartości stałych czasowych dokładnych rezystorów wykonanych technologią nawijania przy $z = \text{const.}$, rezystorów wykonanych technologią nawijania przy zachowaniu stałej wartości indukcyjnej stałej czasowej $\tau_{\text{ind}} = 20 \text{ ns}$ oraz technologią foliową firmy Vishay.

Tablica 5.2. Szacunkowe wartości stałych czasowych dokładnych rezystorów wykonanych technologią klasyczną nawijania oraz technologią foliową

Parametry	L	C	r dla $R=100 \Omega$	r dla $R=0,5 \text{ k}\Omega$	r dla $R=1 \text{ k}\Omega$	r dla $R=2 \text{ k}\Omega$	r dla $R=10 \text{ k}\Omega$	r dla $R=40 \text{ k}\Omega$
Rezystory nawijane $z = \text{const.}$	$2 \mu\text{H}$	$0,3 \text{ pF}$	20 ns ind.	4 ns ind.	$1,7 \text{ ns}$ ind.	$0,4 \text{ ns}$ ind.	3 ns poj.	12 ns poj.
Rezystory nawijane $\tau_{\text{ind}} = 20 \text{ ns}$	$R \tau_{\text{ind}}$	$0,3 \text{ pF}$	20 ns ind.	20 ns ind.	20 ns ind.	19 ns ind.	17 ns ind.	8 ns ind.
Rezystory foliowe Vishay	$0,08 \mu\text{H}$	$0,5 \text{ pF}$	$0,8 \text{ ns}$ ind.	$0,1 \text{ ns}$ poj.	$0,4 \text{ ns}$ poj.	1 ns poj.	5 ns poj.	20 ns poj.

5.3.2. Właściwości dokładnych rezystorów

Układy przetworników cyfrowo-analogowych wymagają stosowania rezystorów wysokiej dokładności, których wartości rezystancji są zgodne z tolerancjami wymaganymi przez projekt układu przetwornika, których wartości wykazują dużą stałość w czasie oraz niezmiennosc wartości przy zmianach warunków otaczającego środowiska i zmianach warunków pracy danego przetwornika.

Dokładne rezystory wykonuje się zazwyczaj w znormalizowanych klasach dokładności: 0,01; 0,02; 0,05; 0,1; 0,2; 0,5; 1. Symbol klasy dokładności określa

wyrażoną w procentach dopuszczalną odchyłkę rezystancji rezystora w stosunku do znamionowej wartości rezystancji oznaczonej przez producenta.

Spotkać można [59] jeszcze lepsze klasy, a więc mniejsze wartości odchyłek: 0,001 % oraz 0,005 %, które producent - amerykańska firma Vishay nazywa początkową dokładnością rezystancji (*initial resistance accuracy*).

Przyjęło się, że wartość znamionowa rezystancji rezystora dokładnego może być dowolna, określona przez użytkownika, wartość ta nie musi być wybierana z szeregu np. E192, tak jak to obowiązuje przy zamawianiu rezystorów powszechnego użytku. Ze względu na wpływ temperatury otoczenia na wartość rezystancji rezystora, rezystancję znamionową odnosi się do temperatury odniesienia 20 °C oraz w warunkach pracy rezystora przy nieznacznej mocy wydzielanej, przy której pomijalne jest zjawisko samonagrzania rezystora.

Stabilność (stałość) rezystancji stanowi zdolność danego rezystora do utrzymywania stałej w czasie wartości jego rezystancji. Stabilność rezystancji określa się ilościowo przez zmianę względną wartości rezystancji w ciągu określonego czasu. Przyjęło się dla danego przedziału czasu podawanie warunków takich jak: warunki typowego składowania, lub przetrzymywanie w temperaturze podwyższonej T °C, lub przetrzymywanie w temperaturze podwyższonej oraz przy obciążeniu mocą P podaną w watach.

W związku z tym pisze się np.: stabilność w warunkach przechowywania w czasie roku nie przekracza $\pm 0,01$ %/rok (*Shelf Life Stability: $\pm 0,01$ %/yr.*), lub stabilność w warunkach obciążenia mocą 0,15 W oraz w temperaturze 70 °C w czasie 2000 h nie przekracza 0,05 %/2000 h (*Load Life Stability: $\pm 0,05$ %/2000 h*).

Należy zwrócić uwagę, że w procesie produkcji dokładnych rezystorów stosuje się odpowiedni proces stabilizowania wartości, zwany też sztucznym starzeniem rezystorów. Proces starzenia jest zabiegiem polegającym na cyklicznie powtarzanej obróbce cieplnej wytworzonego rezystora jeszcze przed jego końcowym wzorcowaniem, w celu usunięcia przyczyn, które mogłyby spowodować zmianę rezystancji po oddaniu rezystora do użytku.

Literatura [54] podaje następujące przyczyny zmian w czasie rezystancji dokładnych rezystorów:

- powolne zanikanie mechanicznych naprężeń wewnętrznych w materiale oporowym powstałych w procesie wytwarzania rezystora, co powoduje powolne zmniejszanie rezystancji (obróbka termiczna zmniejsza te naprężenia)
- niejednorodność stopu oporowego i powolna dyfuzja atomów manganu i niklu, stosowanych zazwyczaj w stopach oporowych, z miejsc o większej ich zawartości do miejsc o mniejszej zawartości, co powoduje zwiększanie rezystancji (obróbka termiczna przyspiesza procesy dyfuzji)
- zjawisko utleniania się w warstwie przy powierzchni materiału oporowego atomów manganu zwykle stosowanego w stopach oporowych, co powodu-

je zmniejszanie się rezystancji (powierzchnie elementów rezystorowych muszą być zabezpieczone przed dostępem tlenu z powietrza albo proces starzenia powinien zachodzić w próżni).

Procesy przyspieszonego starzenia - opracowane i stosowane przez producentów [22] dokładnych rezystorów - pozwalają zmniejszać zmiany w czasie jednego roku wartości rezystancji do nie większych niż ± 100 ppm/rok ($\pm 0,01$ %/rok), przy czym zmiany te w dalszych latach są jeszcze wolniejsze.

Najlepsze obecnie oferowane rezystory wykonywane specjalną technologią foliową przez firmę Vishay typu H Series [59] charakteryzują następujące parametry stabilności:

- roczna zmiana rezystancji w czasie przechowywania nie przekracza ± 5 ppm (0,0005 %/rok)
- dalsza zmiana rezystancji w następnych trzech latach nie przekracza ± 10 ppm (0,0003 %/rok).

Z różnych warunków pracy rezystora, które mają wpływ na rezystancję należy wymienić temperaturę otoczenia oraz obciążenie mocą, która powoduje nagrzanie własne rezystora. Inne zmiany warunków pracy rezystora nie wykazują zauważalnych wpływów.

Przykładowo można podać, że firma Vishay [59] dla rezystorów typu H Series na podstawie szacunku podaje, że wartość napięciowego współczynnika rezystancji określającego wpływ napięcia pracy rezystora na wartość jego rezystancji jest mniejsza niż 0,1 ppm/V.

Wpływ zmiany temperatury otoczenia lub samonagrzania rezystora obciążonego mocą charakteryzuje temperaturowy współczynnik rezystancji TWR, który określa względną zmianę rezystancji ΔR odniesioną do jej wartości R spowodowaną zmianą temperatury o ΔT według wzoru:

$$TWR = \frac{\Delta R}{R \Delta T} 10^6 \text{ ppm}/^\circ\text{C} \quad (5.22)$$

Wartość współczynnika temperaturowego rezystancji zmienia się nieliniowo w funkcji temperatury i może mieć znak dodatni lub ujemny.

Właściwie wyprodukowany materiał oporowy przeznaczony na druty oporowe, np. zeranin lub materiał folii oporowej wykonanej specjalną technologią foliową firmy Vishay, wykazuje maksymalną wartość rezystancji właściwej w temperaturze ok. 25 °C; wartość tej rezystancji zmniejsza się w temperaturach zarówno niższych jak i wyższych od 25 °C.

HYBRYD – Pyskowice, jedyny krajowy producent dokładnych rezystorów wykonywanych technologią klasyczną nawijania z drutu oporowego o nazwie zeranin, oferuje rezystory typu RM67Z [22] przeznaczone do stosowania w zakresie temperatury otoczenia od -10 °C do +70 °C, o współczynniku temperaturowym rezystancji $TWR = \pm 5$ ppm/°C. Współczynnik temperaturowy rezystancji

tych rezystorów w zakresie od $-10\text{ }^{\circ}\text{C}$ do $+25\text{ }^{\circ}\text{C}$ jest dodatni, w pobliżu $25\text{ }^{\circ}\text{C}$ przyjmuje wartość zerową, a w zakresie od $+25\text{ }^{\circ}\text{C}$ do $+70\text{ }^{\circ}\text{C}$ jest ujemny.

Najlepsze obecnie rezystory oferowane przez firmę Vischay typu H Series [59] charakteryzują podane niżej współczynniki temperaturowe:

- od $+2,2\text{ ppm}/^{\circ}\text{C}$ do $0\text{ ppm}/^{\circ}\text{C}$ w zakresie od $-55\text{ }^{\circ}\text{C}$ do $+25\text{ }^{\circ}\text{C}$
- od $+0,6\text{ ppm}/^{\circ}\text{C}$ do $0\text{ ppm}/^{\circ}\text{C}$ w zakresie od $0\text{ }^{\circ}\text{C}$ do $+25\text{ }^{\circ}\text{C}$
- od $+0\text{ ppm}/^{\circ}\text{C}$ do $-0,6\text{ ppm}/^{\circ}\text{C}$ w zakresie od $+25\text{ }^{\circ}\text{C}$ do $+60\text{ }^{\circ}\text{C}$
- od $+0\text{ ppm}/^{\circ}\text{C}$ do $-1,8\text{ ppm}/^{\circ}\text{C}$ w zakresie od $+25\text{ }^{\circ}\text{C}$ do $+125\text{ }^{\circ}\text{C}$.

W przetwornikach cyfrowo-analogowych są stosowane drabinki $R - 2R$ wykonywane technologią cienkich warstw z materiału oporowego NiCr. Materiał ten w wykonaniu np. firmy Sprague [29] charakteryzuje $TWR = 50\text{ ppm}/^{\circ}\text{C}$, a więc znacznie gorszy niż rezystorów podanych w powyższych przykładach. Jednak dzięki dużej powtarzalności wartości tego współczynnika dla wszystkich rezystorów wykonywanych w jednym procesie technologicznym drabinki $R - 2R$ cienkowarstwowe NiCr są stosowane z powodzeniem w przetwornikach cyfrowo-analogowych.

Obecnie należy rozpatrzyć zjawisko samonagrzewania się rezystora dokładnego obciążonego mocą. Samonagrzewanie objawia się przyrostem temperatury rezystora oraz związaną z tym zmianą rezystancji zależną od temperaturowego współczynnika rezystancji. Przyrost temperatury zależy od konstrukcji i wymiarów rezystora. Parametrem charakteryzującym określony typ rezystora jest jego mocowy współczynnik temperatury określony wartością przyrostu temperatury ΔT na jednostkę mocy ΔP doprowadzonej do rezystora:

$$MWT = \frac{\Delta T}{\Delta P} \text{ }^{\circ}\text{C}/\text{W} \quad (5.23)$$

Biorąc pod uwagę równania (5.22) oraz (5.23) można wyliczyć względny przyrost rezystancji w częściach na milion (ppm) powodowany mocą obciążenia rezystora ΔP według wzoru:

$$\frac{\Delta R}{R} 10^6 = TWR MWT \Delta P \quad (5.24)$$

Jeżeli klasę dokładności rezystora oznaczymy $kl(R)$ i będziemy ją wyrażać w ppm oraz założymy, że efekt samonagrzewania rezystora nie wprowadza większej zmiany rezystancji niż 0,1 klasy dokładności rezystora, to dopuszczalną moc jaką można obciążyć rezystor można wyliczyć według wzoru:

$$\Delta P (0,1 kl) = \frac{0,1 kl(R)}{TWR MWT} \quad (5.25)$$

Niektórzy producenci rezystorów dokładnych [22] moc określoną wzorem (5.25) nazywają mocą znamionową rezystora dokładnego. Jest to zazwyczaj moc o kilka rzędów wielkości mniejsza od mocy maksymalnej dopuszczalnej dla rezystora dokładnego.

Przykładowo można podać, że dla rezystora typu RM67Z współczynnik temperaturowy TRW wynosi 5 ppm/°C, mocy współczynnik temperatury MWT wynosi 100 °C/W, to przy założonej klasie dokładności 100 ppm, otrzyma się wartość mocy znamionowej tego rezystora 20 mW.

Podobnie dla rezystora firmy Vishay typu H Series o oznaczeniu VHP202, którego TWR wynosi 0,6 ppm/°C, współczynnik MWT wynosi 333 °C/W, przy założonej klasie dokładności 10 ppm, otrzyma się wartość mocy znamionowej 5 mW.

Należy podkreślić, że przy sprawdzaniu klasy dokładności rezystora dokładnego nie można przekroczyć wartości mocy wydzielanej w rezystorze wyliczonej ze wzoru (5.25) i nazwanej mocą znamionową rezystora dokładnego.

Ważnym parametrem jest moc maksymalna rezystora dokładnego zwana w terminologii angielskiej – *Rated Power*. Jest to wartość mocy, przy której nagrzanie własne rezystora osiąga maksymalną temperaturę dopuszczalną T_{max} zwykle wynoszącą 120 °C lub 125 °C.

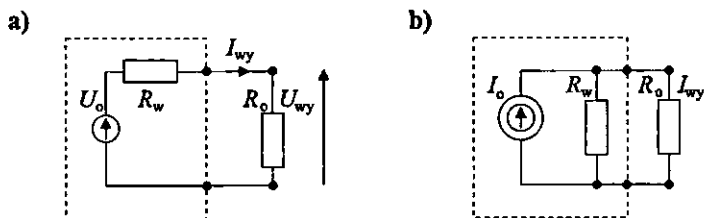
Należy podkreślić, że mocą maksymalną nie należy obciążać rezystorów najwyższej dokładności, gdyż temperatura maksymalna może spowodować powtórne starzenie i trwałą zmianę rezystancji zauważalną w stosunku do klasy dokładności.

5.4. Źródła napięć odniesienia

5.4.1. Schemat zastępczy źródła odniesienia

Układy przetworników cyfrowo-analogowych wymagają stosowania źródeł napięć lub prądów odniesienia, które powinny charakteryzować się pomijalnymi wpływami różnych czynników zewnętrznych na parametry tych źródeł. Na rys. 5.4 podano schematy zastępcze takich źródeł.

Podstawowymi parametrami napięciowego źródła odniesienia są napięcie wyjściowe źródła oraz rezystancja wewnętrzna źródła. Wymaga się, aby napięcie wyjściowe źródła było stałe, niezależne od różnych warunków i czasu pracy źródła oraz aby rezystancja wewnętrzna źródła była pomijalna, tak aby napięcie wyjściowe niezależnie od prądu obciążenia było równe napięciu odniesienia ($U_{wy} = U_0$).



Rys. 5.4. Schemat zastępczy źródła odniesienia: a) źródła napięciowego
b) źródła prądowego

Podstawowymi parametrami prądowego źródła odniesienia są prąd wyjściowy źródła oraz rezystancja wewnętrzna źródła. Wymaga się, aby prąd wyjściowy źródła był stały niezależnie od różnych warunków i czasu pracy źródła oraz aby rezystancja wewnętrzna źródła była nieskończenie wielka, tak aby prąd wyjściowy był niezależny od napięcia na obciążeniu i był równy prądowi odniesienia ($I_{wy} = I_o$).

Współcześnie realizowane źródła napięć odniesienia są układami stabilizatorów napięcia realizowanymi w technice monolitycznej z dokładnymi wewnętrznymi rezystorami wykonanymi w technologii cienkowarstwowej, a rzadziej układami wykonanymi w technice hybrydowej. Często producenci tych układów podają schematy połączeń albo z dodatkowymi elementami (rezystory, wzmacniacze) albo z wewnętrznymi elementami, które realizują dokładne źródła prądowe.

Należy się spodziewać nieco gorszej stabilności długoterminowej lub też gorszych innych parametrów źródeł prądowych, co wynika ze stosowania wewnętrznych lub zewnętrznych rezystorów i wzmacniaczy koniecznych do realizacji schematów źródeł prądowych.

5.4.2. Właściwości napięciowych źródeł odniesienia

Napięciowe źródła odniesienia są układami stabilizatorów; dla prawidłowej pracy wymagają więc co najmniej jednego wejściowego napięcia zasilającego. Zakres napięcia wejściowego zasilania określa minimalną wartość napięcia wejściowego niezbędną do poprawnej pracy źródła odniesienia oraz maksymalną dopuszczalną wartość napięcia wejściowego, przy których parametry źródła przyjmują wartości gwarantowane przez producenta.

Pracę nieobciążonego na wyjściu układu stabilizatora charakteryzuje prąd zasilania, zwany czasami prądem spoczynkowym [43], określany dla pełnego zakresu zmian napięć wejściowych zasilających źródło.

Napięcie stabilizowane źródła odniesienia jest to znamionowa wartość napięcia wyjściowego zawarta zazwyczaj w przedziale od 1,25 V do 10 V. Dokładność napięcia wyjściowego określa, wyrażoną w procentach lub w częściach na milion (1 ppm = 0,0001 %), dopuszczalną odchyłkę wartości napięcia wyjściowego od wartości znamionowej w warunkach pracy stabilizatora przyjętych jako warunki odniesienia.

Napięciowy współczynnik stabilności (stabilizacji) napięcia wyjściowego określa wpływ zmian wejściowego napięcia zasilającego na wartość wyjściowego stabilizowanego napięcia źródła. Parametr ten jest podawany jako zmiana napięcia wyjściowego ΔU_{wy} w mV przy zmianie napięcia zasilającego o określoną wartość ΔU_{we} w V lub jako względna zmiana napięcia wyjściowego w częściach na milion (ppm/1 V) spowodowana zmianą napięcia wejściowego o 1 V. Parametr ten jest podawany dla określonego obciążenia i dla określonej temperatury otoczenia.

Temperaturowy współczynnik stabilności napięcia wyjściowego określa wpływ zmian temperatury otoczenia na wartość napięcia wyjściowego. Parametr ten jest podawany jako względna zmiana napięcia wyjściowego w częściach na milion (ppm/°C) wywołana zmianą temperatury otoczenia o 1 °C.

Długoterminowy dryft napięcia, zwany też współczynnikiem stabilności długoterminowej, określa się względną zmianą napięcia wyjściowego w ciągu określonego czasu pracy układu źródła. Wartość tego parametru jest podawana w częściach na milion (ppm/1000 h) jako względna zmiana napięcia wyjściowego, w czasie 1000 godzin ciągłej pracy i w określonej temperaturze otoczenia.

Na uwagę zasługuje zalecany przez jednego z producentów [42] specjalny montaż na płycie drukowanej monolitycznych wysokostabilnych układów źródeł odniesienia. Monolityczny układ źródła odniesienia powinien mieć połączenia z obwodem drukowanym tylko z jednej strony, a z pozostałych trzech stron układu monolitycznego, jak najbliższej układowi, powinny być wycięte w całej grubości płytki drukowanej trzy łączące się szpary, tak aby układ monolityczny nie był narażony na naprężenia mechaniczne powodowane cyklicznie zmiennymi naprężeniami mechanicznymi całej płyty drukowanej spowodowanymi z cykli zmian temperatury otoczenia przy długotrwałej pracy. Taki montaż układu monolitycznego zmniejsza wielokrotnie amplitudę chwilowych dryftów wolnozmiennych napięcia odniesienia oraz zmniejsza dryft długoterminowy tego napięcia.

Wyjściowe napięcie szumów jest to wartość międzyszczytowa podawana w μV_{pp} , lub jest to wartość skuteczna podawana w μV_{sk} składowej zmiennej zawartej w napięciu wyjściowym dla określonego pasma częstotliwości, przy określonym obciążeniu i przy braku tętnień w napięciu wejściowym zasilającym układ źródła odniesienia.

Rezystancja wyjściowa, zwana też współczynnikiem stabilizacji od zmian prądu obciążenia, charakteryzuje wpływ zmian prądu obciążenia źródła na wartość napięcia wyjściowego. Parametr ten jest podawany jako iloraz zmiany napięcia wyjściowego do zmiany prądu obciążenia, wyrażony w $m\Omega$, lub jako iloraz względnej zmiany napięcia wyjściowego (w % lub ppm) do zmiany prądu obciążenia w mA, przy nominalnym wejściowym napięciu zasilającym i w temperaturze otoczenia warunków odniesienia (20 °C lub 23 °C).

Źródła napięć odniesienia można podzielić [37] ze względu na sposób wytwarzania stabilnego temperaturowo napięcia odniesienia na źródła z kompensowanymi temperaturowo diodami Zenera oraz na źródła z tranzystorami o skompensowanych temperaturowo napięciach baza-emiter (*bandgap reference*).

Kompensowane temperaturowo diody Zenera są zwane diodami referencyjnymi, przy czym tylko nieliczni producenci oferują po wyższych cenach diody referencyjne o gwarantowanym dryfcie długoterminowym napięcia. Do takich producentów należy jedyny krajowy producent diod referencyjnych typu BZY 566 - BZY 584 – firma VIGOTOR w Toruniu. Diody te zostały opracowane przez Ośrodek Badawczo-Rozwojowy OBREUS w Toruniu.

Tablica 5.3. Wartości parametrów wybranych układów napięciowych źródeł odniesienia. Cz. 1

Producent	A	B		C	D		E
		Linear Technology	Linear Technology		Analog Devices	Analog Devices	
Typ układu	LT1021B-7	LT1236A-5	LT1236A-10	REF102C	AD588B/K	AD588B/K	AD 688BQ
Uwagi: identyczne wyprowadzenia jak dla: układ ma różne wyjścia: Zakres wejściowego napięcia zasilającego U_z	REF01 LM368 MC1400 8,5+40	AD586, AD587 Analog Devices 7,2+40		REF102C	wyjścia pojedyncze: +10V, -10V, +5V, -5V lub podwójne: ±10V, ±5V, +10V i +5V, +10V i -5V		dwa wyjścia +10V i -10V
Prąd zasilania przy braku obciążenia	V	typ. maks.	11,5+40	11,4+36	±13,5±±18 (±10,8±±18)	6 10	±13,5±±18
Znamionowe napięcie wyjściowe	mA	typ. maks.	0,8 1,2	1,4	6 10	6 10	9 12
Tolerancja napięcia wyjściowego	V	typ. maks.	5,000	10,000	10,000 lub -10,000	+5,000 i/lub -5,000	+10,000 i -10,000
Rezystancja wyjściowa (przy prądzie do wartości)	%	typ. maks.	±0,05 %	±0,05 %	±0,025 %	±0,02 %	±0,01 %
Napięciowy współczynnik stabilności napięcia wyjściowego	mV	typ. maks.	±50 mV				
Temperaturowy współczynnik stabilności napięcia	mΩ	typ. maks.	84 175(10 mA)	120 250(10 mA)	100(10mA)		50(10 mA)
Długoterminowy dryft napięcia wyjściowego	ppm/V	typ. maks.	1 8	1 4	1	40	20
Wyjściowe napięcie szumów	ppm/ °C	typ. maks.	2 5	2 5	2,5	1,5	1,5
	ppm/ 1000 h	typ. maks.	7 niekumulac.	20 niekumulac.	5	15	15
	μV_{pp}	typ.	4	3	5	6	6

^{1/} Błąd niesymetrii napięć +10 V i -10 V nie przekracza 0,015 %

Z badań własnych autora [31] partii diod referencyjnych BZY 573 tego producenta wynikało, że dryft napięcia referencyjnego typowego egzemplarza nie przekraczał 14 ppm/1000 h, a dryft najlepszego egzemplarza wynosił ok. 5 ppm/1000 h. Badania te wskazywały na możliwość budowy wzmacniaczowych układów źródeł napięć odniesienia o dryfcie długoterminowym rzędu 10 ppm/1000 h. Zostało to potwierdzone pracami doświadczalnymi autora [33] dotyczącymi krajowego hybrydowego źródła napięcia AU-1 z diodą referencyjną BZY 573.

Tablice 5.3 oraz 5.4 podają parametry wybranych, najlepszych, oferowanych przez zagraniczne firmy układów źródeł napięć odniesienia. Są to układy monolityczne ze wzmacniaczami i dokładnymi rezystorami cienkowarstwowymi o korekcji laserowej.

Wymienione w tablicy 5.3 układy LT1021 [40], LT1236 [41], REF102 [9], AD588 [2] oraz AD688 [1] należą do grupy układów stosujących skompensowane temperaturowo diody Zenera o technice wytwarzania, zwanej *buried Zener*, formującej specjalną subwarstwę powierzchniową półprzewodnika, dzięki czemu przebiecie lawinowe występuje głębiej pod tą subwarstwą. Diody typu *buried Zener* w porównaniu ze zwykłymi diodami Zenera odznaczają się znacznie lepszą stabilnością długoterminową i lepszymi właściwościami szumowymi. Na uwagę zasługują źródła napięć odniesienia LT1021B-7, REF102C oraz LM199A i LM399A ze względu na bardzo mały, nieosiągalny w innych układach długoterminowy dryft napięcia wyjściowego, niekumulacyjny i znacznie mniejszy od 10 ppm w pierwszym tysiącu godzin pracy.

Podane w tablicy 5.4 układy monolityczne LM199 oraz LM399 [39] należą do grupy źródeł napięcia odniesienia stosującej w jednej płytce monolitycznej układ z diodą referencyjną typu *buried Zener* ze wzmacniaczem oraz układ stabilizatora temperatury. Dzięki stabilizatorowi temperatury cała płytka monolityczna układu z diodą referencyjną jest szybko nagrzewana i jest utrzymywana w czasie pracy w stałej temperaturze ok. 90 °C. Umożliwia to uzyskanie bardzo małej wartości temperaturowego współczynnika napięcia odniesienia nawet poniżej 1 ppm/°C w zakresie temperatury pracy do 85 °C. W celu nie pogorszenia stabilności długoterminowej w układach LM199 i LM399 nie wprowadzono wzmocnienia napięcia diody Zenera, a napięcie to jest tylko wtórnikowane przez wewnętrzny układ wzmacniacza, dzięki czemu długoterminowy dryft wyjściowego napięcia Zenera utrzymuje się na najniższym możliwym poziomie. Wtórnikowanie napięcia Zenera, które ma wartość 6,950 V, pozwala na znaczne obniżenie rezystancji dynamicznej (do ok. 500 mΩ) zastępczej diody Zenera utworzonej przez układ LM199/LM399. Rozwiązanie takie zapewnia uniezależnienie temperaturowego współczynnika napięcia Zenera w szerokich granicach zmian prądu od 0,5 mA do 10 mA w zastępczej diodzie Zenera.

Długoterminowy dryft napięcia zastępczej diody Zenera układu LM199/LM399 w pierwszym tysiącu godzin (1 kh) wynosi typowo 8 ppm, w dalszym okresie pracy układu dryft ten maleje i według danych doświadczalnych firmy Linear Technology [39, 42] zmienia się proporcjonalnie do pierwiastka kwadratowego czasu pracy układu.

Tablica 5.4. Wartości parametrów wybranych układów napięciowych źródeł odniesienia. Cz. 2

Producent				F		G		H	I		
				Linear Technology		Linear Technology			Burr-Brown / Texas Instruments	Linear Technology	
Typ układu				LM199A	LM399A			REF02B	LT1461A -2.5	LT1461A -4	LT1461A -5
Uwagi: zastosowano stabilizację temperatury chipa, wyjście typu dioda Zenera				(stab. temp.) (dioda Zenera)	(stab. temp.) (dioda Zenera)						
Zakres wyjściowego napięcia zasilania U_z (stabilizatora temp.)	V			9÷40 (stab. temp.)	9÷40 (stab. temp.)			8÷33(40)	4,5÷20	6÷20	7÷20
Prąd zasilania przy braku obciążenia (stabilizatora temp.)	mA	typ. maks.		8,5mA, 30V (stab. temp.)	8,5mA, 30V (stab. temp.)			1,4	0,035 0,050	0,035 0,050	0,035 0,050
Znamionowa wartość napięcia wyjściowego (napięcia Zenera)	V			6,95 (nap. Zenera)	6,95 (nap. Zenera)			5,000	2,500	4,096	5,000
Tolerancja napięcia wyjściowego (napięcia Zenera)	%			±0,15V (nap. Zenera)	+0,35V,-0,20V (nap. Zenera)			±0,2%	±0,04%	±0,04%	±0,04%
Rezystancja wyjściowa (przy prądzie)	mΩ	typ. maks.		500 1000(0,5÷10mA)	500 1500(0,5÷10mA)			25 50(10mA)	30 75(50 mA)	50 125(50 mA)	60 150(50 mA)
Napięciowy współczynnik stabilności napięcia wyjściowego	ppm/V	typ. maks.		nie dotyczy	nie dotyczy			60 100	2 8	2 8	2 8
Temperaturowy współczynnik stabilności napięcia (Zenera)	ppm/°C	typ. maks.		0,2 0,5	0,3 1			4 10	1 3	1 3	1 3
Długoterminowy drift napięcia wyjściowego ²⁾ (do wzoru wstawiać: n liczba tysięcy h, 1000 h = 1 kh)	ppm/ czas pracy kh	typ.		8 ppm/√nkh	8 ppm/√nkh			100ppm pierwsze 1000 h	60 ppm/√nkh	60 ppm/√nkh	60 ppm/√nkh
Wyjściowe napięcie szumów	μV _{pp}	typ.		(7 μV _Δ)	(7 μV _Δ)			4	20	32	40

²⁾ Producent podaje wzór empiryczny na niekumulacyjny drift napięcia, dla pierwszego tysiąca godzin n = 1 oraz kh = 1

Wadą układów z wewnętrznym stabilizatorem temperatury jest dodatkowy pobór mocy niezbędnej do podgrzewania struktury wewnętrznej układu do 90 °C. W temperaturze otoczenia -55 °C, granicznej dla wersji przemysłowej układu LM199, moc niezbędna do utrzymania stabilizowanej temperatury dochodzi prawie do 900 mW.

Innym przykładem układu źródła odniesienia z wewnętrznym stabilizatorem temperatury [37] jest monolityczny układ typu HA 1600 firmy Harris Semiconductor z wewnętrznym wzmacniaczem napięcia, dostarczający napięcie odniesienia 10 V. Układ ten charakteryzuje rezystancja wyjściowa 200 mΩ.

Trzecia grupa źródeł odniesienia to źródła monolityczne, w których wewnętrzne napięcie odniesienia jest oparte na technice kompensacji napięć baza-emiter tranzystorów, zwanej *bandgap*.

Do grupy tej należą wymienione w tabelicy 5.4 układy REF02 [10] oraz LT1461 [42]. Źródła odniesienia typu *bandgap* są stosowane, gdy występuje potrzeba dysponowania napięciami odniesienia mniejszymi niż 5 V. Na przykład, układ LT1461 ma pięć wersji napięć wyjściowych: 2,500 V, 3,000 V, 3,300 V, 4,096 V oraz 5,000 V. Główną zaletą układu LT1461 jest ograniczony do minimum pobór mocy przy braku obciążenia, prąd zasilania w takich warunkach nie przekracza 50 μA. Układy te stanowią źródła typu *mikropower* szczególnie korzystne dla urządzeń przenośnych z zasilaniem bateryjnym. Ponadto wymieniony typ układu źródła odniesienia charakteryzuje się znacznie większą obciążalnością prądową, aż do 50 mA, co nie jest spotykane przy źródłach typu *buried Zener*, tak więc układy te mogą spełniać rolę bardzo stabilnych zasilaczy napięcia.

Wadami źródeł typu *bandgap* są nieco gorsze temperaturowe współczynniki napięcia wyjściowego oraz znacznie gorsze poziomy szumów własnych i gorsze wartości długoterminowych dryftów napięcia niż w źródłach typu *buried Zener*.

Znane są konstrukcje źródeł typu *bandgap* [37] takie jak układy ICL 8075 firmy Intersil stosujące wewnętrzny stabilizator temperatury całego układu monolitycznego, który pozwolił obniżyć temperaturowy współczynnik napięcia do poziomu 1 ppm/°C, jednak wadą tego rozwiązania jest duży pobór mocy układu stabilizacji temperatury, szczególnie w niskich temperaturach otoczenia.

Powołana literatura firmowa producentów układów wymienionych w tabelicach 5.3 i 5.4 jest dostępna poprzez Internet, zawiera ona wiele szczegółowych informacji o parametrach i charakterystykach oraz podaje schematy aplikacyjne układów, w tym także schematy prądowych źródeł odniesienia.

6. METODA ZEROWYCH NAPIĘĆ WEJŚCIOWYCH DO ANALIZY UKŁADÓW PRZETWORNIKÓW CYFROWO-ANALOGOWYCH ZE WZMACNIACZAMI

6.1. Opis ogólnej metody

Jest to metoda uproszczona [32] analizy właściwości statycznych układów elektronicznych ze wzmacniaczami. Uproszczony schemat zastępczy wzmacniacza podano na rys. D.2. Rezystancja wejściowa na tym schemacie została zastąpiona elementem osobliwym – nulatorem. Element ten charakteryzuje w dowolnych warunkach stan: napięcie na nulatorze równe zero oraz prąd w nulatorze też równy zero.

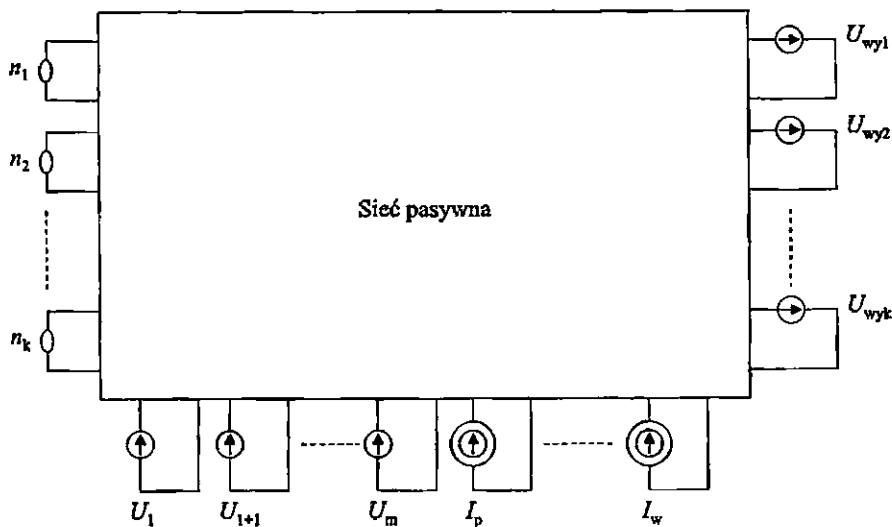
Przyjęte uproszczenie schematu zastępczego wzmacniacza, który pracuje w obwodzie z ujemnym sprzężeniem zwrotnym pozwala, przy istniejących w układzie wymuszeniach, traktować źródło napięcia wyjściowego U_{wy} jako źródło niesterowane o wartości, przy której napięcie na zaciskach nulatora jest równe zero, przy czym prąd w nulatorze jest też równy zero. Równanie opisujące układ elektroniczny i określające wartość źródła napięcia wyjściowego wzmacniacza U_{wy} otrzymuje się z opisu warunku zerowej wartości napięcia na nulatorze.

Omawianą metodę można stosować do układów z wieloma wzmacniaczami, w których zastosowano ujemne sprzężenia zwrotne. Napięcia wyjściowe poszczególnych wzmacniaczy określa układ równań wynikający z warunku zerowych napięć na nulatorach poszczególnych wejść wzmacniaczy. Dla liczby k poszukiwanych napięć wyjściowych otrzymuje się k równań niezależnych opisujących warunek zerowych napięć dla liczby k nulatorów poszczególnych wejść wzmacniaczy.

Schemat zastępczy układu zawierającego k wzmacniaczy przedstawiono na rys. 6.1. W układzie tym wyodrębniono sieć pasywną oraz układ k nulatorów: n_1, n_2, \dots, n_k oraz k źródeł napięć wyjściowych $U_{wy1}, U_{wy2}, \dots, U_{wyk}$, a także U_1, U_{1+1}, \dots, U_m , napięciowych źródeł niezależnych i I_p, I_{p+1}, \dots, I_w , prądowych źródeł niezależnych reprezentujących sygnały wymuszające oraz reprezentujących napięcia niezrównoważenia i prądy polaryzacji stanowiące elementy schematów zastępczych wzmacniaczy.

Omawiana metoda może być użyta w powiązaniu z innymi metodami klasycznymi stosowanymi do analizy obwodów elektrycznych.

Rozdział 6.2 omawia zastosowanie metody zerowych napięć wejściowych wzmacniaczy w powiązaniu z odpowiednią modyfikacją metody napięć węzłowych (potencjałów węzłowych). Metoda napięć węzłowych jest szczególnie korzystna do analizy obwodów ze wzmacniaczami, w których z reguły są stosowane sygnały napięciowe odnoszone do wspólnego punktu, który może być przyjmowany jako węzeł odniesienia.



Rys. 6.1. Schemat zastępczy układu z liczbą k wzmacniaczy do analizy metodą zerowych napięć wejściowych wzmacniaczy

Zmodyfikowana przez autora metoda napięć węzłowych [34], stosująca rachunek macierzowy dla wielkości symbolicznych i odpowiednie wspomagające programy komputerowe, takie jak MATLAB i Symbolic Math Toolbox, stanowi doskonałe narzędzie do analizy wielowęzłowych rozbudowanych elektronicznych wielowzmacniaczowych układów przetworników cyfrowo-analogowych. Ilustrują to przykłady analizy układów podane w rozdziale 7.

6.2. Metoda zerowych napięć wejściowych wzmacniaczy z zastosowaniem zmodyfikowanej metody napięć węzłowych do analizy obwodów elektrycznych

Metoda napięć węzłowych jest szczególnie korzystna do analizy obwodów ze wzmacniaczami, w których bardzo często są stosowane sygnały napięciowe odnoszone do wspólnego punktu sygnałowego; wówczas wspólny punkt sygnałowy może być przyjęty jako węzeł odniesienia. Pozostałe węzły zwane są węzłami niezależnymi analizowanego obwodu.

Metoda napięć węzłowych jest stosowana [8, 50, 53] w specjalizowanych programach komputerowych, takich jak NAP2, PCNAP, do obliczania układów elektrycznych, jednak programy te nie umożliwiają analizy obwodów na wielkościach symbolicznych.

Opisana niżej metoda zerowych napięć wejściowych z zastosowaniem metody napięć węzłowych umożliwia analizę obwodów na wielkościach symbolicznych, a ponadto wprowadza znaczące uproszczenia, eliminując potrzebę traktowania źródeł napięć wyjściowych wzmacniaczy jako źródeł sterowanych.

Szczegółowe zasady metody napięć węzłowych, zwanej też metodą potencjałów węzłowych lub krótko metodą węzłową, są znane z literatury dotyczącej analizy liniowych obwodów elektrycznych [7, 12, 45].

Metoda węzłowa wymaga opisu macierzowego obwodu w postaci admitancyjnej:

$$[Y]*[U] = [I] \quad (6.1)$$

gdzie: $[Y]$ – macierz admitancji węzłowych

$[U]$ – macierz napięć węzłowych

$[I]$ – macierz prądów źródłowych zasilających węzły obwodu

Mnożąc lewostronnie równanie (6.1) przez macierz odwrotną $[Y]^{-1}$, którą oznacza się też $[Y]^{-1} = \text{inv}(Y)$, otrzymujemy macierz napięć węzłowych:

$$[U] = [Y]^{-1}*[I] \quad (6.2)$$

Opis admitancyjny analizowanego obwodu wymaga przekształcenia wszystkich źródeł napięciowych na źródła prądowe. Niżej opisano kilka sposobów postępowania przy przekształcaniu źródeł napięciowych w celu uzyskania w schemacie zastępczym obecności jedynie źródeł prądowych.

a. Z twierdzenia Thevenina i Nortona [7] wynika, że źródło napięciowe E z szeregowo połączoną impedancją Z jest równoważne źródłu prądowemu I o wartości:

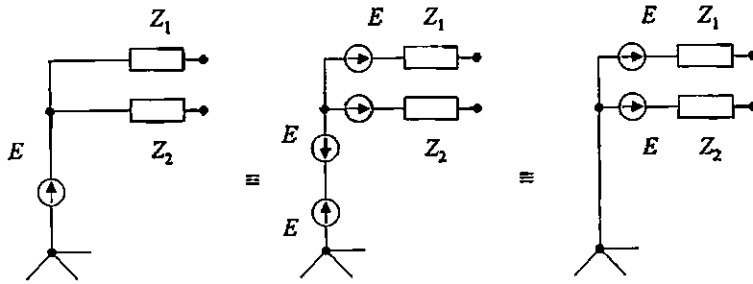
$$I = \frac{E}{Z} \quad (6.3)$$

do którego równolegle została dołączona admitancja Y o wartości:

$$Y = \frac{I}{Z} \quad (6.4)$$

Idealne źródło napięciowe znajdujące się w gałęzi, szeregowo połączone z impedancją tej gałęzi, należy przekształcać według podanej wyżej zasady, a parametry równoważnego źródła prądowego należy wyznaczać według wzorów (6.3) oraz (6.4).

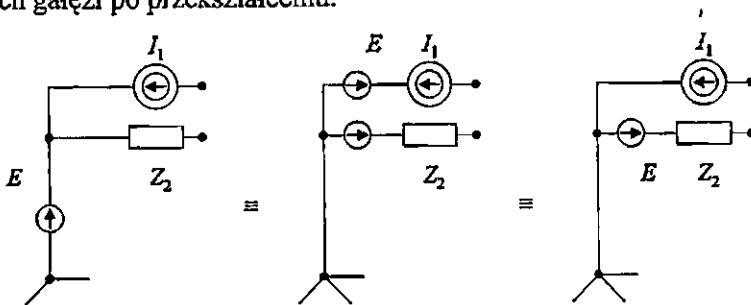
b. Jeżeli idealne źródło napięciowe E jest jedyne w danej bezimpedancyjnej gałęzi, to zgodnie z twierdzeniem Vaschy'go [12], do wszystkich gałęzi schodzących się we wspólnym węzle sąsiadującym z tą gałęzią można włączyć po jednym takim samym źródle E o jednakowym kierunku w stosunku do węzła, tak aby skompensować źródło napięciowe w gałęzi bezimpedancyjnej. Zabieg taki pozwala „przesunąć” źródło E do innych gałęzi, gdzie zwykle są impedancje szeregowo i jest możliwe przekształcenie według twierdzeń Thevenina i Nortona. Na rys. 6.2 podano schematy równoważne trzech gałęzi układu, gdy z jednej gałęzi bezimpedancyjnej „przesunięto” źródło do pozostałych gałęzi, w których są impedancje szeregowo.



Rys. 6.2. Schematy równoważne, gdy idealne źródło napięcia E z jednej gałęzi bezimpedancyjnej „przesuwamy” do pozostałych gałęzi wspólnego węzła z impedancjami Z_1, Z_2

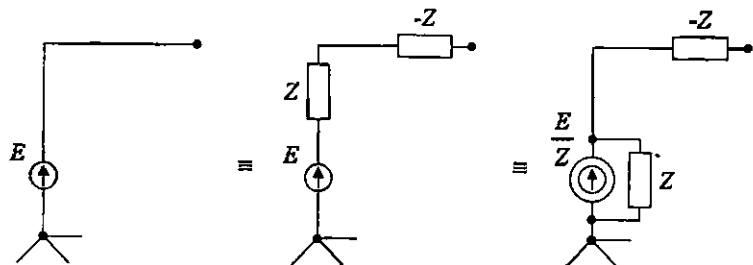
c. Należy zauważyć, że źródło napięciowe „przesunięte” do gałęzi źródła prądowego nie zmienia wartości źródła tego prądu, ani nie zmienia wartości napięcia na zaciskach połączenia szeregowego źródła prądowego i „przesuniętego” źródła napięciowego. Tak więc gałąź ze źródłem prądowym zachowuje się tak, jakby nie było szeregowego źródła napięciowego.

Dla takiego przypadku na rys. 6.3 podano schemat równoważny przykładowych trzech gałęzi po przekształceniu.



Rys. 6.3. Schematy równoważne, gdy idealne źródło napięcia E z jednej gałęzi bezimpedancyjnej „przesuwamy” do pozostałych gałęzi wspólnego węzła z idealnym źródłem prądu I_1 oraz impedancją Z_2

d. Jeżeli uznaje się „przesuwanie” źródeł napięciowych za niecelowe, to można przekształcić schemat gałęzi bezimpedancyjnej, dodając dwie szeregowo impedancje Z oraz $-Z$. Źródło napięciowe E z pierwszą szeregową impedancją zastępuje się równoważnym źródłem prądowym z admitancją równoległą o wartości równej odwrotności impedancji Z , a na schemacie zastępczym pojawia się szeregowo impedancja ujemna $-Z$. Taki sposób przekształcenia zwiększa jednak liczbę węzłów niezależnych, a więc i liczbę niewiadomych. Na rys. 6.4 podano schematy równoważne takiego przekształcenia.



Rys. 6.4. Schematy równoważne idealnego źródła napięcia

Przy przekształcaniu obwodów elektrycznych ze wzmacniaczami w celu wyeliminowania źródeł napięciowych zwykle wystarczają sposoby postępowania opisane w podpunktach *a*, *b* oraz *c*. Zwłaszcza sposób opisany w podpunkcie *b* jest często stosowany do przekształcania źródła napięcia wyjściowego, którego wyjście zazwyczaj jest połączone z jedną lub kilkoma gałęziami sprzężenia zwrotnego i obwodu wyjściowego.

Przed przystąpieniem do sformułowania zasad zapisania równań dla węzłów według zmodyfikowanej metody węzłowej, należy przypomnieć opisaną w rozdziale 6.1 bardzo ważną zaletę metody zerowych napięć wejściowych wzmacniaczy polegającą na tym, że można traktować źródła napięć wyjściowych wzmacniaczy jako źródła niesterowane, a wartości napięć źródeł wyjściowych wzmacniaczy U_{wy1} , U_{wy2}, \dots, U_{wyk} (rys. 6.1) wynikają z zapisu warunku zerowej wartości napięcia na kolejnych nulatorach: n_1, n_2, \dots, n_k reprezentujących poszczególne wejścia wzmacniaczy.

Oczywiście na schemacie przygotowanym do analizy obwodu metodą węzłową, odpowiednio przekształconym w wyniku zastępowania źródeł napięciowych źródłami prądowymi, wystąpią zgodnie ze wzorem (6.3) przeliczone wartości źródeł prądowych:

$$\frac{U_{wy1}}{Z_{n+1}} = Y_{wy1} U_{wy1}, \quad \frac{U_{wy2}}{Z_{n+2}} = Y_{wy2} U_{wy2}, \dots, \quad \frac{U_{wyk}}{Z_{n+k}} = Y_{wyk} U_{wyk} \quad (6.5)$$

gdzie: $Z_{n+1}, Z_{n+2}, \dots, Z_{n+k}$ – szeregowo impedancje źródeł napięć wyjściowych pojawiające się przy przekształcaniach źródeł napięciowych na źródła prądowe, odwrotności tych impedancji oznaczone symbolami $Y_{wy1}, Y_{wy2}, \dots, Y_{wyk}$ mają wymiar admitancji i będą nazywane admitancjami przeliczeniowymi źródeł napięć wyjściowych wzmacniaczy.

Należy zwrócić uwagę, że wymienione w (6.5) źródła prądowe należą do zbioru niewiadomych, które w wyniku analizy obwodu elektrycznego powinny zostać wyznaczone. Dlatego w równaniu dla danego węzła, wynikającego z zapisu macierzowego (6.1), źródła prądowe wymienione w (6.5) powinny się znaleźć po lewej stronie tego równania. Zmienia to zasady zapisu równań dla węzłów w metodzie węzłowej, a więc jest to jedna z przyczyn modyfikacji tej metody.

Drugim powodem konieczności modyfikacji zasad metody węzłowej przy wykorzystaniu ich do analizy obwodu metodą zerowych napięć wejściowych jest fakt, że dla każdej pary węzłów rozdzielonych nulatorem wystąpią nie dwa różne napięcia węzłowe, lecz dwa takie same napięcia węzłowe co jednoznacznie wynika z właściwości nulatora. Ten osobliwy element charakteryzuje w dowolnych warunkach stan: napięcie na nulatorze równe zeru i prąd w nulatorze też równy zeru. Przypominając sobie schemat podany na rys. 6.1 z liczbą k wzmacniaczy (a więc też z liczbą k nulatorów) należy zauważyć, że liczba niewiadomych napięć węzłowych jest o k mniejsza od ogólnej liczby węzłów niezależnych, gdyż k to liczba nulatorów rozdzielających węzły. Jednocześnie jednak występuje liczba k niewiadomych źródeł prądowych odpowiadających przekształconym źródłom napięć wyjściowych wzmacniaczy. W rezultacie poszukiwana w przeprowadzanej analizie obwodu liczba niewiadomych napięć węzłowych i napięć wyjściowych wzmacniaczy jest równa liczbie węzłów niezależnych. Tak więc rozwiązanie postawionego zadania jest jednoznaczne.

Fakt występowania jednakowych napięć węzłowych dla poszczególnych par węzłów rozdzielonych nulatorami jest drugim powodem potrzeby modyfikacji zasad metody węzłowej. Modyfikacja zasad metody węzłowej dotyczy szczegółowego zapisu równań dla poszczególnych węzłów analizowanego obwodu. Modyfikacji nie podlegają definicje: admitancji własnej danego węzła, admitancji wzajemnej między dwoma węzłami oraz prądu węzłowego źródłowego.

Poniżej kolejno w punktach A, B, C zostaną przypomniane te definicje [7, 12, 45], a w dalszych punktach D, E, F zostanie opisana modyfikacja metody węzłowej.

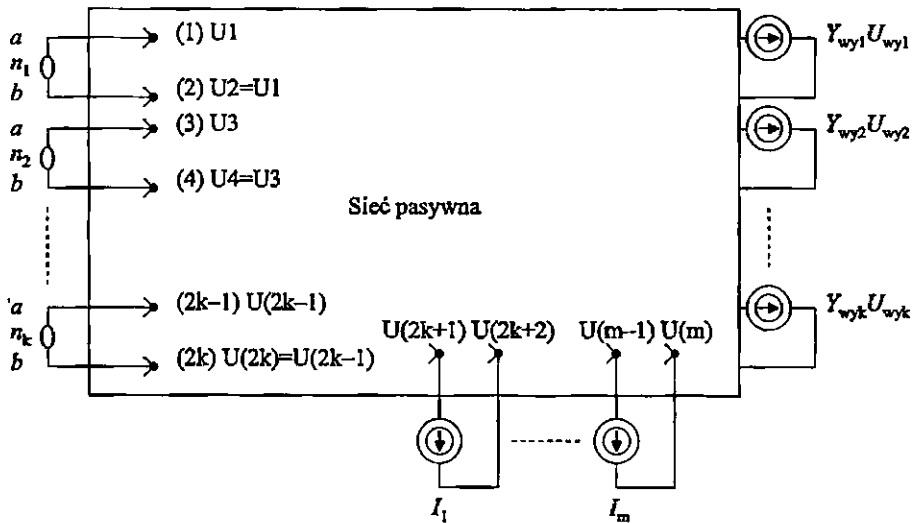
- A. Admitancja własna danego węzła jest równa sumie admitancji gałęzi zbiegających się w danym węźle.
- B. Admitancja wzajemna między dwoma określonymi węzłami jest równa ze znakiem minus sumie admitancji wszystkich gałęzi bezpośrednio łączących te dwa węzły. Wartość admitancji wzajemnej nie zależy od kolejności rozpatrywania tych dwu węzłów.
- C. Prąd węzłowy źródłowy jest równy sumie wszystkich znanych (stanowiących wymuszenie dla układu) prądów źródłowych zasilających dany węzeł. Przy czym w skład prądu węzłowego źródłowego nie wchodzi żaden z prądów ze źródeł prądowych odpowiadających przekształconym źródłom napięć wyjściowych wzmacniaczy, gdyż są to prądy nieznanne będące przedmiotem analizy obwodu.

Należy zwrócić uwagę, że przy stałoprądowej analizie obwodu w stanie ustalonym należy wielkości składowe sumować algebraicznie. Przy analizie obwodu prądu zmiennego w stanie ustalonym należy dla każdej harmonicznej wielkości składowe zespolone sumować geometrycznie. Przy analizie obwodu w stanie nieustalonym należy sumować wielkości składowe stanowiące transformaty operatorowe (np. wg przekształcenia Laplace'a), a więc admitancje operatorowe lub prądy operatorowe.

Przy stosowaniu metody zerowych napięć wejściowych wzmacniaczy modyfikacja metody węzłowej obejmuje:

- ustalenie zasady kolejności numerowania węzłów niezależnych obwodu (czego nie wymaga metoda klasyczna węzłowa)
- ustalenie, dla lewej strony równania wybranego węzła, składników sum admitancji własnych i wzajemnych jako współczynników przy odpowiednich napięciach węzłowych
- ustalenie, dla lewej strony równania wybranego węzła, dodatkowych składników prądów ze źródeł prądowych odpowiadających przekształconym źródłom napięć wyjściowych wzmacniaczy, gdyż są to wielkości nieznane będące przedmiotem analizy obwodu. Prądy te będziemy nazywać prądami wyjściowymi wzmacniaczy.

W punktach D, E oraz F opisano szczegółowo wyżej wymienione działania.



Rys. 6.5. Schemat zastępczy obwodu z liczbą k wzmacniaczy do analizy metodą zerowych napięć wejściowych wzmacniaczy i zmodyfikowaną metodą węzłową

D. Na rys. 6.5 przedstawiono schemat rozpatrywanego obwodu. Nadawanie kolejnych numerów węzłom zaczynamy od 1, 2 i nadajemy je węzłom dołączonym do punktów a i b pierwszego nulatora n_1 . Kolejnymi numerami 3, 4 oznaczamy węzły dołączone do punktów a , b drugiego nulatora n_2 i tak dalej aż do numerów $(2k - 1)$, $(2k)$ dla punktów a , b ostatniego nulatora n_k , dalszym węzłom aż do ostatniego węzła m nadajemy w dowolnej kolejności dalsze numery $(2k + 1)$, $(2k + 2)$, ..., $(m - 1)$, m .

Należy zauważyć, że źródła prądowe: $Y_{wy1}U_{wy1}$, $Y_{wy2}U_{wy2}$, ..., $Y_{wyk}U_{wyk}$, nazwane prądami wyjściowymi wzmacniaczy, odpowiadające przekształconym źródłom napięć wyjściowych, mogą być dołączone do różnych węzłów obwodu. Dlatego na rys. 6.5 nie było potrzeby pokazania tych połączeń. Podobnie wygląda sprawa z prądami źródłowymi stanowiącymi wymuszenia dla obwodu. Niektóre z nich mogą być dołączone do węzłów od (1) do (2k) przypisanych poszczególnym nulatorom, jednak aby nie komplikować schematu, takich prądów źródłowych nie narysowano na rys. 6.5. Na schemacie tym uwzględniono obecność prądów źródłowych oznaczonych I_1 oraz I_m , które są dołączone do osobnych węzłów niezależnych obwodu. Należy zwrócić uwagę, że niektóre źródła prądów mogą się łączyć drugim biegunem do węzłów przypisanych poszczególnym nulatorom. Wszystkie opisane wyżej przypadki są objęte omawianą metodą analizy obwodu.

- E. W ramach prowadzonych rozważań należy zauważyć, że kolejne pary węzłów 1 i 2, 3 i 4,, (2k-1) i (2k) mają parami takie same napięcia węzłowe $U_1 = U_2$, $U_3 = U_4$,, $U(2k-1) = U(2k)$, toteż można się umówić, że poszukiwanymi przy analizie obwodu niewiadomymi napięciami węzłów niezależnych, związanymi z nulatorami, będą tylko napięcia z indeksami nieparzystymi: U_1 , U_3 ,, $U(2k-1)$.

W rezultacie więc dla liczby 2k równań prądów węzłowych, wynikających z zastosowania pierwszego prawa Kirchoffa do liczby 2k węzłów, jest dwa razy mniej, bo tylko k niewiadomych napięć węzłowych. Nie ma jednak w tym nic nieprawidłowego, gdyż w analizowanym obwodzie występuje jeszcze k niewiadomych źródłowych napięć wyjściowych wzmacniaczy, które przez admitancje przeliczeniowe źródeł napięć wejściowych Y_{wy1} , Y_{wy2} ,, Y_{wyk} zostały jednoznacznie powiązane z prądami źródłowymi występującymi po prawej stronie schematu zastępczego podanego na rys. 6.5.

Poniżej zostaną omówione składniki równań metody węzłowej stanowiące prądy w admitancjach gałęziowych schematu zastępczego obwodu. Przyjmujemy, że po lewej stronie równań prądów węzłowych będą występowały składniki niewiadome analizowanego obwodu. Po lewej stronie równania opisującego kolejne węzły wystąpią podane w tabl. 6.1 składniki przypisane kolejnym węzłom 1, 2, (3, 4) ... (m-1), (m) zgodnie z metodą węzłową.

Tablica 6.1. Rozłożenie w równaniach zmodyfikowanej metody węzłowej admittancji węzłowych własnych i wzajemnych w zależności od numeru węzła oraz kolumny przypisanej napięciu węzłowemu

(węzły)kolumny: (1)(2)K1	(3)(4)K3	(2k-1)(2k)K(2k-1)	(m-1)K(m-1)	(m)K(m)	(6.6)
(1) {Y11+Y12}U1	+ {Y13+Y14}U3+.....+{Y1(2k-1)+Y1(2k)}U(2k-1)		+Y1(m-1)U(m-1)	+Y1mUm	(6.7)
(2) {Y21+Y22}U1	+ {Y23+Y24}U3+.....+{Y2(2k-1)+Y2(2k)}U(2k-1)		+Y2(m-1)U(m-1)	+Y2mUm	(6.8)
.....					
(m-1) {Y(m-1)+Y(m-1)2}U1	+{Y(m-1)3+Y(m-1)4}U3+.....+{Y(m-1)(2k-1)+Y(m-1)(2k)}U(2k-1)		+Y(m-1)U(m-1)	+Y(m-1)mUm	(6.9)
(m) {Ym1+Ym2}U1	+{Ym3+Ym4}U3+.....+{Ym(2k-1)+Ym(2k)}U(2k-1)		+Ym(m-1)U(m-1)	+YmmUm	(6.10)

gdzie: Y11, Y22, ..., Y(m-1)(m-1), Ymm - admittancje własne węzłów

Y12, Y13, Y21, Y23, ..., Y(m-1)m, Ym(m-1) - admittancje wzajemne węzłów.

Poszczególne składniki, które wejść do układu równań zmodyfikowanej metody węzłowej, uporządkowano w wierszach (6.7), (6.8), ..., (6.9), (6.10) według kolejności węzłów 1, 2,, (m-1), m. Składniki te uporządkowano też w kolumnach według kolejnych niewiadomych napięć węzłowych U1 = U2, U3 = U4, ... U(2k-1) = U2k, ... U(m-1), Um. W wierszu oznaczonym (6.6) przed każdą kolumną podano informację, jakim kolumnom według klasycznej metody węzłowej zostały przypisane sumy admittancji własnych i admittancji wzajemnych analizowanego obwodu.

Nietrudno zauważyć, że w części kolumn odpowiadających węzłom przypisanym wszystkim nulatorom, współczynnikami proporcjonalności przy każdym napięciu węzłowemu jest suma dwu odpowiednich admittancji wzajemnych lub suma odpowiedniej admittancji własnej i wzajemnej dotyczących obydwu węzłów rozdzielonych danym nulatorem. W części kolumn na prawo od kolumny oznaczonej K(2k-1), a więc dla węzłów pozostałych nieprzypisanych nulatorom przy poszczególnych napięciach węzłowych występują pojedyncze admittancje własne lub wzajemne zgodnie z zasadami klasycznej metody węzłowej.

F. Obecnie zostaną omówione składniki równań zmodyfikowanej metody węzłowej, nazwane prądami wyjściowymi wzmacniaczy analizowanego obwodu, oznaczone na rys. 6.5 jako: $Y_{wy1}U_{wy1}$, $Y_{wy2}U_{wy2}$, ..., $Y_{wyk}U_{wyk}$. Są to wielkości niewiadome, dlatego powinny się pojawić po lewej stronie równań prądów węzłowych. Wzory (6.5) podają sposób wyznaczania admitancji przeliczeniowych napięć wyjściowych wzmacniaczy. Stanowią one odwrotności odpowiednich impedancji połączonych szeregowo ze źródłami napięć wyjściowych przy przekształcaniu ich na źródła prądowe.

W celu umożliwienia ogólnego zapisu lewej strony równania węzłowego, uwzględniającego ewentualny stan dołączenia do danego węzła źródła prądu wyjściowego wzmacniacza, wprowadzimy pojęcie admitancji wzajemnej źródła napięcia wyjściowego wzmacniacza do danego węzła i nadamy jej oznaczenie $Y(n)wy(i)$ – gdzie „i” to numer danego źródła napięcia wyjściowego, a „n” to numer rozpatrywanego węzła. Istnieją trzy możliwości:

- jeżeli źródło prądu wyjściowego wzmacniacza „i” nie jest dołączone do węzła „n”, to admitancja wzajemna źródła napięcia wyjściowego do danego węzła jest równa zero, czyli $Y(n)wy(i) = 0$
- jeżeli źródło prądu wyjściowego wzmacniacza „i” jest dołączone do węzła „n”, a prąd tego źródła wypływa z węzła do źródła, to admitancja wzajemna źródła napięcia wyjściowego do danego węzła ma znak „+” oraz ma wartość admitancji przeliczeniowej danego źródła
- jeżeli źródło prądu wyjściowego wzmacniacza „i” jest dołączone do węzła „n”, a prąd tego źródła dopływa do węzła ze źródła, to admitancja wzajemna źródła napięcia wyjściowego do danego węzła ma znak „-” oraz ma wartość admitancji przeliczeniowej danego źródła.

Należy jeszcze ustalić, w których kolumnach równań zmodyfikowanej metody węzłowej będą wpisywane składniki prądów wyjściowych wzmacniaczy. Każdy prąd wyjściowy przez schemat zastępczy wzmacniacza stanowi parę ze swoim nulatorem, dlatego przyjęto, że za każdą kolumną zawierającą napięcie węzłowe danego nulatora będzie wypisywana kolumna prądów wyjściowych wzmacniacza powiązanego z danym nulatorem. Zwraca się uwagę, że w wyniku przekształceń źródeł napięciowych metodą „przesuwania” do sąsiednich gałęzi, może wystąpić kilka prądów wyjściowych wzmacniacza o różnych admitancjach przeliczeniowych danego źródła napięciowego.

W tabelicy 6.2 zapisano równania według zmodyfikowanej metody węzłowej dla schematu zastępczego podanego na rys. 6.5. Po prawej stronie równań prądów węzłowych występują prądy źródłowe węzłowe określone według wyżej przypomnianej definicji klasycznej metody węzłowej. Należy zwrócić uwagę, że dla przykładu z rys. 6.5 prąd źródłowy dla węzła (m-1) jest równy $-I_m$ (w tabelicy $-I_m$), a dla węzła (m) jest równy $+I_m$ (w tabelicy I_m).

W wierszu 6.11 oznaczono wszystkie kolumny równań od K1 do K(I_z), ostatnia kolumna jest kolumną prądów źródłowych.

Tablica 6.2. Rozłożenie w równaniach zmodyfikowanej metody węzłowej admittancji węzłowych własnych i wzajemnych oraz admittancji wzajemnych źródeł napięć wyjściowych w zależności od numeru węzła oraz kolumny przypisanej napięciu wężłowemu lub napięciu wyjściowemu wzmacniacza

W celu uproszczenia zapisów w tablicy wszystkie symbole napięć, prądów oraz admittancji pisano pismem prostym. Dla ujednocnienia zapisu niewiadomych napięć węzłów niezależnych oraz niewiadomych napięć wyjściowych wzmacniaczy, dla tych ostatnich symbole z indeksów przeniesiono do poziomu symbolu napięcia U uzyskując symbole wieloliterowe.

$$\begin{aligned}
 & \text{(węzły) kolumny: } (U)2)K1 \quad K2 \quad (3)4)K3 \quad K4 \quad \dots \dots \dots (2k-1)2b)K(2k-1) \quad K(2k) \quad \dots \dots \dots (m-1)K(m-1) \quad (m)K(m) \quad K(lz) \quad (6.11) \\
 (1) \quad & \{Y_{11}+Y_{12}\}U_1 \quad +Y_{1w1}U_{wy1} \quad +\{Y_{13}+Y_{14}\}U_3 \quad +Y_{1wy2}U_{wy2}+\dots+\{Y_{1(2k-1)}+Y_{1(2k)}\}U(2k-1) \quad +Y_{1wy(k)}U_{wyk}+\dots+Y_{1(m-1)}U(m-1) \quad +Y_{1(m)}U_m \quad = I_{z1} \quad (6.12) \\
 (2) \quad & \{Y_{21}+Y_{22}\}U_1 \quad +Y_{2w1}U_{wy1} \quad +\{Y_{23}+Y_{24}\}U_3 \quad +Y_{2wy2}U_{wy2}+\dots+\{Y_{2(2k-1)}+Y_{2(2k)}\}U(2k-1) \quad +Y_{2wy(k)}U_{wyk}+\dots+Y_{2(m-1)}U(m-1) \quad +Y_{2(m)}U_m \quad = I_{z2} \quad (6.13) \\
 & \dots \dots \dots \\
 (m-1) \quad & \{Y(m-1)1\}+Y(m-1)2\}U_1+\dots+Y(m-1)3\}+Y(m-1)4\}U_3+\dots+Y(m-1)(2k-1)+Y(m-1)(2k)\}U(2k-1)+Y(m-1)wy(k)}U_{wyk}+\dots+Y(m-1)(m-1)U(m-1)+Y(m-1)(m)U_m = -I_m \quad (6.14) \\
 (m) \quad & \{Y(m)1+Y(m)2\}U_1 \quad +Y(m)wy1}U_{wy1} \quad +\{Y(m)3+Y(m)4\}U_3 \quad +Y(m)wy2}U_{wy2}+\dots+\{Y(m)(2k-1)+Y(m)(2k)\}U(2k-1) \quad +Y(m)wy(k)}U_{wyk}+\dots+Y(m)(m-1)U(m-1) \quad +Y(m)(m)U_m \quad = I_m \quad (6.15)
 \end{aligned}$$

Równania te można zapisać macierzowo.

$$\begin{bmatrix}
 \{Y_{11}+Y_{12}\} & Y_{1wy1} & \{Y_{13}+Y_{14}\} & Y_{1wy2} & \dots & \{Y_{1(2k-1)}+Y_{1(2k)}\} & Y_{1wy(k)} & Y_{1(m-1)} & Y_{1(m)} \\
 \{Y_{21}+Y_{22}\} & Y_{2wy1} & \{Y_{23}+Y_{24}\} & Y_{2wy2} & \dots & \{Y_{2(2k-1)}+Y_{2(2k)}\} & Y_{2wy(k)} & Y_{2(m-1)} & Y_{2(m)} \\
 \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots & \dots \\
 \{Y(m-1)1\}+Y(m-1)2\} & Y(m-1)wy1} & \{Y(m-1)3\}+Y(m-1)4\} & Y(m-1)wy2} & \dots & Y(m-1)(2k-1)+Y(m-1)(2k)\} & Y(m-1)wy(k)} & Y(m-1)(m-1) & Y(m-1)(m) \\
 \{Y(m)1+Y(m)2\} & Y(m)wy1} & \{Y(m)3\}+Y(m)4\} & Y(m)wy2} & \dots & \{Y(m)(2k-1)+Y(m)(2k)\} & Y(m)wy(k)} & Y(m)(m-1) & Y(m)(m)
 \end{bmatrix}
 \begin{bmatrix}
 U_1 \\
 U_{wy1} \\
 U_3 \\
 U_{wy2} \\
 \dots \\
 U(2k-1) \\
 U_{wyk} \\
 \dots \\
 U(m-1) \\
 U_m
 \end{bmatrix}
 =
 \begin{bmatrix}
 I_{z1} \\
 I_{z2} \\
 \dots \\
 -I_m \\
 I_m
 \end{bmatrix}
 \quad (6.16)$$

Oznaczając macierz admitancji $[Y]$, macierz napięć węzłowych i napięć wyjściowych wzmacniaczy $[U]$ oraz macierz prądów źródłowych $[I]$, otrzymamy równanie analizowanego obwodu:

$$[Y]*[U]=[I] \quad (6.17)$$

mnożąc lewostronnie te równanie przez macierz odwrotną $\text{inv}(Y)$ macierzy admitancji $[Y]$ otrzymamy rozwiązanie równania macierzowego:

$$[U]=\text{inv}(Y)*[I] \quad (6.18)$$

W następnym rozdziale zostaną przedstawione przykłady analizy wielowęzłowych elektronicznych układów przetworników cyfrowo-analogowych ze wzmacniaczami.

Przedstawiona przez autora metoda zerowych napięć wzmacniaczy i odpowiednio zmodyfikowana metoda węzłowa stosująca rachunek macierzowy, a także wspomagające programy komputerowe takie jak MATLAB i Symbolic Math Toolbox, umożliwiające realizację rachunku macierzowego na wielkościach symbolicznych, stanowi nowoczesne narzędzie do analizy wielowęzłowych rozbudowanych elektronicznych układów stosujących wzmacniacze.

7. PRZYKŁADY ANALIZY UKŁADÓW PRZETWORNIKÓW CYFROWO-ANALOGOWYCH METODĄ ZEROWYCH NAPIĘĆ WEJŚCIOWYCH WZMACNIACZY PRZY WYKORZYSTANIU PROGRAMU MATLAB I SYMBOLIC MATH TOOLBOX

7.1. Uwagi wstępne

Bardzo rozpowszechniony, m.in. dzięki odpowiedniej dotacji KBN, w wielu polskich ośrodkach akademickich program MATLAB rezerwuje symbole pisane wielkimi literami do oznaczania macierzy, a symbole wieloliterowe pisane małymi literami do oznaczania wielkości niebędących macierzami. Zastosowanie programu MATLAB stało się powodem zmiany na rysunkach, w rozdziale 7 niniejszej książki; zamiast oznaczeń wielkimi literami, wprowadzono oznaczenia małymi literami parametrów obwodu (rezystancje, indukcyjności, impedancje, przewodności, pojemności, admitancje), a także oznaczenie małymi literami wielkości symbolicznych napięć i prądów. W niniejszym rozdziale zrezygnowano także ze stosowania indeksów przy oznaczaniu symboli, które odpowiednio zastąpiono symbolami wieloliterowymi. Oznaczenia ułamków, dla wielkości będących ilorazami i iloczynami kilku wielkości, zapisywano jako kolejne działania wyniku mnożenia stosując symbol „ \cdot ” lub dzielenia stosując symbol „/”, co jest wymogiem programu MATLAB i co jest powszechnie stosowane przez programistów informatyków.

Na schematach w niniejszym rozdziale jako węzeł odniesienia dla metody węzłowej przyjęto wspólny punkt sygnałowy oraz zachowano powszechnie przyjęty dla układów wielowzmacniaczowych sposób oznaczania wspólnego punktu sygnałowego, co znakomicie uprościło graficzne rysowanie tych schematów. Należy podkreślić, że w metodzie węzłowej nie występuje potrzeba definiowania ani admitancji własnej węzła odniesienia, ani admitancji wzajemnych do węzła odniesienia. Nie ma więc metodycznej potrzeby graficznego rysowania węzła odniesienia jako jednego punktu analizowanego obwodu, mimo tego że merytorycznie jest to jeden węzeł obwodu nazwany węzłem odniesienia. Jak widać, przy metodzie węzłowej można stosować, powszechnie przyjęte przez praktyków, uproszczone rysowanie schematów z symbolami wspólnego punktu sygnałowego jako węzła odniesienia.

7.2. Układ przetwornika z cyfrowo sterowaną konduktancją na wejściu wzmacniacza

Do przykładowej analizy przyjęto układ opisany w rozdziale 3.2 przetwornika cyfrowo-analogowego z cyfrowo sterowaną konduktancją oczka obwodu wejściowego wzmacniacza, którego uproszczony schemat ideowy podano na rys. 3.3.

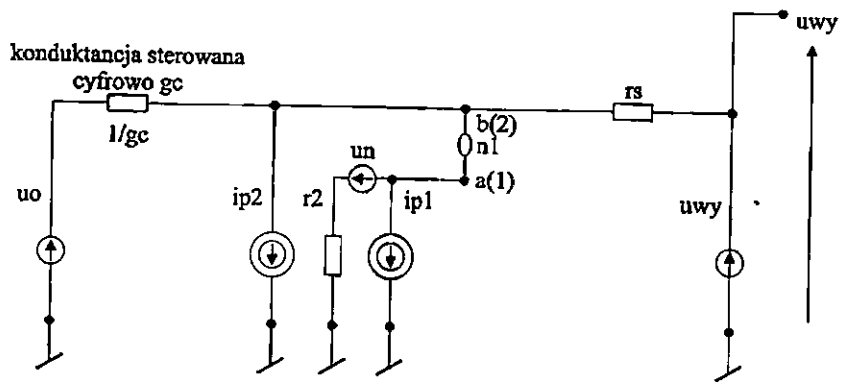
Pierwszą czynnością jest sporządzenie pełnego schematu ideowego układu wykorzystującego schemat zastępczy wzmacniacza podany na rys. D.2. Taki schemat ideowy podano na rys. 7.1. Zawiera on liczne źródła zarówno prądowe jak i napięciowe wynikające ze schematu zastępczego wzmacniacza monolitycznego opisanego w Dodatku 1.

Drugą czynnością jest przekształcenie źródeł napięciowych na równoważne źródła prądowe. Przy przekształcaniu źródeł napięciowych wykorzystano zasady oznaczone jako a oraz b opisane w rozdziale 6.2 (rys. 6.2 i 6.3). W wyniku tych przekształceń otrzymano podany na rys. 7.2 schemat zastępczy układu przygotowany do analizy obwodu. Warto zwrócić uwagę, że w wyniku przekształceń źródeł napięciowych na prądowe przy stosowaniu twierdzenia Vaschy'go [12] uzyskano na schemacie zastępczym źródło napięciowe uwy dołączone jednym biegunem do wspólnego punktu sygnałowego; drugi biegun tego źródła nie jest połączony z resztą układu, co upoważnia do niezajmowania się tym źródłem przy stosowaniu metody potencjałów węzłowych. Jest to źródło symbolizujące wyjście napięciowe, a jego oddziaływanie na resztę układu przejęło źródło prądowe oznaczone symbolem uw/rs .

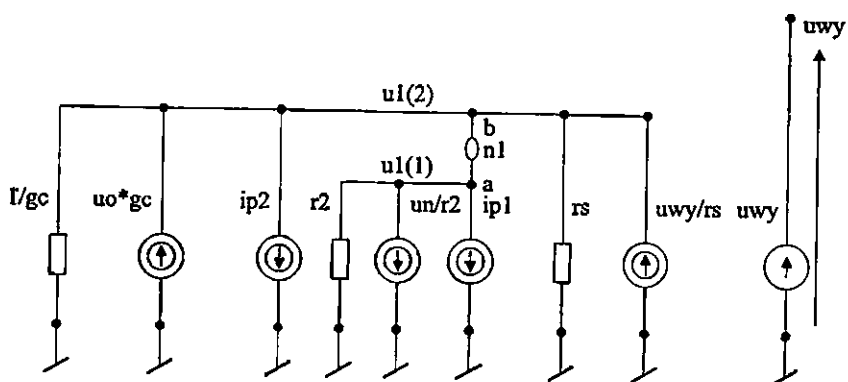
Następną czynnością jest odpowiednie ponumerowanie węzłów niezależnych. Na schemacie ideowym dla nulatora $n1$ zastosowano numery węzłów (1) oraz (2) i tak zakończono numerację, gdyż nie ma więcej węzłów niezależnych w obwodzie.

Schemat zastępczy podany na rys. 7.2 umożliwia, zgodnie z zasadami sformułowanymi w rozdz. 6.2, wypełnienie tablicy 7.1 w zakresie:

- A – macierzy admitancji własnych i wzajemnych, admitancji węzłowych wzajemnych oraz admitancji wzajemnych napięć wyjściowych wzmacniaczy
- U – macierzy napięć węzłowych i napięć wyjściowych wzmacniaczy
- I – macierzy prądów źródłowych węzłów.



Rys. 7.1. Schemat ideowy układu przetwornika cyfrowo-analogowego ze źródłem odniesienia u_o i ze sterowaną cyfrowo konduktancją g_c na wejściu wzmacniacza



Rys. 7.2. Schemat przygotowany do analizy układu przetwornika cyfrowo-analogowego ze źródłem odniesienia u_o i ze sterowaną cyfrowo konduktancją g_c na wejściu wzmacniacza

Tablica 7.1. A – macierzy admittancej, U – macierzy napięć węzłowych i napięć wyjściowych wzmacniaczy, I – prądów źródłowych węzłów, do analizy układu przetwornika cyfrowo analogowego zmodyfikowaną metodą napięć węzłowych

Tablica A
admittancji węzłowych własnych i wzajemnych, admittancej węzłowych wzajemnych oraz admittancej wzajemnych napięć wyjściowych wzmacniaczy

kolumny węzły	Kolumna 1 węzły(1)(2) (u1)	Kolumna 2 (uwy)	Kolumna 3 węzły(3)(4)	Kolumna 4	Kolumna 5 węzły(5)	Kolumna 6 węzły(6)
(1)	1/r2	0	x	y		
(2)	gc+1/rs	(-1)*1/rs	x	y		
(3)						
(4)						
(5)						
(6)						

Tablica U
napięć węzłowych i napięć wyjściowych

kolumny	napięcia
Kolumna 1	u1
Kolumna 2	uwy
Kolumna 3	
Kolumna 4	
Kolumna 5	
Kolumna 6	

Tablica I
prądów źródłowych węzłów

węzły	prądy
(1)	-ip1-un/r2
(2)	-ip2+uo*gc
(3)	
(4)	
(5)	
(6)	

Uwaga: znak „x” lub „y” oznacza, że kolumna nie występuje, a dalsza kolejna występująca kolumna przejmuje numerację tej kolumny

Po otworzeniu programu MATLAB zawierającego program uzupełniający Symbolic Math Toolbox wykonano podane niżej działania.

Zadeklarowano wszystkie wielkości symboliczne wchodzące do poszczególnych macierzy i podlegające analizie oraz zdefiniowano macierze: U – napięcie węzłowych i napięcie wyjściowych, I – prądów źródłowych węzłów, A – admitancji.

```

> syms gc r2 rs ip1 ip2 un uo u1 uwy
U=[ u1; uwy]
U =
[ u1]
[ uwy]
> I=[-ip1-un/r2; -ip2+uo*gc]
I =
[ -ip1-un/r2]
[ -ip2+uo*gc]
> A=[ 1/r2 0; gc+1/rs (-1)/rs]
A =
[ 1/r2, 0]
[ gc+1/rs, -1/rs]
> inv(A)
ans =
[ r2, 0]
[ (gc*rs+1)*r2, -rs]
> U=inv(A)*I
U =
[ r2*(-ip1-un/r2)]
[ (gc*rs+1)*r2*(-ip1-un/r2)-rs*(-ip2+uo*gc)]
> u1=U(1)
u1 =
r2*(-ip1-un/r2)
> uwy=U(2)
uwy =
(gc*rs+1)*r2*(-ip1-un/r2)-rs*(-ip2+uo*gc)

```

Napięcie wyjściowe układu oznaczone uwy opisane jest podanym wyżej wzorem.

Jeżeli założymy co następuje:

- pominiemy napięcie niezrównoważenia wzmacniacza $u_n = 0$, a także pominiemy prądy polaryzacji wejść wzmacniacza $ip_1 = ip_2 = 0$
- przyjmiemy, że konduktancja sterowana cyfrowo jest opisana równaniem:
 $gc = 2 * G * (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots + a_n 2^{-n})$
gdzie: a_1, a_2, \dots, a_n - funkcje dwuwartościowe określające stany poszczególnych bitów cyfrowego sygnału sterującego,

to otrzymamy wzór opisujący układ przetwornika cyfrowo-analogowego podany jako wzór przybliżony (3.6) o postaci:

$$uwy = 2 * uo * rs * G * (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots + a_n 2^{-n})$$

gdzie: G – wartość wagowa konduktancji układu przedstawionego na rys. 3.3.

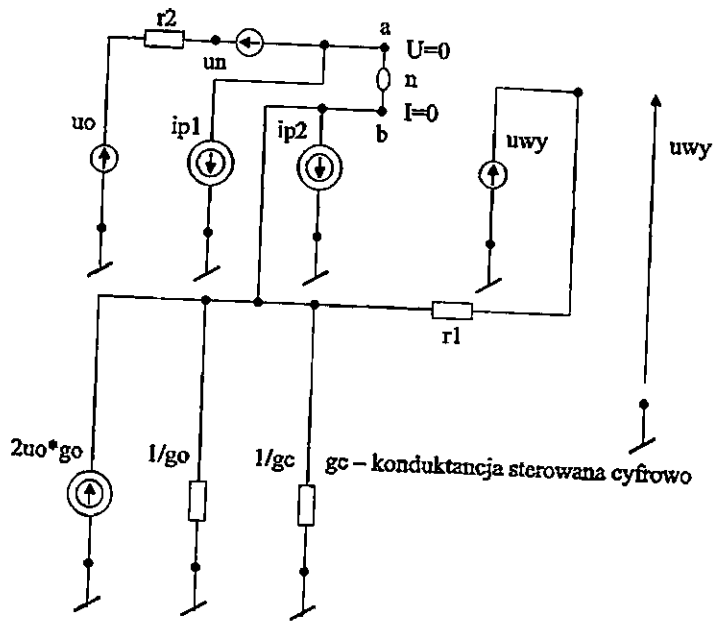
7.3. Układ przetwornika cyfrowo-analogowego z wyjściem napięciowym z cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Do analizy przyjęto układ opisany w rozdziale 3.4 przetwornika cyfrowo-analogowego z cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego [36], którego uproszczony schemat ideowy podano na rys. 3.25.

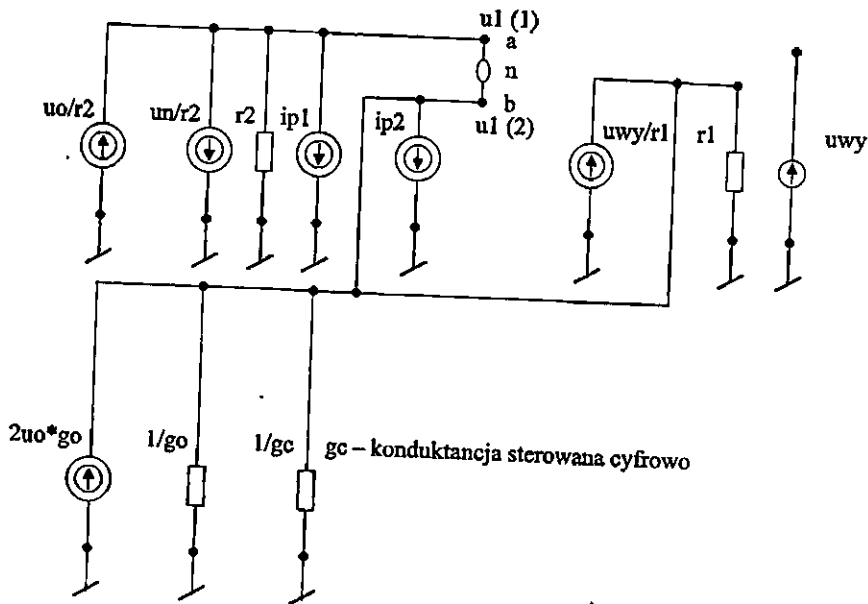
Sporządzono pełny schemat ideowy tego układu wykorzystującego schemat zastępczy wzmacniacza podany na rys. D.2. Schemat ten podano na rys. 7.3. Zawiera on źródła zarówno prądowe jak i napięciowe wynikające ze schematu zastępczego wzmacniacza monolitycznego. Źródła napięciowe przekształcono na równoważne źródła prądowe. W wyniku tych przekształceń otrzymano podany na rys. 7.4 schemat zastępczy układu przygotowany do analizy obwodu. Warto zwrócić uwagę, że podobnie jak w poprzednim przykładzie, opisanym w rozdziale 7.2, w wyniku przekształcenia źródła napięciowego uwy uzyskano na schemacie zastępczym oprócz źródła prądowego $uwy/r1$ także źródło napięciowe uwy dołączone tylko jednym biegunem do wspólnego punktu sygnałowego, nierozważane przy stosowaniu metody potencjałów węzłowych. Jest to źródło symbolizujące wyjście napięciowe, a jego oddziaływanie na resztę układu przejęło źródło prądowe oznaczone symbolem $uwy/r1$.

Odpowiednio ponumerowano węzły niezależne. Na schemacie ideowym dla nulatora n zastosowano numery węzłów (1) oraz (2) i tak zakończono numerację, gdyż nie ma więcej węzłów niezależnych w obwodzie.

Schemat zastępczy podany na rys. 7.4 umożliwił wypełnienie tablicy 7.2 w zakresie: macierzy A admitancji własnych i wzajemnych, admitancji węzłowych wzajemnych oraz admitancji wzajemnych napięć wyjściowych wzmacniaczy, macierzy U napięć węzłowych i napięć wyjściowych wzmacniaczy oraz macierzy I prądów źródłowych węzłów.



Rys. 7.3. Schemat ideowy układu przetwornika cyfrowo-analogowego z wyjściem napięciowym z cyfrowo sterowaną konduktancją g_c obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego



Rys. 7.4. Schemat zastępczy do analizy metodą węzłową układu przetwornika cyfrowo-analogowego z wyjściem napięciowym z cyfrowo sterowaną konduktancją g_c obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Tablica 7.2 A – macierzy admittancej, U – macierzy napięć węzłowych i napięć wyjściowych wzmacniaczy, I – prądów źródłowych węzłów do analizy metodą węzłową układu przetwornika cyfrowo-analogowego z wyjściem napięciowym z cyfrowo sterowaną konduktancją gc obwodu sprzężenia zwrotnego

Tablica A admittancji węzłowych własnych i wzajemnych, admittancej węzłowych wzajemnych oraz admittancej wzajemnych napięć wyjściowych wzmacniaczy						
kolumny węzły	Kolumna 1 węzły(1)(2) (u1)	Kolumna 2 (uwy1) 0	Kolumna 3 węzły(3)(4) x	Kolumna 4 y	Kolumna 5 węzły(5) y	Kolumna 6 węzły(6)
(1)	$1/r_2$	0	x	y		
(2)	$1/r_1 + g_o + g_c$	$(-1) * 1/r_1$	x	y		
(3)						
(4)						
(5)						
(6)						

Tablica U napięć węzłowych i napięć wyjściowych	
kolumny	napięcia
Kolumna 1	u1
Kolumna 2	uwy
Kolumna 3	
Kolumna 4	
Kolumna 5	
Kolumna 6	

Tablica I prądów źródłowych węzłów	
węzły	prądy
(1)	$u_o/r_2 - i_{n1}/r_2 - i_{p1}$
(2)	$2 * u_o * g_o - i_{p2}$
(3)	
(4)	
(5)	
(6)	

Uwaga: znak „x” lub „y” oznacza, że kolumna nie występuje, a dalsza kolejna występująca kolumna przejmując numerację tej kolumny.

Po otworzeniu programu MATLAB zawierającego program uzupełniający Symbolic Math Toolbox wykonano podane niżej działania.

Zadeklarowano wszystkie wielkości symboliczne wchodzące do poszczególnych macierzy i podlegające analizie oraz zdefiniowano macierze: U napięć węzłowych i napięć wyjściowych, I prądów źródłowych węzłów, A admitancji.

```

» syms gc go r1 r2 uo u1 ip1 ip2 un uwy
» U=[ u1; uwy]
U =
[ u1]
[ uwy]
» I=[uo/r2-ip1-un/r2; 2*uo*go-ip2]
I =
[ uo/r2-ip1-un/r2]
[ 2*uo*go-ip2]
» A=[ 1/r2 0; 1/r1+go+gc (-1)*1/r1]
A =
[ 1/r2, 0]
[ 1/r1+go+gc, -1/r1]
» inv(A)
ans =
[ , r2, 0]
[ (1+go*r1+gc*r1)*r2, -r1]
» U=inv(A)*I
U =
[ r2*(uo/r2-ip1-un/r2)]
[ (1+go*r1+gc*r1)*r2*(uo/r2-ip1-un/r2)-r1*(2*uo*go-ip2)]
» u1=U(1)
u1 =
r2*(uo/r2-ip1-un/r2)
» uwy=U(2)
uwy =
(1+go*r1+gc*r1)*r2*(uo/r2-ip1-un/r2)-r1*(2*uo*go-ip2)

```

Napięcie wyjściowe układu oznaczone uwy jest opisane podanym wyżej wzorem.

Jeżeli założymy co następuje:

- $go = 1/r1$, tak jak dla układu przetwornika podanego na rys. 3.25
- pominiemy napięcie niezrównoważenia wzmacniacza $un = 0$ oraz pominiemy prądy polaryzacji wejść wzmacniacza $ip1 = ip2 = 0$;
- przyjmiemy, że konduktancja sterowana cyfrowo jest opisana równaniem: $gc = 2*G*(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n})$
gdzie: a_1, a_2, \dots, a_n - funkcje dwuwartościowe określające stany poszczególnych bitów cyfrowego sygnału sterującego,

to otrzymamy wzór opisujący układ przetwornika cyfrowo-analogowego podany jako wzór przybliżony (3.75) o postaci:

$$u_{wy} = 2 \cdot u_o \cdot r_l \cdot G \cdot (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} \dots \dots \dots + a_n 2^{-n});$$

gdzie: G – wartość wagowa konduktancji układu podanego na rys. 3.25.

Przedstawione w niniejszym rozdziale przykłady analizy wybranych układów przetworników cyfrowo-analogowych w pełni potwierdzają przydatność przedstawionej przez autora zmodyfikowanej metody napięć węzłowych do analizy różnych elektronicznych układów.

8. LITERATURA

- [1] Analog Devices: *High Precision ± 10 V Reference AD688. Rev. A.* http://www.analog.com/UploadedFiles/Data_Scheets/298728898ad688.pdf.
- [2] Analog Devices: *High Precision Voltage Reference AD588. Rev. D.* http://www.analog.com/UploadedFiles/Data_Scheets/433321179AD588_d.pdf.
- [3] Badźmirowski K., Karkowska H., Karkowski Z.: *Cyfrowe systemy pomiarowe.* Wyd. Naukowo-Techniczne. Warszawa 1979.
- [4] Barna Arpad: *Wzmacniacze operacyjne.* Wyd. Naukowo-Techniczne. Warszawa 1974.
- [5] Beliczyński B., Jaworski J., Orzyłowski M., Świdorski T.: *Przetworniki cyfrowe sygnałów elektrycznych. Podstawy teoretyczne.* Wyd. Naukowo-Techniczne. Warszawa 1978.
- [6] Biał W.: *A Computer Controlled C.R.T. Display System.* Electronic Engineering, June, 1966.
- [7] Bolkowski S.: *Elektrotechnika Teoretyczna. Teoria Obwodów Elektrycznych.* Tom 1. Wyd. Naukowo-Techniczne. Warszawa 1982.
- [8] Bolkowski S., Brociek W., Rawa H.: *Teoria obwodów elektrycznych. Zadania.* Wyd. Naukowo-Techniczne. Warszawa 1995.
- [9] Burr-Brown Products from Texas Instruments: *REF102 10V Precision Voltage Reference.* <http://focus.ti.com/lit/ds/symlink/ref102.pdf>.
- [10] Burr-Brown: *REF02 +5V Precision Voltage Reference.* <http://focus.ti.com/lit/ds/symlink/ref02.pdf>.
- [11] Cholet J.: *La conversion digitale – analogique.* EMI, No 150, 151, 152, 154, 1972.
- [12] Cholewicki T.: *Metody obliczania obwodów elektrycznych.* Państwowe Wydawnictwa Techniczne. Warszawa 1959.
- [13] Chwaleba A., Czajewski J.: *Przetworniki pomiarowe wielkości fizycznych.* Oficyna Wydawnicza Politechniki Warszawskiej. Warszawa 1993.
- [14] Gayakwad Ramakant A.: *Op-amps and linear intergated circuits,* Second Edition, Prentice-Hall International, Inc. New Jersey 1988.
- [15] Goszczyński T., Jachczyk E., Korytkowski J.: *Stanowisko pomiarowe do badania par czujników temperatury liczników ciepła.* Pomiary Automatyka Robotyka, 1997 nr 7.
- [16] Goszczyński T., Korytkowski J.: *Stanowisko pomiarowe TEC-LEG do badań przeliczników ciepła.* Pomiary Automatyka Robotyka, 1997 nr 4.

- [17] Goszczyński T., Korytkowski J., Kowalski J.: *Komputerowy zestaw do badań elektronicznych przeliczników energii cieplnej*. Referaty Konferencji MECHATRONIKA '94. Warszawa, wrzesień 1994.
- [18] Graeme J.G., Tobey G.E., Huelsman L.P.: *Operational Amplifiers – Design and Application*. Mc Graw-Hill Book Company, New York 1971.
- [19] Hakim S.S.: *Feedback Circuit Analysis*. Illife Books Ltd. London 1966.
- [20] Harasimowicz J.: *Przegląd monolitycznych wzmacniaczy operacyjnych*. Elektronika, 1972 nr 11.
- [21] Harasimowicz J.: *Przegląd scalonych wzmacniaczy operacyjnych*. Biuletyn Przemysłowego Instytutu Automatyki i Pomiarów "MERA PIAP". Warszawa 1975 nr 4-5 (54-55).
- [22] HYBRYD Sp. z o.o. Pyskowice: Karta katalogowa. *Rezystory drutowe typ RM-67 (loose wound)*.
- [23] PN-EN 60751+A2:1997 *Czujniki platynowe przemysłowych termometrów rezystancyjnych*.
- [24] INCO Zjednoczone Zespoły Gospodarcze. Zakład Produkcji Aparatury Pomiarowej i Automatyki Przemysłowej: *Katalog. Precyzyjne rezystory drutowe*. Pyskowice k. Gliwic. Wydanie Instytutu Wydawniczego Pax.
- [25] IEC 381-2:1978 *Analoque signals for process control systems. Part 2: Direct voltage signals*.
- [26] IEC 381-1:1982 *Analoque signals for process control systems. Part 1: Direct current signals*.
- [27] Jabłoński B.: *Miernictwo elektryczne*. Podręcznik Inżyniera Elektryka. Wydawnictwo Trzaska Evert i Michalski. Warszawa 1947.
- [28] Kalicki A., Rak R., Stabrowski M., Staroszczyk Z., Żyła B.: *Cyfrowe przyrządy i układy pomiarowe*. Wydawnictwa Politechniki Warszawskiej. Warszawa 1980.
- [29] Kopeć Z., Sabaj S., Stępień B.: *Mikroelektroniczne układy hybrydowe cienkowarstwowe*. Wydawnictwa Komunikacji i Łączności. Warszawa 1980.
- [30] Korn G.A., Korn T.M.: *Electronic Analog and Hybrid Computers*, Mc Graw Hill, New York 1964.
- [31] Korytkowski J.: *Badania długoczasowej stabilności napięcia nowych diod referencyjnych produkcji krajowej*. Pomiar Automatyka Kontrola, 1985 nr 10.
- [32] Korytkowski J.: *Metoda zerowych napięć wejściowych wzmacniaczy przeznaczona do analizy elektronicznych układów formowania sygnałów analogowych*. Biuletyn PIAP 1995 nr 1-177.

- [33] Korytkowski J.: *Nowe krajowe diody referencyjne podwyższają dokładność hybrydowego źródła napięcia AU-1*. *Pomiary Automatyka Kontrola* 1987 nr 1.
- [34] Korytkowski J.: *Wzmacniacze monolityczne i metoda analizy elektronicznych układów z tymi wzmacniaczami*. Wyd. Przemysłowy Instytut Automatyki i Pomiarów. Warszawa 2000.
- [35] Korytkowski J., Kowalski J., Kulik A.: *Dokumentacja Techniczno-Ruchowa. Symulator rezystancji ZR-21*. Sprawozdanie z prac Przemysłowego Instytutu Automatyki i Pomiarów. Nr archiwalny 7006. Warszawa 1993.
- [36] Korytkowski J., Orlański J.: *Przetwornik cyfrowo-analogowy w układzie wzmacniacza z cyfrowo sterowaną konduktancją sprzężenia zwrotnego*. PAK 1971 nr 5.
- [37] Kulka Z., Libura A., Nadachowski M.: *Przetworniki analogowo-cyfrowe i cyfrowo-analogowe*. Wydawnictwa Telekomunikacji i Łączności, Warszawa 1987.
- [38] Kulka Z., Nadachowski M.: *Liniowe układy scalone i ich zastosowanie*. Wyd. Komunikacji i Łączności. Warszawa 1974.
- [39] Linear Technology: *LM199/LM399 LM199A/LM399A Precision Reference*. <http://www.linear.com/pdf/lt0199.pdf>.
- [40] Linear Technology: *LT1021 Precision Reference*. <http://www.linear.com/pdf/1021fas.pdf>.
- [41] Linear Technology: *LT1236 Precision Reference*. <http://www.linear.com/pdf/lt1236.pdf>.
- [42] Linear Technology: *LT1461 Micropower Precision Low Dropout Series Voltage Reference Family*. <http://www.linear.com/pdf/1461f.pdf>.
- [43] Łakomy M., Zabrodzki J.: *Liniowe układy scalone w technice cyfrowej*. Państwowe Wydawnictwa Naukowe. Warszawa 1979.
- [44] Mędrzycki J.: *Technika analogowa i hybrydowa*. Wydawnictwa Naukowo-Techniczne. Warszawa 1974.
- [45] Mikołajuk K.: *Podstawy analizy obwodów energoelektronicznych*. Państwowe Wydawnictwa Naukowe. Warszawa 1998.
- [46] Millman J., Halkias C.C.: *Układy scalone analogowe i cyfrowe*. Wyd. Naukowo-Techniczne. Warszawa 1976.
- [47] Mitra S.K.: *Analiza i synteza układów aktywnych liniowych*. Wyd. Naukowo-Techniczne. Warszawa 1974.
- [48] Nawrocki W.: *Komputerowe Systemy Pomiarowe*. Wydawnictwa Komunikacji i Łączności. Warszawa 2001.

- [49] Vishay: *Z201 Ultra – Performance Bulk Metal Foil Resistor Provides Ten – Fold Improvement in Temperature Coefficient*. <http://www.vishay.com/company/press/releases/2000/001208foilres>.
- [50] Osowski S., Tobiła A.: *Analiza i projektowanie komputerowe obwodów z zastosowaniem języków MATLAB i PCNAP*. Oficyna Wyd. Politechniki Warszawskiej. Warszawa 1995.
- [51] Pietrusiński Z.: *MASAP - Mikroprocesorowy system automatyzacji małych i średnich procesów technologicznych*. Materiały Konferencji AUTOMATION'02. Wyd. Przemysłowy Instytut Automatyki i Pomiarów, Warszawa, marzec 2002.
- [52] Pietrusiński Z.: *Właściwości funkcjonalne i algorytmy przemysłowego mikroprocesorowego regulatora MRP-42C*. Materiały Konferencji AUTOMATION'97 t. 1. Wyd. Przemysłowy Instytut Automatyki i Pomiarów, Warszawa, marzec 1997.
- [53] Ramotowski M.: *Zastosowania programu NAP 2 do obliczania układów elektrycznych*. Wyd. Naukowo-Techniczne. Warszawa 1992.
- [54] Rostkowski W.: *Technologia starzenia oporników manganinowych*. Prace Instytutu Elektrotechniki. Rok VII. Zeszyt 21. Państwowe Wydawnictwa Techniczne. Warszawa 1958.
- [55] Schmid H.: *An electronic design practical guide to d/a conversion*. Electronic Design, nr 22, 1968.
- [56] Schmid H.: *Current dividers convert digital signals into analog voltages*. Electronics, November, 1966.
- [57] Schmid H.: *Electronic analog/digital conversion*, New York 1970.
- [58] Sedra A., Smith K. S.: *Simple digitally – controlled variable – gain linear d.c. amplifier*. Electronic Engineering, nr 3, 1969.
- [59] Vishay: *H Series Vishay Foil Resistors. Bulk Metal Foil Technology. Hermetically Sealed Resistors, Metrology/Laboratory*. Document Number: C63006. <http://www.vishay.com>.
- [60] Welwyn Electronic Limited: *Component Catalogue*. May 1968 Edition nr 11.

DODATEK 1

Schemat zastępczy wzmacniacza monolitycznego

Wzmacniacz monolityczny jest wzmacniaczem różnicowym z dwoma końcówkami wejścia: nieinwersyjnej „+” i inwersyjnej „-”, które pracują prawie niezależnie od wartości średniego poziomu napięć na tych końcówkach, w zagwarantowanym przez producenta zakresie napięć wejściowych. Wzmacniacz ten ma jedną końcówkę wyjściową sterowanego źródła napięcia wyjściowego, którego drugi biegun jest połączony ze wspólnym punktem zasilania wzmacniacza. Napięcie sterowanego źródła wyjściowego wzmacniacza jest sterowane różnicą napięć doprowadzonych do wejścia nieinwersyjnego „+” oraz wejścia inwersyjnego „-”.

Niżej zostaną podane określenia [20, 21] najważniejszych parametrów wzmacniacza.

Wejściowe napięcie wspólne: wartość średnia napięć doprowadzonych pomiędzy wspólnym punktem zasilania a zaciskami wejściowymi:

$$U_w = \frac{U_1 + U_2}{2} \quad (D.1)$$

Różnicowe napięcie wejściowe: różnica napięć pomiędzy zaciskami wejściowymi wzmacniacza:

$$U_r = U_1 - U_2 \quad (D.2)$$

Prąd polaryzacji wejścia: wartość prądu wpływającego do końcówki wejściowej wzmacniacza:

- prąd polaryzacji wejścia nieinwersyjnego oznaczany I_{p1} (D.3)

- prąd polaryzacji wejścia inwersyjnego oznaczany I_{p2} (D.4)

Wejściowy prąd niezrównoważenia: różnica wartości prądów polaryzacji wejść:

$$I_n = I_{p1} - I_{p2} \quad (D.5)$$

Wejściowe napięcie niezrównoważenia: jest to takie różnicowe napięcie wejściowe, które przy swobodnym dopływie prądów polaryzacji wejść wzmacniacza powoduje, że napięcie wyjściowe jest równe zeru; napięcie niezrównoważenia oznacza się symbolem:

$$U_n \quad (D.6)$$

Rezystancja dla napięcia wspólnego: iloraz przyrostu napięcia wspólnego i odpowiedniego przyrostu sumy prądów polaryzacji obydwu wejść, dla takich wartości napięcia różnicowego, przy których napięcie wyjściowe jest równe zeru:

$$R_{sw} = \frac{\Delta U_w}{\Delta I_{p1} + \Delta I_{p2}} \quad (D.7)$$

Rezystancja wejściowa: iloraz przyrostu napięcia różnicowego i odpowiadającego mu przyrostu prądu niezrównoważenia przy napięciu wspólnym równym zero:

$$R_{we} = \frac{\Delta U_r}{\Delta I_n} \quad (D.8)$$

Rezystancja wyjściowa: wartość zastępczej rezystancji szeregowej źródła napięcia wyjściowego; rezystancję wyjściową oznacza się:

$$R_{wy} \quad (D.9)$$

Napięcie wyjściowe: napięcie wyjściowe wzmacniacza względem wspólnego punktu zasilania mierzone przy pomijalnym spadku napięcia na rezystancji wyjściowej; napięcie wyjściowe oznacza się:

$$U_{wy} \quad (D.10)$$

Wzmocnienie napięciowe: iloraz przyrostu napięcia wyjściowego oraz odpowiadającego mu przyrostu napięcia różnicowego:

$$k_U = \frac{\Delta U_{wy}}{\Delta U_r} \quad (D.11)$$

Współczynnik tłumienia sygnału (napięcia) wspólnego: iloraz (lub 20 logarytmów ilorazu) zmiany wartości napięcia wspólnego ΔU_w i wytworzonej przez to napięcie wspólne zmiany wartości napięcia niezrównoważenia ΔU_{nw} przy niezmięionej wartości napięcia wyjściowego:

$$WTSW = \frac{\Delta U_w}{\Delta U_{nw}} \quad (D.12a)$$

$$WTSW \log = 20 \log_{10} \frac{\Delta U_w}{\Delta U_{nw}} \quad (D.12b)$$

Współczynnik tłumienia zmian napięcia zasilania: iloraz (lub 20 logarytmów ilorazu) zmiany wartości symetrycznego dwubiegunowego napięcia zasilania ΔU_z i wywołanej nią zmiany wartości napięcia niezrównoważenia ΔU_{nz} przy niezmięionej wartości napięcia wyjściowego:

$$WTNZ = \frac{\Delta U_z}{\Delta U_{nz}} \quad (D.13a)$$

$$WTNZ \log = 20 \log_{10} \frac{\Delta U_z}{\Delta U_{nz}} \quad (D.13b)$$

Dryft temperaturowy napięcia niezrównoważenia: różnica między wartościami napięcia niezrównoważenia U_{nT2} dla temperatury T_2 i U_{nT1} dla temperatury T_1 odniesiona do różnicy tych temperatur:

$$\delta U_{nT} = \frac{U_{nT2} - U_{nT1}}{T_2 - T_1} = \frac{\Delta U_{nT}}{\Delta T} \quad (D.14)$$

Dryft czasowy napięcia niezrównoważenia: różnica między wartościami napięcia niezrównoważenia wyznaczona dla dwu czasów t_2 i t_1 odniesiona do przedziału czasu:

$$\delta U_{nT} = \frac{U_{nT2} - U_{nT1}}{t_2 - t_1} = \frac{\Delta U_{nT}}{\Delta t} \quad (D.15)$$

Dryft temperaturowy prądu polaryzacji: różnica między wartościami prądu polaryzacji I_{pT2} dla temperatury T_2 i I_{pT1} dla temperatury T_1 odniesiona do różnicy tych temperatur:

$$\delta I_{pT} = \frac{I_{pT2} - I_{pT1}}{T_2 - T_1} = \frac{\Delta I_{pT}}{\Delta T} \quad (D.16)$$

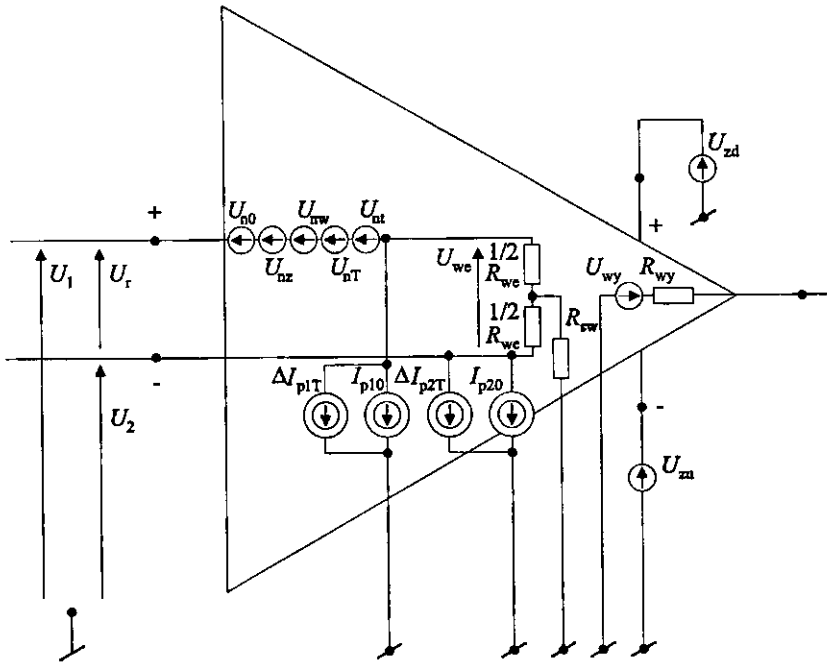
Dryft temperaturowy prądu niezrównoważenia: różnica między wartościami prądu niezrównoważenia I_{nT2} dla temperatury T_2 i I_{nT1} dla temperatury T_1 odniesiona do różnicy tych temperatur:

$$\delta I_{nT} = \frac{I_{nT2} - I_{nT1}}{T_2 - T_1} = \frac{\Delta I_{nT}}{\Delta T} \quad (D.17)$$

Odpowiednio do opisu wzmacniacza oraz podanych wyżej określeń jego parametrów schemat układu zastępczego wzmacniacza podaje rys. D.1 [34].

Omawiając schemat podany na rys. D.1, należy zwrócić uwagę, że układ zastępczy wzmacniacza można traktować jako układ liniowy przy spełnieniu następujących warunków:

- dla danych napięć zasilających dodatniego U_{zd} oraz ujemnego U_{zm} napięcie wspólne U_w mieści się w gwarantowanym zakresie napięć wejściowych
- napięcie wyjściowe U_{wy} mieści się w gwarantowanym zakresie napięć wyjściowych
- obciążenie wyjścia wzmacniacza nie przekracza wartości dopuszczalnej.



Rys. D.1. Schemat zastępczy wzmacniacza

Współczesne wzmacniacze monolityczne są tak projektowane, że mają następujące właściwości:

- poszczególne składowe źródła napięć niezrównoważenia $U_{n0}, \dots, \Delta U_{nt}$ są bardzo małe w stosunku do przetwarzanych sygnałów napięciowych
- prądy polaryzacji I_{p1} i I_{p2} są bardzo małe w stosunku do przetwarzanych sygnałów prądowych
- rezystancje dla sygnału wspólnego R_{sw} oraz rezystancja wejściowa R_{we} są bardzo duże, a więc prądy w tych rezystancjach mogą być pomijalne
- rezystancja wyjściowa R_{wy} jest bardzo mała, a więc spadek napięcia na tej rezystancji może być pomijalny
- wzmacnienie napięciowe k_U ma bardzo dużą wartość, a napięcie wejściowe U_{we} ma wartość bardzo małą, zwykle pomijalną.

Parametrem dominującym w układzie wzmacniacza decydującym o jego pracy jest sterowane źródło napięcia wyjściowego, którego wartość jest proporcjonalna do napięcia U_{we} , a współczynnikiem proporcjonalności jest wzmacnienie napięciowe (D.11) wg zależności:

$$U_{wy} = k_U U_{we} \quad (D.18)$$

Biorąc pod uwagę to, co zostało podane wyżej, można w pierwszym przybliżeniu zakładać, że sygnał wyjściowy wzmacniacza U_{wy} przyjmuje wartości wy-

nikające z parametrów obwodu zewnętrznego ujemnego sprzężenia zwrotnego i obwodu sterowania wzmacniacza.

Jednak przy realizacji dokładnych elektronicznych układów pomiarowych i układów przetwarzania sygnałów, wyżej podane przybliżenie nie może być stosowane. Należy uwzględnić poszczególne parametry wzmacniacza, które zostały odwzorowane: źródłami napięć, źródłami prądów oraz rezystancjami podanymi na schemacie zastępczym na rys. D.1.

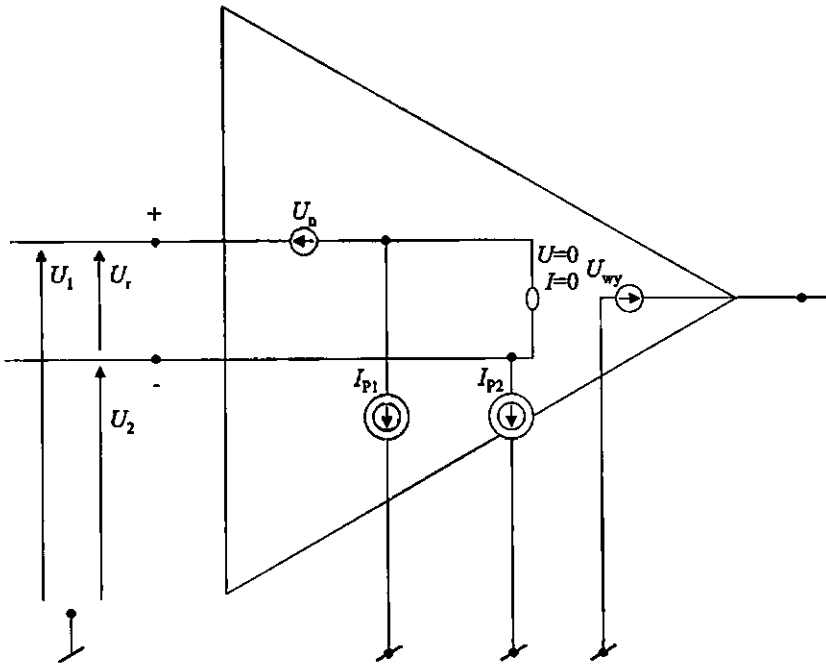
Analizując szczegółowe wartości poszczególnych parametrów różnych, stosowanych powszechnie wzmacniaczy monolitycznych, można wprowadzić pewne istotne uproszczenia schematu zastępczego wzmacniacza, które znacznie ułatwią analizę układów ze wzmacniaczami.

Rezystancja wyjściowa wzmacniaczy wynosi zwykle kilkadziesiąt omów i tak: rezystancja wyjściowa wzmacniacza $\mu A741C$ wynosi 75Ω , a wzmacniacza OP-07C – 60Ω . Oznacza to, że przy obciążeniu prądem do 5 mA napięcie na tej rezystancji nie przekracza $0,4 \text{ V}$, a to stanowi tylko 3% pełnego zakresu napięć wyjściowych ($\pm 13 \text{ V}$). Przyjęcie założenia upraszczającego, że rezystancja wyjściowa jest równa zero, może być zrównoważone założeniem, że wzmocnienie napięciowe jest mniejsze o ok. 3% . Ponieważ wzmocnienia te mają wartości bardzo duże, np. dla $\mu A741C$ ok. $1,5 \cdot 10^5 \text{ V/V}$, a dla OP-07C ok. $1 \cdot 10^6 \text{ V/V}$, to przyjęcie zmniejszonych o 3% wartości tych wzmocnień pozwoli w dalszym ciągu uważać, że są one bardzo duże ($1,45 \cdot 10^5 \text{ V/V}$ oraz $0,97 \cdot 10^6 \text{ V/V}$).

Rezystancja dla napięcia wspólnego wzmacniaczy jest bardzo duża i przykładowo dla wzmacniacza $\mu A741C$ wynosi $0,5 \text{ G}\Omega$, a dla wzmacniacza OP-07C wynosi $30 \text{ G}\Omega$. Są to wartości rezystancji o cztery rzędy wielkości wyższe, niż wartości rezystancji rezystorów stosowanych w układach wzmacniaczy (praktycznie do $100 \text{ k}\Omega$). Z tego też powodu rezystancję dla napięcia wspólnego można uznać za pomijalną (przerwa) w stosunku do innych w układzie. Dzięki takiemu założeniu na schemacie zastępczym wzmacniacza znika połączenie wewnętrzne między obwodem wejścia wzmacniacza (końcówki „+” i „-”), a wspólnym punktem zasilania (brak rezystancji R_{sw}).

Trzecie kolejne uproszczenie schematu wzmacniacza wynika z założenia, że jego wzmocnienie napięciowe jest nieskończenie duże. Zasadność przyjęcia takiego założenia wynika z właściwości aktualnie produkowanych wzmacniaczy, dla których wzmocnienie to nie jest mniejsze niż 10^5 V/V . Dla typowych układów wzmacniających, o poziomach sygnałów napięciowych $0..10 \text{ V}$, nieuwzględnienie skończonej wartości wzmocnienia napięciowego może być powodem błędu obliczenia dokładności wzmocnienia układu rzędu $0,001 \%$, więc jest to błąd praktycznie pomijalny.

W wyniku wprowadzenia opisanych wyżej trzech uproszczeń uzyskuje się uproszczony schemat zastępczy wzmacniacza monolitycznego podany na rys. D.2. Wejście wzmacniacza w wyniku przyjętego uproszczenia ma właściwości dwójnika osobliwego – nulatora (dla dowolnego stanu napięcie $U = 0$ oraz prąd $I = 0$), toteż na tym schemacie użyto symbolu nulatora.



Rys. D.2. Uproszczony schemat zastępczy wzmacniacza

Na schemacie podanym na rys. D.2 zamiast kilku szeregowych źródeł napięć nierównoważenia narysowano jedno źródło, które zastępuje poszczególne źródła składowe podane na rys. D.1. Należy jednak zwrócić uwagę, że uproszczony schemat zastępczy wzmacniacza monolitycznego podany na rys. D.2 ma ograniczony zakres stosowania. Daje on bardzo dobre wyniki przy analizie właściwości statycznych układów elektronicznych ze wzmacniaczami monolitycznymi. Schematu tego na pewno nie można stosować przy badaniu stabilności dynamicznej układów ze wzmacniaczami, gdyż stabilność dynamiczna zależy od charakterystyk częstotliwościowych wzmacnienia.

DODATEK 2

Wielkości i czynniki wpływające na parametry wzmacniaczy monolitycznych

Następujące ważniejsze wielkości i czynniki wpływają na parametry wzmacniaczy monolitycznych:

- napięcie wspólne U_w
- napięcie zasilania U_z
- temperatura otoczenia T
- przedział czasu t pracy wzmacniacza i wynikający z tego dryft długoterminowy.

Wyżej wymienione wielkości i czynniki mają zauważalny wpływ na niektóre parametry wzmacniacza, tak jak to opisano w Dodatku 1, przytaczając określenia parametrów wzmacniacza, a parametry te są reprezentowane przez odpowiednie składowe źródła napięciowe lub źródła prądowe na schemacie zastępczym wzmacniacza podanym na rys. D.2.

Podane tam sumaryczne źródło U_n napięcia niezrównoważenia zawiera składowe określone zależnościami:

$$U_n = U_{n0} + \Delta U_{nz} + \Delta U_{nw} + \Delta U_{nT} + \Delta U_{nt} \quad (D.19)$$

gdzie: ΔU_{nz} – zmiana napięcia niezrównoważenia wywołana zmianą napięcia zasilania ΔU_z określona zależnością (D.13a)

ΔU_{nw} – zmiana napięcia niezrównoważenia wywołana zmianą napięcia wspólnego ΔU_w określona zależnością (D.12a)

ΔU_{nT} – zmiana napięcia niezrównoważenia wywołana zmianą temperatury otoczenia ΔT , określona zależnością (D.14)

ΔU_{nt} – zmiana napięcia niezrównoważenia zaobserwowana przy pracy długotrwałej wzmacniacza dla przedziału czasu Δt , określona zależnością (D.15)

U_{n0} – początkowa wartość napięcia niezrównoważenia wzmacniacza w warunkach odniesienia, przy których pozostałe składowe mają wartości pomijalne.

Podobnie podane na rys. D.2 źródła prądowe I_{p1} oraz I_{p2} prądów polaryzacji zawierają składowe określone zależnościami:

$$I_{p1} = I_{p10} + \Delta I_{p1T} \quad (D.20)$$

$$I_{p2} = I_{p20} + \Delta I_{p2T} \quad (D.21)$$

gdzie: ΔI_{p1T} oraz ΔI_{p2T} – zmiany odpowiednich prądów polaryzacji I_{p1} oraz I_{p2} spowodowane zmianą temperatury otoczenia o ΔT , określone zależnością (D.16)

I_{p10} oraz I_{p20} – początkowe wartości prądów polaryzacji w warunkach odniesienia, przy których pozostałe składowe mają wartości pomijalne.

Należy zwrócić uwagę na fakt, że według producentów wzmacniaczy monolitycznych inne potencjalnie możliwe składowe zmian prądów polaryzacji są pomijalne i nie są specyfikowane.

Należy również zwrócić uwagę na to, że w niektórych układach wzmacniaczy monolitycznych błędy przetwarzania sygnałów zależą bezpośrednio od zmian prądu niezrównoważenia I_n określonego wzorem (D.5) jako różnica prądów polaryzacji $I_n = I_{p1} - I_{p2}$.

Dla takich układów prąd niezrównoważenia można wyrazić wzorem:

$$I_n = I_{n0} + \Delta I_{nT} \quad (D.22)$$

gdzie: ΔI_{nT} – zmiana prądu niezrównoważenia spowodowana zmianą temperatury otoczenia o ΔT , określona zależnością (D.17)

I_{n0} – początkowa wartość prądu niezrównoważenia w warunkach odniesienia, przy których pozostałe składowe mają wartości pomijalne.

Należy tu odnotować fakt, że producenci wzmacniaczy monolitycznych na ogół nie specyfikują innych składowych zmian prądów niezrównoważenia wzmacniaczy.

DODATEK 3

Przegląd parametrów wybranych typów wzmacniaczy monolitycznych

Spotkać można w literaturze [21] podział wzmacniaczy na grupy, przyjmujący za podstawę pewne charakterystyczne właściwości wzmacniaczy, z których wynikają różne rodzaje zastosowań. Wyróżnić można trzy charakterystyczne grupy:

- wzmacniacze o małych prądach wejściowych, np. μA 740 firmy Fairchild, ICL8007 firmy Intersil, LF 155A firmy National Semiconductor, SFC 2301A firmy Sescosem
- wzmacniacze o małym poborze mocy zasilania, np. μA 735 oraz μA 776 firmy Fairchild, MC1776 firmy Motorola, SFC 2776 firmy Sescosem
- wzmacniacze o małych dryftach napięcia wejściowego, np. μA 725 firmy Fairchild, Mono OP-07 firmy Precision Monolithics, OP07A firmy Linear Technology, AD OP07A firmy Analog Devices, OPA27A i OPA177E firmy Burr Brown.

Wzmacniacze o małych prądach wejściowych są przeznaczone do układów wzmacniających, na wejściach których występują rezystory o dużych rezystancjach – rzędu $10^6 \Omega$. Wzmacniacze te zawierają stopnie wejściowe zbudowane z tranzystorów FET lub z par tranzystorów bipolarnych npn, pnp o układzie superbeta, charakteryzują je wartości prądu niezrównoważenia od pojedynczych pikoamperów do kilkuset pikoamperów. Wzmacniacze zawierające w stopniach wejściowych tranzystory FET cechuje szerokie pasmo przenoszenia i duża maksymalna szybkość narastania sygnału wyjściowego, np. $6 \text{ V}/\mu\text{s}$ dla wzmacniacza μA 740 lub $5 \text{ V}/\mu\text{s}$ dla wzmacniacza LF 155A. Jednak zasadniczą ich wadą są duże wartości dryftu napięcia niezrównoważenia, np. $5 \mu\text{V}/^\circ\text{C}$ dla wzmacniacza LF 155A, lub znacznie większe dla μA 740, dla którego jest to parametr niespecyfikowany przez producenta.

Wzmacniacze o małym poborze mocy zasilania [21] są stosowane najczęściej w przypadku urządzeń zasilanych bateryjnie, a więc pożądanym parametrem jest możliwość stosowania niskich napięć zasilających. Minimalizacja mocy wydzielanej w układzie scalonym daje dodatkowe korzyści w postaci szybko zanikających stanów przejściowych po załączeniu zasilania układu w wyniku zminimalizowania efektu nagrzewania własnego.

Pierwszym popularnym wzmacniaczem tego typu był wzmacniacz μA 735, który został zastąpiony przez układ μA 776 będący tzw. wzmacniaczem programowanym. Wyprowadzony na zewnątrz rezystor umożliwia zmianę tzw. prądu programującego I_{SET} , co powoduje zmianę poboru mocy układu i zmiany punktu pracy stopni wzmocnienia tego wzmacniacza. Przy małych wartościach prądu I_{SET} układ pracuje jako mikromocowy, co wiąże się również z bardzo małymi prądami polaryzacji i niezrównoważenia, ale występuje mała szybkość działania (niskie pasmo) i ograniczenie prądu wyjściowego. Przy dużych wartościach prądu I_{SET} praca układu jest podobna do pracy klasycznych wzmacniaczy uniwersalnych, np. μA 741.

Szczególnymi zaletami układu μA 776 jest dopuszczalny szeroki zakres napięć zasilania od $\pm 1,5 \text{ V}$ do $\pm 15 \text{ V}$ i wewnętrzna kompensacja częstotliwościowa

zapewniająca stabilną pracę przy dowolnych dopuszczalnych wartościach prądu programującego. Stosując skrajnie mały prąd programujący $0,1 \mu\text{A}$, można użyć układu wzmacniającego o poborze mocy poniżej 1 mW , a więc praktycznie nieobciążający baterii zasilającej.

Grupa wzmacniaczy o małych dryftach wejściowego napięcia niezrównoważenia: temperaturowych mniejszych od $1 \mu\text{V}/^\circ\text{C}$ i długoterminowych mniejszych od $10 \mu\text{V}/1000 \text{ h}$ nie jest liczna. Występują w niej układy scalone produkowane na podstawie najlepszych osiągnięć technologicznych wykorzystywanych w produkcji układów monolitycznych.

Są to wzmacniacze przeznaczone m.in. do dokładnych przetworników sygnałów analogowych o niskich poziomach, np. z czujników pomiarowych, takich jak termometry rezystancyjne oraz termoelementy, gdzie ważnym wymaganiami jest mały wpływ zmian warunków pracy (temperatury otoczenia czy napięcia zasilania) oraz gdzie jest wymagana możliwość długotrwałej pracy w sposób ciągły, bez potrzeby wzorcowania układów pomiarowych.

Pierwszym w tej grupie był wzmacniacz $\mu\text{A} 725$ firmy Fairchild, który oprócz małego dryftu temperaturowego napięcia niezrównoważenia specyfikowanego o wartości $0,6 \mu\text{V}/^\circ\text{C}$ miał duże wzmocnienie napięciowe 10^6 V/V oraz zapewniał małe dryfty długoterminowe niekumulacyjne przy ciągłej pracy długotrwałej poniżej $10 \mu\text{V}/1000 \text{ h}$.

Dużym osiągnięciem w dziedzinie produkcji wzmacniaczy było wypuszczenie na rynek przez amerykańską firmę Precision Monolithics wzmacniaczy najpierw Mono OP 05 oraz później Mono OP 07 o bardzo dobrych parametrach. Te monolityczne wzmacniacze scalone całkowicie wyparły monolityczne wzmacniacze czoperowe (np. typu HA2900 firmy Harris czy SN 62088 firmy Texas [21]) stosujące zasadę przetwarzania sygnałów stałych na zmienne.

Wzmacniacze czoperowe nie tylko były znacznie droższe, ale charakteryzowały je też znacznie wyższe poziomy szumów własnych.

W ślad za firmą Precision Monolithics monolityczne wzmacniacze nowej generacji oferują także i inne firmy:

- OP05A, OP07A Linear Technology Corporation
- AD-OP-07A Analog Devices
- OPA177E Burr Brown.

W tablicach D.1 oraz D.2 zestawiono wartości parametrów wybranych typów opisanych wyżej grup wzmacniaczy:

- pola A, B, C dotyczą wzmacniaczy o małych prądach wejściowych
- pole D dotyczy wzmacniacza o małym poborze mocy zasilania
- pola E, F, G, H dotyczą wzmacniaczy o małych dryftach wejściowego napięcia niezrównoważenia.

Tablica D.1. Wartości parametrów wybranych wzmacniaczy monolitycznych. Cz. 1

Producent	A	B	C	D	E	F	G	H
Typ wzmacniacza	Sescosem	Fairchild	National Semiconductor	Fairchild	Fairchild	Burr Brown	Analog Devices	Burr Brown
Prąd polaryzacji wejścia I_p	SFC2301A	μA 740	LF 155A	μA 776	μA 725	ORA27A	OP-07A	OPA177E
	70 250	0,1 0,2	0,050 0,050	15 50	42 100	11 40	0,7 2	0,5 1,5
Wejściowy prąd niezrównoważenia I_n	3 50	0,04 -	0,003 0,010	2 15	2 20	6 35	0,3 2	0,3 1
Wejściowe napięcie niezrównoważenia U_n	2.000 7.500	10.000 20.000	1.000 2.500	2.000 5.000	500 1.000	6 25	10 25	4 10
Rezystancja dla napięcia wspólnego R_{sw}	-	-	-	-	-	3	200	200
Rezystancja wejściowa R_{we}	2 0,5	1 -	1 -	5 -	1,5 -	- -	80 30	45 26
Rezystancja wyjściowa R_{wy}	-	75	-	1000	150	70	60	60
Wzmocnienie napięciowe k_U	160 10^3 25 10^3	1.000 10^3 50 10^3	200 10^3 50 10^3	400 10^3 100 10^3	3.000 10^3 1.000 10^3	2.000 10^3 1.000 10^3	5.000 10^3 3.000 10^3	12.000 10^3 5.000 10^3
Maksymalna szybkość narastania sygnału wyjściowego S	0,5 -	6 -	5 3	0,8 -	max. 30 min. 0,005	1,9 1,7	0,17 -	0,3 0,1

^{1/} dla prądu programowania $I_{str} = 15 \mu A$, napięcia zasilania $\pm 15 V$, temperatury $20^\circ C$

Tablica D.2. Wartości parametrów wybranych wzmacniaczy monolitycznych. Cz. 2

Producent	A	B	C	D	E	F	G	H
	Secosem	Fairchild	National Semicon- ductor	Fairchild	Fairchild	Burr Brown	Analog Devices	Burr Brown
Typ wzmacniacza	SFC2301A	μA 740	LF 155A	μA 776	μA 725	OPA27A	AD OP-07A	OPA177E
Współczynnik tłumienia napiecia	90 70	80 64	100 85	90 70	120 110	128 114	126 110	140 130
wspólnego WTNW log								
Współczynnik tłumienia zmian napiecia zasilania WTNZ log	96 70	83 70	100 85	92 76	114 100	134 100	110 100	125 120
Dryft temperaturowy napiecia niezrównoważenia δU_{st}	6 30	- -	3 5	3 -	0,6 ^{2/} 5	0,2 0,6	0,2 0,6	0,03 0,1
Dryft długoczasowy napiecia niezrównoważenia δU_{nr}	- -	- -	- -	60 $\mu V/500$ h -	10 $\mu V/1000$ h -	0,2 $\mu V/720$ h 1 $\mu V/720$ h	0,2 $\mu V/720$ h 1 $\mu V/720$ h	0,2 $\mu V/720$ h 2 $\mu V/720$ h
Dryft temperaturowy prądu polaryzacji δI_{pr}	- -	- -	0,001 -	0,1 -	0,3 -	0,04 -	0,008 0,025	0,008 0,025
Dryft temperaturowy prądu niezrównoważenia δI_{nr}	0,01 0,3	- -	- -	0,05 -	0,035 0,150	0,1 -	0,005 0,025	0,0015 0,025
Napiecia zasilania $\pm U_z$	± 5 ± 18	± 15 ± 22	± 5 ± 20	$\pm 1,5$ ± 15	± 5 ± 20	± 4 ± 18	± 3 ± 18	± 3 ± 18
Pobór prądu zasilania I_z	1,8 3	4,2 5,2	2 4	- 0,170	80 mW 105 mW	3,2 -	3 4	1,3 2

^{1/} dla prądu programowania $I_{spr} = 15 \mu A$, napiecia zasilania ± 15 V, temperatury 20 °C

^{2/} po wyzerowaniu napiecia niezrównoważenia

^{3/} pobór moey w mW