

Testowanie mikroprocesorowych urządzeń pomiarowo-sterujących

Piotr Mróz*

Podczas testowania dokładności mikroprocesorowych urządzeń pomiarowo-sterujących oprócz dokładności testu ważny jest czas jego wykonywania. W celu skrócenia czasu testowania stosuje się różne metody. Jedną z nich jest zastosowanie nowej metody testowania, opracowanej i nazwanej przez autora, metodą pośrednią niepełną. W pracy przedstawiono dwie odmiany metody pośredniej niepełnej oraz wyniki badań symulacyjnych czasów testowania urządzeń metodą bezpośrednią, metodą pośrednią niepełną zewnętrzną i metodą pośrednią niepełną wewnętrzną.

Testing accuracy of microprocessors measuring-control devices. Paper shows the method by the author called a indirect incomplete method, used for testing accuracy of microcontrollers' measuring-control devices, and contain the comparison of the results of simulations testing device time by direct method, indirect incomplete internal method and indirect incomplete external method.

Wprowadzenie

Strukturę mikroprocesorowego urządzenia pomiarowo-sterującego przedstawiono na rys. 1 [1]. W urządzeniu tym można wyróżnić trzy tory przetwarzania sygnałów: tor X-Y, X-Z i C-Y. Tor X-Y obejmuje: układ wejść analogowych WE, wejściowy przetwornik cyfrowo-cyfrowy WEP, układ przetwarzania danych PD, wyjściowy przetwornik cyfrowo-cyfrowy WYP i układ wyjść analogowych WY. Tor X-Z obejmuje: układ wejść analogowych WE, wejściowy przetwornik cyfrowo-cyfrowy WEP i interfejs danych wyjściowych IWY. Tor C-Y obejmuje: Interfejs danych wejściowych IWE, wyjściowy przetwornik cyfrowo-cyfrowy WYP i układ wyjść analogowych WY.

Do testowania mikroprocesorowych urządzeń pomiarowo-sterujących stosuje się różne metody. Na rys. 2. przedstawiono system testujący urządzenie z wykorzystaniem, najczęściej stosowanej, metody bezpośredniej. Polega ona na zadaniu przez operatora nastawy β na wejście źródła sygnałów kontrolnych Z i na wejście przetwornika o znamionowej charakterystyce przetwarzania PZ. Po upływie czasu niezbędnego na ustalenie się sygnału wyjściowego Y testowanego urządzenia, wykonuje się jego pomiar miernikiem M. Błąd urządzenia ε wyznacza się jako różnicę wartości sygnału zmierzonego λ i wartości znamionowej sygnału wyjściowego ψ . Na podstawie wartości błędu ε sprawdza się, czy urządzenie spełnia kryterium testu

$$\varepsilon_{dDOP} \leq \varepsilon \leq \varepsilon_{gDOP} \quad (1)$$

w którym:

ε_{dDOP} – dolna wartość błędu dopuszczalnego

ε_{gDOP} – górna wartość błędu dopuszczalnego

ε – błąd urządzenia.

Na czas testowania urządzenia główny wpływ mają właściwości dynamiczne źródła sygnałów kontrolnych testowanego urządzenia oraz miernika. Jednym ze sposobów skrócenia czasu testowania urządzenia jest modyfikacja właściwości dynamicznych testowanego urządzenia.

Metoda pośrednia niepełna

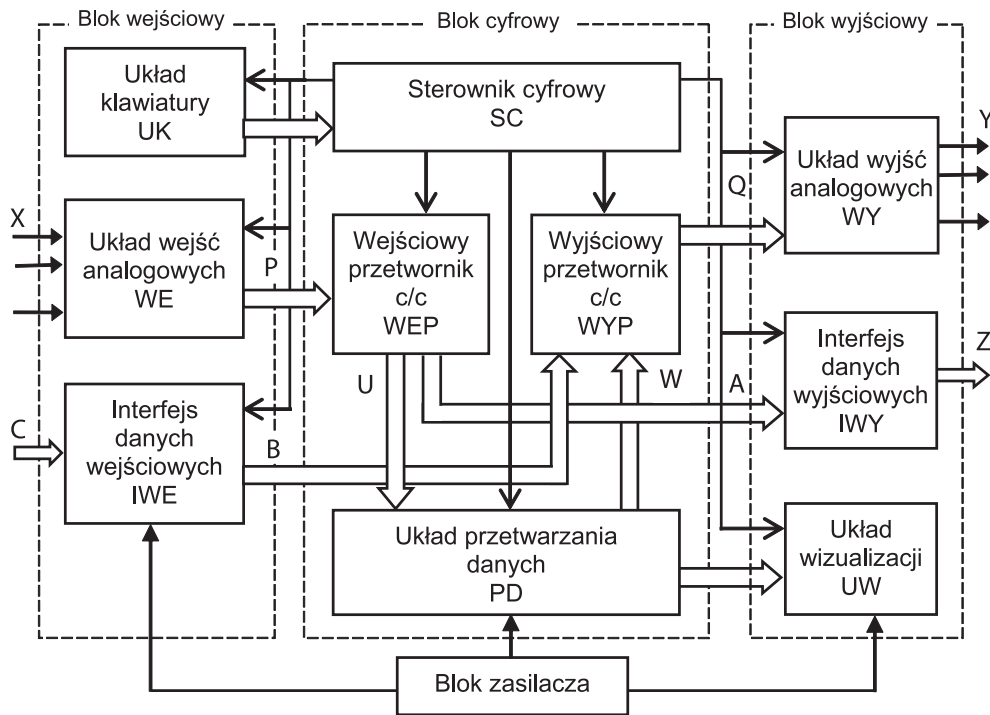
Metoda pośrednia niepełna polega na modyfikacji charakterystyki przetwarzania urządzenia [2] w taki sposób, aby na czas testowania była pomijana charakterystyka przetwarzania jego układu przetwarzania danych PD, ponieważ założono, że błędy tego układu są pomijalnie małe w porównaniu z błędami innych układów urządzenia.

W zależności od sposobu modyfikacji charakterystyki przetwarzania urządzenia podczas testowania rozróżnia się metodę pośrednią niepełną wewnętrzną i metodę pośrednią niepełną zewnętrzną.

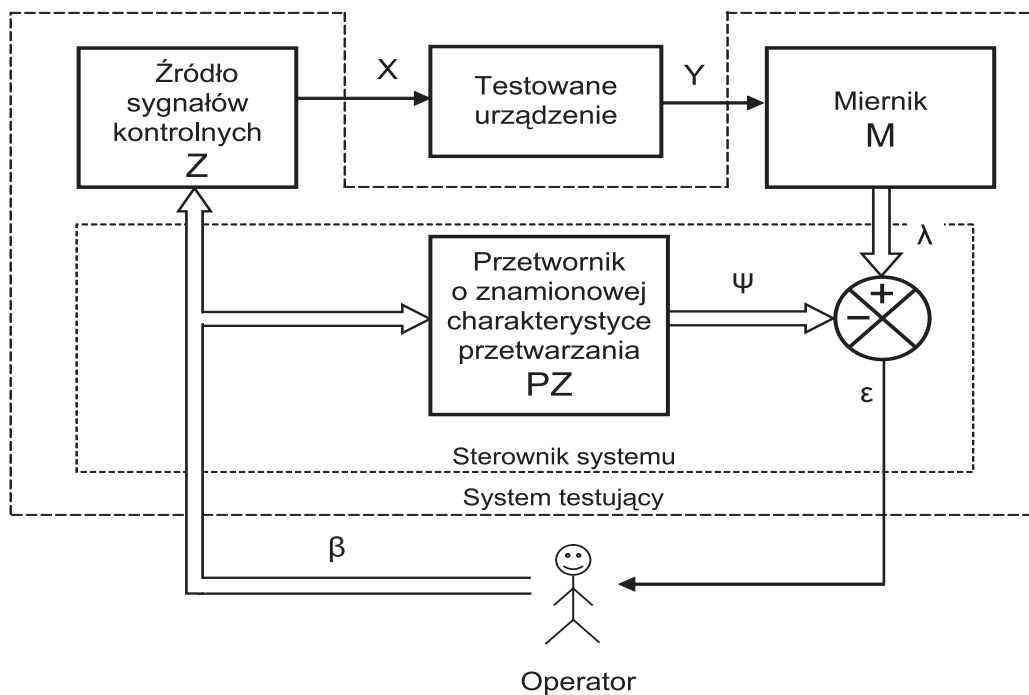
Metoda pośrednia niepełna wewnętrzną

W metodzie pośredniej niepełnej wewnętrznej modyfikacja polega na programowej modyfikacji charak-

* Dr inż. Piotr Mróz – Uniwersytet Zielonogórski, Instytut Informatyki i Elektroniki



Rys. 1. Struktura mikroprocesorowego urządzenia pomiarowo-sterującego



Rys. 2. System testujący urządzenie z wykorzystaniem metody bezpośredniej

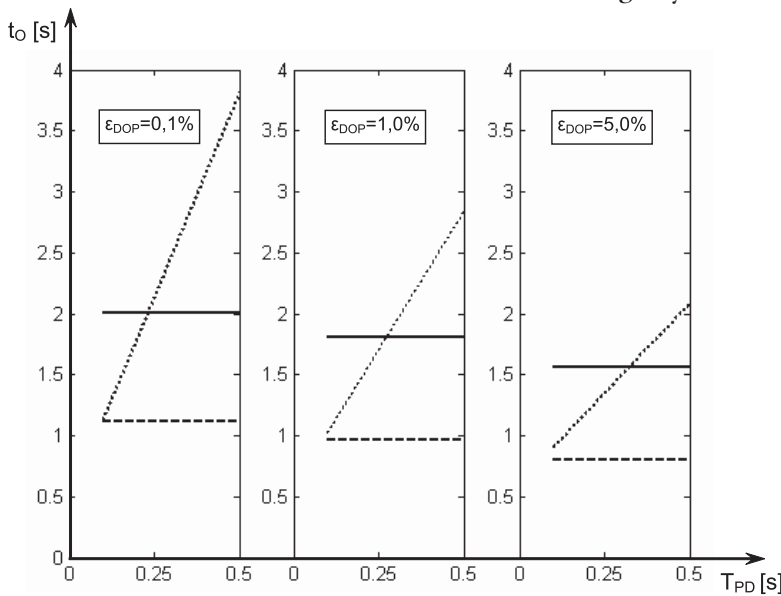
terystyki przetwarzania układu przetwarzania danych PD urządzenia (rys. 1), zastępując aktualną funkcję przetwarzania funkcją liniową. Następnie wyznacza się błąd ϵ_{XY} toru X-Y urządzenia metodą bezpośrednią. Jeżeli spełniona jest przedstawiona nierówność, to mówimy, że obiekt spełnia kryterium testu

$$\epsilon_{XYdDOP} \leq \epsilon_{XY} \leq \epsilon_{XYgDOP} \quad (2)$$

w którym:

- ϵ_{XYdDOP} – dolna wartość błędu dopuszczalnego
- ϵ_{XYgDOP} – górna wartość błędu dopuszczalnego
- ϵ_{XY} – błąd urządzenia.

Różnica między testowaniem obiektu metodą bezpośrednią a metodą pośrednią niepełną wewnętrzną, polega na pominięciu stałych czasowych układu przetwarzania danych, co umożliwi skrócenie czasu testowania urządzenia.



Rys. 3. Czasy testowania urządzenia w zależności od wartości stałej czasowej układu przetwarzania danych dla różnych wartości błędu dopuszczalnego ϵ_{DOP} , oraz różnych metod testowania: - metoda bezpośrednia, — - metoda pośrednia niepełna zewnętrzna, - - - metoda pośrednia niepełna wewnętrzną.

Metoda pośrednia niepełna zewnętrzna

W metodzie pośredniej niepełnej zewnętrznej modyfikacja polega na programowym rozłączeniu wejściowego przetwornika cyfrowo-cyfrowego WEP i wyjściowego przetwornika cyfrowo-cyfrowego WYP od układu przetwarzania danych PD (rys. 1). Następnie wyznaczone są oddzielnie błędy ϵ_{XZ} toru X-Z i ϵ_{CY} toru C-Y urządzenia metodą bezpośrednią. Jeżeli spełnione są przedstawione nierówności, wtedy mówimy, że obiekt spełnia kryterium testu

$$\begin{cases} \epsilon_{XZdDOP} \leq \epsilon_{XZ} \leq \epsilon_{XZgDOP} \\ \epsilon_{CYdDOP} \leq \epsilon_{CY} \leq \epsilon_{CYgDOP} \end{cases} \quad (3)$$

w którym:

- ϵ_{XZdDOP} – dolna wartość błędu dopuszczalnego układu wejść analogowych
- ϵ_{XZgDOP} – górna wartość błędu dopuszczalnego układu wejść analogowych
- ϵ_{CYdDOP} – dolna wartość błędu dopuszczalnego układu wyjść analogowych
- ϵ_{CYgDOP} – górna wartość błędu dopuszczalnego układu wyjść analogowych
- ϵ_{XZ} – błąd układu wejść analogowych
- ϵ_{CY} – błąd układu wyjść analogowych.

Podobnie jak przy stosowaniu metody pośredniej niepełnej wewnętrznej, pomijane jest testowanie układu przetwarzania danych PD urządzenia, co umożliwia skrócenie czasu testowania urządzenia. Dodatkową zaletą stosowania metody pośredniej niepełnej zewnętrznej jest informacja, czy ewentualne przekroczenie wartości błędu dopuszczalnego ϵ_{DOP} nastąpiło w układzie wejść analogowych WE, czy w układzie wyjść analogowych WY.

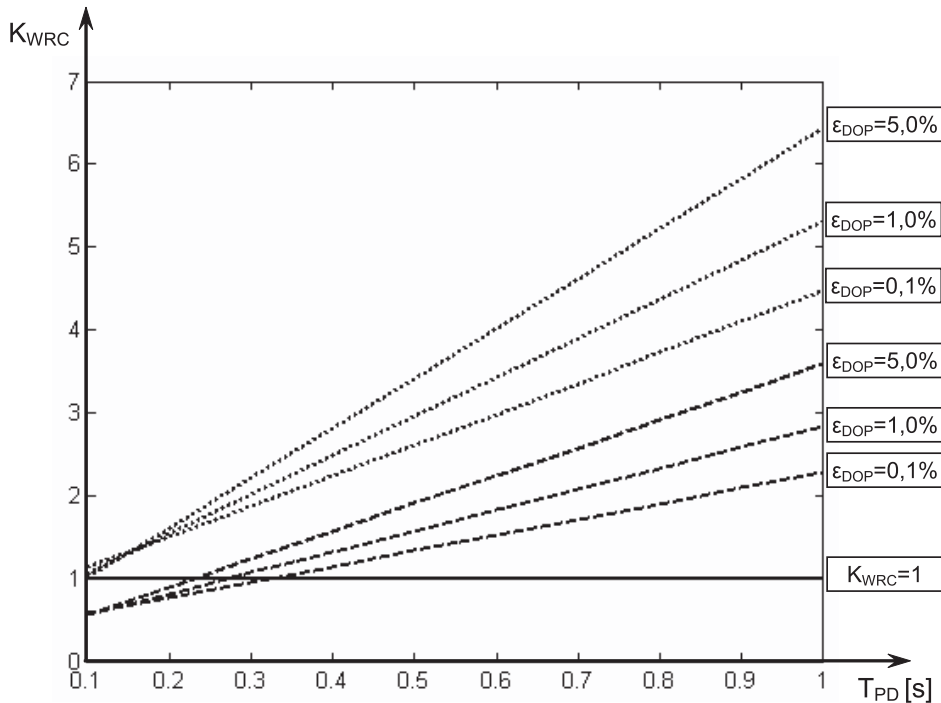
Ocena skuteczności metod testowania

Badania czasów testowania opracowanych modeli systemów testujących urządzenie metodą bezpośrednią, metodą pośrednią niepełną wewnętrzną i metodą pośrednią niepełną zewnętrzną, dla różnych wartości stałej czasowej układu przetwarzania danych PD oraz różnych wartości błędu dopuszczalnego ϵ_{DOP} testowanego urządzenia, przeprowadzono metodą symulacji komputerowej, z wykorzystaniem programu MathLab [3, 4] z nakładką Simulink [5]. Przykładowe wyniki badań przedstawiono na rys. 3. Z wykresów wynika, że ze wzrostem wartości błędu dopuszczalnego ϵ_{DOP} , skraca się czas testowania urządzenia. Czasy testowania

urządzenia metodą pośrednią niepełną wewnętrzną i metodą pośrednią niepełną zewnętrzną nie zależą od stałej czasowej układu przetwarzania danych PD urządzenia, zaś w metodzie bezpośredniej czas testowania rośnie wraz ze wzrostem wartości stałej czasowej T_{PD} układu przetwarzania danych PD urządzenia.

W celu określenia skuteczności metody pośredniej niepełnej wprowadzono współczynnik redukcji czasu odpowiedzi K_{WRC} , będący miarą skuteczności metody pośredniej niepełnej. Wyznacza się go na podstawie zależności

$$K_{WRC} = \frac{t_{0B}}{t_{0PN}} = \frac{t_{0B}}{t_{XZ} + t_{CY}} \quad (4)$$



Rys. 4. Współczynnik redukcji czasu odpowiedzi w zależności od wartości stałej czasowej układu przetwarzania danych dla różnych wartości błędów dopuszczalnych ε_{DOP} , dla metody pośredniej niepełnej zewnętrznej - — — —, oraz metody pośredniej niepełnej wewnętrznej - ······.

w której:

- K_{WRC} - współczynnik redukcji czasu odpowiedzi
- t_{OB} - czas testowania obiektu metodą bezpośrednią
- t_{OPN} - czas testowania obiektu metodą pośrednią niepełną
- t_{XZ} - czas testowania toru X-Z obiektu metodą pośrednią niepełną
- t_{CY} - czas testowania toru C-Y obiektu metodą pośrednią niepełną.

Jeżeli wartość współczynnika redukcji czasu odpowiedzi K_{WRC} jest mniejsza od 1, to korzystniejsze jest stosowanie metody bezpośredniej. W przeciwnym razie korzystniejsze jest stosowanie metody pośredniej niepełnej.

Na rys. 4. przedstawiono wykres współczynnika redukcji czasu odpowiedzi w zależności od wartości stałej czasowej T_{PD} układu przetwarzania danych urządzenia, dla różnych wartości błędów dopuszczalnych ε_{DOP} , dla metody pośredniej niepełnej zewnętrznej i metody pośredniej niepełnej wewnętrznej. Wykresy współczynnika redukcji czasu testowania są liniowo rosnące. Można zauważyć, że wykres współczynnika redukcji czasu odpowiedzi dla metody pośredniej niepełnej wewnętrznej ma wartości większe od 1. Oznacza to, że do testowania tego urządzenia korzystniejsze jest stosowa-

nie metody pośredniej niepełnej wewnętrznej. Przy testowaniu urządzenia metodą pośrednią niepełną zewnętrzną, wykres współczynnika redukcji czasu odpowiedzi K_{WRC} przecina wartość 1 dla określonej wartości stałej czasowej T_{PD} układu przetwarzania danych PD urządzenia. Oznacza to, że poniżej tej wartości korzystniejsze jest stosowanie metody pośredniej a w przeciwnym przypadku korzystniejsze jest stosowanie metody pośredniej niepełnej zewnętrznej.

Podsumowanie

Przeprowadzone badania czasów testowania dokładności mikroprocesorowych urządzeń pomiarowo-

sterujących wykazały, że stosowanie, opracowanej przez autora, metody pośredniej niepełnej, umożliwiła skrócenie czasu testowania urządzenia w szerokim zakresie zmian wartości stałej czasowej T_{PD} układu przetwarzania danych PD urządzenia. Dodatkowo stosowanie metody pośredniej niepełnej wewnętrznej umożliwiła większe skrócenie czasu testowania urządzenia, w porównaniu z czasem jego testowania metodą pośrednią niepełną zewnętrzną.

Bibliografia

- [1] Mróz P.: Algorytmy pracy systemów testujących mikroprocesorowe urządzenia kontrolno-pomiarowe. Rozprawa doktorska. WEIT UZ, Zielona Góra, 2002.
- [2] Mróz P.: Sposób sprawdzania poprawności działania urządzeń mikroprocesorowych; Patent nr 181599. Urząd Patentowy RP, Warszawa, 2001.
- [3] Zalewski A., Cegiela R.: Matlab - obliczenia numeryczne i ich zastosowania; Wydawnictwo Nakom. Poznań, 1997.
- [4] Brzózka J., Dorobczyński L.: Programowanie w Matlab; Wydawnictwo MIKOM, Warszawa, 1998.
- [5] Osowski S.: Modelowanie układów dynamicznych z zastosowaniem języka SIMULINK (wydanie 2); Oficyna Wydawnicza Politechniki Warszawskiej, Warszawa, 1999.