

PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW
MERA-PIAP

Al. Jerozolimskie 202

02-222 Warszawa

Telefon 23-70-81

Ośrodek Automatyki Elektrycznej

Zespół Budowy Cyfrowych Urządzeń Systemowych

Główny wykonawca

Wykonawcy mgr inż. Cz. Godzisz, mgr inż. M. Nawrot
mgr inż. R. Kaczmarek, techn. B. Drażus

Konsultant mgr inż. M. Słodczyk, mgr inż. K. Stefański

Nr zlecenia

9463

etap 1.

BE 10
Badania zakłócalności i podwyższenie
poziomu odporności kasety INTELDIGIT-
-PROWAY z ośmioma prototypami pakietów.
Badania zasilacza MZ-21.
Określenie poziomu odporności.

Zleceniodawca praca własna

Pracę rozpoczęto dnia 85.04.01

zakończono dnia 85.06.25

Kierownik Zespołu

Z-ca Dyr .d/s
Automatyki

Kierownik Ośrodka

dr inż. A. Syrczyński

dr inż. T. Gałązka

prof. dr inż. T. Missala

Praca zawiera:

Rozdzielnik - ilość egz:

stron

Egz. 1 BOINTE

rysunków 11

Egz. 2 OAE

fotografii

Egz. 3 OAE

tabel 11

Egz. 4

tablic 1

Egz. 5

załączników

Egz. 6

Nr rejestr. 5439

UWAGA: Nie udostępniać do wglądu.

Analiza deskryptorowa AUTOMATYKA I POMIARY PRZEMYSŁOWE.
URZĄDZENIA INTEL DIGIT-PROWAY:
KOMPATYBILNOŚĆ ELEKTROMAGNETYCZNA +
+ BADANIA ZAKŁÓCALNOŚCI.

Analiza dokumentacyjna

Sprawozdanie zawiera wyniki badań zakłócalności ośmiu prototypowych pakietów INTEL DIGIT-PROWAY umieszczonych w kasecie z wielowarstwową magistralą kasety i zasilaczem MZ-21. Określono poziom odporności na zakłócenia od strony: sieci zasilającej, wejść/wyjść interfejsowych; dla zakłóceń: impulsowych nanosekundowych i dużej energii, zakłóceń ciągłych o częstotliwości sieci, dynamicznych zmian napięcia sieci. We wnioskach zaproponowano zakres prac podwyższenia odporności urządzeń.

Tytuły poprzednich sprawozdań

1. Badanie zakłócalności czterech pakietów przetwarzania danych MIR-PROWAY.
Sprawozdanie MERA-PIAP nr rej. 5165, 1983.
2. PN/M projekt Automatyka i pomiary przemysłowe. Kompatybilność elektromagnetyczna urządzeń, Ogólne wymagania i badania.
3. Tymczasowe dokumentacje techniczno-ruchowe sprawozdania MERA-PIAP nr rej.:

Pakiet MM80 /jednostka centralna 8-bitowa/	5038
Pakiet ML30 /pamięć danych/	5041
Pakiet ML40 /pamięć programu/	5044
Pakiet MW30 /pakiet kontroli/	5047
Pakiet MA11 /przetwornik a/c/	5028
Pakiet MA01 /komutator stykowy/	5031
Pakiet MC01 /wejście dwustanowe/	5027
Pakiet MC21 /wyjścia dwustanowe/	5032
4. Zasilacz wielowyjściowy MZ-21
DTR ZD ZDEMP Gliwice.
5. Symulatory zakłóceń
NSG202 + NSG200 firmy Schaffner
SED-2 MERA-PIAP
SZS-2 MERA-PIAP
GZI-50 MERA-PIAP /model/.

UKD

Spis treści

1. Wstęp
2. Badania zasilacza MZ-21
 - 2.1. Zakłócalność dla zakłóceń impulsowych nanosekundowych dużej energii
 - 2.2. Odporność na zaniki napięcia sieci
 - 2.3. Stany przejściowe na wyjściach przy włączaniu i wyłączaniu
 - 2.4. Udarowy prąd włączania zasilacza
 - 2.5. Wnioski
3. Badania pakietów w kasecie INTEL DIGIT-PROWAY
 - 3.1. Badana konfiguracja urządzeń
 - 3.2. Wykorzystywane programy testujące
 - 3.3. Sposób badania
 - 3.4. Wyniki badań
 - 3.5. Uwagi konstrukcyjne
 - 3.6. Wnioski.

Spis rysunków

- Rys. 1. Układ pomiarowy dla badania zakłócalności impulsowej zasilacza.
- Rys. 2. Napięcia wyjściowe przy wyłączaniu napięcia sieci.
- Rys. 3. Napięcia wyjściowe przy włączaniu napięcia sieci.
- Rys. 4. Napięcia wyjściowe zasilacza przy wyłączaniu i włączaniu sygnałem OFF/ON.
- Rys. 5. Napięcie wyjściowe 5VB przy wyłączaniu i włączaniu sygnałem OFF/ON.
- Rys. 6. Prąd włączania /a/ i prąd ustalony /b/ w obwodzie sieciowym zasilacza.
- Rys. 7. Układ i konstrukcja obciążenia zasilacza wielowyjściowego.
- Rys. 8. Konfiguracja badanych urządzeń i umieszczenie pakietów w kasie.
- Rys. 9. Klamra pojemnościowa dla metody symulacji SE11.
- Rys. 10. Generator zakłóceń ciągłych o częstotliwości sieci napięciowych i prądowych.
- Rys. 11. Układy pomiarowe dla metod symulacji SE11 i SM30, SM50 dla kabli interfejsowych.

Tabele pomiarów: 2.1; 2.2, 3.4.1, 3.4.2, 3.4.3,
3.4.4, 3.4.5, 3.4.6, 3.4.7,
3.4.8, 3.4.9.

1. Wstęp

Sprawozdanie zawiera wyniki badań zakłócalności ośmiu prototypowych pakietów INTELDIGIT-PROWAY [2] umieszczonych w kasecie z wielowarstwową drukowaną magistralą kasety i zasilanych z zasilacza wielowyjściowego MZ-21 [3].

OKreślono poziomy odporności urządzeń od strony zasilania sieciowego kasety oraz od strony obwodów interfejsowych zewnętrznych pakietów. Odporność pomiarzono dla: zakłóceń impulsowych nanosekundowych i dużej energii, zakłóceń ciągłych o częstotliwości sieci, dynamicznych zmian napięcia sieci zasilającej, wyładowań elektryczności statycznej ESD.

Badania przeprowadzono w warunkach i metodami określonymi w projekcie normy PN/M "Automatyka i pomiary przemysłowe. Kompatybilność elektromagnetyczna urządzeń. Ogólne wymagania i badania". [2].

W sprawozdaniu oprócz wniosków dotyczących zagadnień KEM umieszczono wnioski i uwagi dotyczące konstrukcji badanych urządzeń.

W badaniach wykorzystywano posiadane symulatory [4] oraz urządzenia pomiarowe omówione w p. 3.3. Badania zakłócalności dla sygnałów impulsowych nanosekundowych przeprowadzono zastępczym sygnałem zakłócającym 5/100ns. Zmiana ta wynikła z braku zalecanego w normie [2] generatora sygnału 5/50ns.

2. Badania zasilacza MZ-21

Badania wykonano dla zasilacza typ MZ-21 nr fabr.0323 prod. ZD EMP. Zasilacz składa się z trzech typowych zasilaczy i z układu zabezpieczenia umieszczonych w panelu konstrukcyjnym. Zaciski wejściowe i wyjściowe umieszczono w lewej części płyty czołowej. Zasilacz jest wykonany w I klasie ochronności. Napięcie wyjściowe i zdolność obciążenia wyjść jest następująca $U_{01} = +5V/40A$, $U_{02} = +12V/5A$, $U_{03} = -5V/4A$, $U_{04} = +24V/10A$, $U_{05} = +5VB/3A$ /baterijne/.

W czasie badań wszystkie wyjścia zasilacza były obciążone obciążeniem rezystancyjnym /rys.7/.

Badania przeprowadzono przy nominalnym obciążeniu wszystkich wyjść oraz przy obciążeniu wyjścia 12V nominalnym i minimalnym /10%/.

Na stanowisku badawczym zasilacz umieszczono na wysokości 0,1m nad uziemioną płytą ziemi odniesienia.

Zakres badań obejmował określenie poziomów zakłócalności /odporności/ dla zakłóceń impulsowych nanosekundowych i dużej energii, zaników napięcia sieci oraz obserwacji stanów przejściowych w obwodzie sieciowym i na wyjściach przy włączaniu i wyłączaniu zasilacza.

2.1. Zakłócalność dla zakłóceń impulsowych nanosekundowych i dużej energii.

Badania przeprowadzono w układzie pomiarowym ~~X~~ pokazanym na rys.1, dla zakłóceń impulsowych nanosekundowych 5/100ns /symulator NSG 222/ przy symulacji zakłóceń niesymetrycznych metodą SN11 oraz dla impulsów dużej energii /0,5J/ 0,2/50µs /generator GZI-50/ przy symulacji zakłóceń symetrycznych i niesymetrycznych metodami SN30 i SS30. Oznaczenia metod symulacji są zgodne z projektem PN/M dotyczącej kompatybilności elektromagnetycznej urządzeń automatyki i pomiarów. Jako kryterium zakłócenia przyjęto poziom zakłóceń symetrycznych występujących na wyjściach uruchamiający układ pułapki. Pułapka reaguje na zakłócenia impulsowe, dla wejścia 0dB charakterystyka pułapki jest zbliżona do charakterystyki bramki TTL, dla wejścia 20dB poziom reagowania jest odpowiednio wyższy. Pomiar polegał na określeniu poziomu zakłóceń w obwodzie sieciowym przy którym występuje zadziałanie pułapki. Wyniki pomiarów przy zakłóceniach impulsowych nanosekundowych podaje Tabela 2.1. W tabeli podano wyniki pomiarów dla zbocza impulsu zakłócającego 5ns, 1.5ns, 35ns dla obu polaryzacji impulsów i czułości pułapki 0dB i 20dB. Pomiar nie wykazały różnic w poziomie odporności przy zmianie obciążenia wyjścia zasilacza +12V.

Dla zakłóceń impulsowych dużej energii zadziałanie pułapki o czułości 0dB wystąpiło przy następujących amplitudach:
dla zakłóceń niesymetrycznych SN30:

+12V	- 880V
-5V	- 900V
+5VB	- 880V

pozostałe wyjścia nie wystąpiły zadziałania pułapki przy maksymalnej amplitudzie GZI-50, 1000V

dla zakłóceń symetrycznych SS30 nie wystąpiły zadziałania pułapki przy maksymalnych amplitudach GZI-50.

2.2. Odporność na zaniki napięcia sieci.

Badania przeprowadzono metodą symulacji SS70 przy zastosowaniu symulatora SZS-2. Napięcia wyjściowe zasilacza monitorowano oscyloskopem. Wartości napięć wyjściowych uznano za poprawne jeżeli mieszczą się w tolerancji $\pm 5\%U_n$.

W tabeli 2.2 zestawiono wyniki pomiarów przy napięciu zasilania przed zanikiem 220V $/U_n/$ i 187V $/-15\%U_n/$. Szczegółowe wyniki pomiarowe omówiono również w p.2.3.

Dodatkowo pomierzono statyczny próg napięcia zasilania przy którym następuje wyłączenie zasilacza. Stwierdzono, że przy nominalnym obciążeniu wyjść zasilacz pracuje poprawnie do wartości napięcia zasilania 156V $/0,71U_n/$.

2.3. Stany przejściowe na wyjściach przy włączaniu i wyłączaniu.

Na podstawie obserwacji oscyloskopowej wyjść zasilacza określono przebiegi napięć wyjściowych przy włączaniu i wyłączaniu napięcia sieci oraz przy wyłączaniu i włączaniu napięć wyjściowych sygnałem OFF/ON zasilacza.

Badania przeprowadzono przy nominalnym obciążeniu wyjść dla nominalnego i 10% obciążenia wyjścia 12V, oraz przy zasilaniu wejścia +B z zasilacza zewnętrznego. Włączanie i wyłączanie napięcia sieci realizowano symulatorem SZS-2 jak przy badaniach odporności. Wyniki obserwacji przedstawiono na rysunkach rys.2 do rys.5.

2.4. Udarowy prąd włączania zasilacza.

Pomiar prądu włączania zasilacza przy różnych kątach fazowych napięcia sieci wykonano przy pomocy symulatora SZS-2. Stwierdzono, że udarowy prąd włączania przy nominalnych obciążeniach osiąga amplitudę 56A przy kącie fazowym ok. 90° . Typowe przebiegi prądu w obwodzie sieciowym zasilacza przedstawiono na rys.6. Wartość szczytowa prądu w warunkach ustalonych osiąga wartość 20A.

2.5. Wnioski.

1. Jeżeli przyjąć, że zastosowana w badaniach pułapka zakłóceń impulsowych ma podobną charakterystykę zakłócalności co typowy układ TTL to można stwierdzić, że przy

4

zastosowaniu zasilacza MZ-21 można będzie osiągnąć poziom odporności układu na zakłócenia impulsowe sieciowe nanosekundowe 5/100nS ok. 270V /SN11/ dużej energii 0,5J 0,2/50µs ok.880V /SN30, SS30/.

2. Odporność zasilacza na krótkotrwałe zaniki wynosi odpowiednio 220V/0 36ms /SS70/, 187V/0 26ms /SS70/.
3. Zasilacz nie zapewnia ciągłości zasilania na wyjściu 5VB przy włączaniu i wyłączaniu zasilacza w obwodzie sieciowym jak i sygnałem OFF/ON. Przy wyłączaniu występuje zanik napięcia 5VB o trwającym ok.138ms. Przy włączaniu sygnałem ON występuje obniżenie napięcia ok. 1,5V trwające ok.15ms. Stany przejściowe na wyjściu 5VB zależą od wielkości obciążenia wyjścia 12V. Przy nominalnym obciążeniu wyjścia 12V występują obniżenia o wartości 3,5V trwające do 16ms, przy wyłączaniu i odpowiednio 1,5V 50ms przy włączaniu.
4. Przy zanikach napięcia sieci trwających dłużej od czasu trwania zasilacza lecz krótszych od 105ms występują stany trwałego wyłączenia zasilacza. Czasy zaników przy których obserwuje się powyższe zachowanie zasilacza zależą od stanu obciążenia wyjścia 12V.
5. Zastosowany w zasilaczu MZ21 układ zborny zabezpieczający obejmujący również wyjście obiektowego zasilania 24V powoduje wyłączenie zasilacza przy zwarciach i przeciążeniach zasilacza.
6. Wady zasilacza omówione we wnioskach 2,5,3...2,5,5 powinny być usunięte przez producenta zasilacza. W tym celu przekazano producentowi wyniki badań zasilacza /pismo OAE/312/85 z dn.1985.02.25/. Dodatkowo stanowisko PIAP wyjaśniono w notatce służbowej z dn.1985.03.19.

3. Badania pakietów w kasecie INTELDIGIT-PROWAY.

3.1. Badana konfiguracja urządzeń.

Konfigurację badanych urządzeń pokazano na rys.8. Zestaw urządzeń INTELDIGIT-PROWAY składał się z prototypów:

- zasilacza MZ-21 prod.ZD EMP
- ~~magistrali~~ konstrukcji mechanicznej kasety,
- magistrali kasety, wykonanej w technice druku wielowarstwowego, wyposażonej w złącza A i B jedynie dla stanowisk nieparzystych, z wykonanymi niestandardowymi połączeniami do stanowiska nr 19 przeznaczonego dla jednostki centralnej MM80 i stanowiska nr 1 przeznaczonego dla pakietu MW30,
- prostego pulpitu operatorskiego przyłączonego do złącza AiB, stanowiska nr 11, zawierającego przycisk RESET, lampki sygnalizacyjne BTMO, WAIT, LD, ALARM,
- pakietów: MM80 /02/, MW30 /03/, ML30 /02/, ML40 /02/, MC01 /-/, MC21 /wykonanie 24V/, MA01 /01/, MA11 /03/.

Zasilacz ~~umieszczono~~ nad kasetą na podkładkach izolujących.

Połączenia zasilacza z magistralą kasety i pakietem MW30 wykonano wiązkami przewodów poprowadzonych z lewej strony kasety. Obudowy zasilacza i kasety połączono elektrycznie wykorzystując przypadkowe śruby konstrukcji mechanicznej. Na stanowisku pomiarowym kasetę z zasilaczem usytuowano na wysokości 0,1m nad uziemioną płytą aluminiową, stanowiącą płaszczyznę ziemi odniesienia.

Urządzenia peryferyjne przyłączono do jednostki centralnej MM80. Do złącza C monitor ekranowy typ 7953 do złącza D czytnik CT2100, do złącza E dziurkarkę DT405S.

W początkowych badaniach wykorzystywano drukarkę DZM-180 z klawiaturą KSR. Ze względu na częste blokowanie drukarki spowodowane zakłóceniami w dalszych badaniach wykorzystywano monitor ekranowy. Urządzenia peryferyjne zasilano z obwodu sieciowego niezakłócanego. W trakcie badań odłączano kable interfejsowe DT i CT od MM80, w celu pomierzenia poziomów odporności bez wpływu tych interfejsów.

Do złącza D i E pakietu MW30 przyłączono sygnały z zasilacza i pulpitu operatorskiego.

3.2. Wykorzystywane programy testujące.

3.2.1. Test_SKOK

Program zawiera trzy puste instrukcje - NOP oraz instrukcję bezwarunkowego skoku do pierwszej instrukcji programu. Program zapisany jest w pamięci wewnętrznej od adresu 3000. Przyjęto następujące kryteria odporności: poprawne stany lampek BTMO, WAIT, ALARM, i SYST. sprawdzane w trakcie zakłóceń oraz po ich zakończeniu.

3.2.2. Test pamięci wewnętrznej TPW

Program zapisuje bajt informacji 55 do rejestru B. Następnie w pętli informacja z rejestru B wpisywana jest do komórki pamięci wewnętrznej RAM, czytana i porównywana z zawartością rejestru B. Jeżeli informacja przeczytana jest różna od informacji zapisanej wówczas zapalana jest lampka LDI. Przyjęto następujące kryteria odporności: poprawne stany lampek BTMO, WAIT, ALARM, SYST i LDI sprawdzane w trakcie zakłóceń oraz po ich zakończeniu.

3.2.2.a. Test pamięci wewnętrznej wersja 2 TPW /2/.

Program różni się od poprzedniego tym, że zapisuje i odczytuje kolejno komórki z obszaru pamięci RAM - 2K. Oprócz sygnału błędu - lampki LDI wprowadzono licznik błędów, który jest sprawdzany po zakończeniu programu.

3.2.3. Test sprawdzenia zawartości pamięci przy zatrzymanym procesorze. TSP

Program składa się z dwóch instrukcji:

- instrukcji zakazu przerwań
- instrukcji zatrzymania pracy procesora

Test przeprowadzono następująco:

- wyprowadzono zawartość 1K pamięci RAM na taśmę
- uruchomiono program zatrzymania procesora
- zakłócano urządzenie
- sprawdzono czy zmieniła się zawartość pamięci.

Przyjęto następujące kryteria odporności:

- po zakończeniu zakłóceń niezmienną zawartość pamięci.

3.2.4. Test pamięci zewnętrznej TPZ8 /przekazów 8-bitowych/

Program zapisuje dwa bajty zmiennej informacji z pary rejestrów B,C do dwóch komórek pamięci zewnętrzne RAM, następnie odczytuje zawartość tych dwóch komórek pamięci przesyła ją do rejestrów AiE i porównuje z zawartością rejestrów BiC. Jeśli informacje są równe zwiększany jest licznik błędów /osobny dla przekazów parzystych i nieparzystych/.

Przyjęto następujące kryteria odporności sprawdzane po zakończeniu zakłócenia:

- poprawne stany lampek BTMO, WAIT, SYST obserwowane również w trakcie zakłócenia,
- zerowy stan liczników błędów.

3.2.4.a. Test pamięci zewnętrznej TPZ8 /2/ /przekazów 8-bitowych /wersja 2/

Program różni się od poprzedniego tym, że działa w całym obszarze pamięci zewnętrznej RAM - 8K i zapisuje w pamięć adresy komórek w których nastąpiło przekłamanie informacji

3.2.5. Test pamięci zewnętrznej /przekazy 16-bitowe TPZ16.

Program zapisuje dwa bajty informacji zawartej w parze rejestrów DE do wybranej pary komórek pamięci zewnętrznej, czyta je i porównuje z wartością zapisaną /zawartością pary rejestrów DE/. Jeśli informacje nie są równe tzn. wystąpi błąd powiększany jest licznik błędów. Program działa w pętli, powiększając za każdym razem o 1 informację zawartą w rejestrach DE. Przyjęto następujące kryteria odporności sprawdzane po zakończeniu zakłócenia:

- poprawne stany lampek BTMO, WAIT, SYST obserwowane również w trakcie zakłócenia,
- zerowy stan licznika błędów.

3.2.6. Test interfejsu szeregowego TIS.

~~xxxxxxx~~ Program wysyła informację zawartą w rejestrze B na wyjście szeregowe, czyta informację. Jeśli informacja wysłana i odczytana jest różna tzn. wystąpił błąd to powiększany jest licznik błędów. Program działa w pętli powiększając za każdym razem o 1 informację wysyłaną /zawartą w rejestrze B/. *M*

Na początku program zatrzymuje się na 10 sek. aby operator odłączył kabel interfejsu szeregowego od pakietu MM80 i założył na to miejsce łączówkę o zwartych pinach /C2 z C3 i C12 z C11/. Przyjęto następujące kryteria odporności sprawdzane po zakończeniu zakłócenia:

- poprawne stany lampek BTMO, WAIT, SYST obserwowane również w trakcie zakłócenia,
- zerowy stan licznika błędów.

3.2.7. Test interfejsu równoległego TIR

Program wysyła informację zawartą w rejestrze B na wyjście równoległe /złącze E/ czyta informację z wejścia równoległego /złącze D/ i porównuje je. Jeżeli informacja wysłana i odczytana jest różna tzn. wystąpił błąd to powiększany jest licznik błędów. Program działa w pętli powiększając za każdym razem o 1 informację wysyланą /zawartą w rejestrze B/. Przed uruchomieniem programu należy złącze D i E pakietu MM80 połączyć kablem o specjalnym połączonych pinach /E12-D7, E11-D5, E10-D2, E9-D4, E8-D3, E7-D1, E6-D6-, E5-D8/. Kryteria zakłóceń takie same jak w teście interfejsu szeregowego.

3.2.8. Test przekazów statycznych TPS

Program zapisuje informację zawartą w parze rejestrów DE /FFFF lub 0000/ do pakietu MC21 czeka 1 sek. i odczytuje informację z pakietu MC01. Następnie porównuje informację wysłaną i odczytaną, jeśli są różne tzn. wystąpił błąd powiększany jest licznik błędów przekazu oraz sprawdza czy błąd wystąpił w pakiecie MC21, jeśli tak to powiększa także licznik błędów pakietu MC21.

Program pracuje w pętli.

Przyjęto następujące kryteria odporności:

- poprawne stany lampek pakietów MC01 i MC21
- poprawne stany lampek BTMO, WAIT, SYST
- zerowy stan liczników błędów sprawdzany po zakończeniu zakłócenia.

3.2.9. Test_przekazów_statycznych_i_dynamicznych_TPSD

Program przesyła zmienną informację do pakietu MC21, odczytuje informację z pakietu MCO1 i porównuje je, jeśli informacje są różne tzn. wystąpił błąd to powiększany jest licznik błędów. Równocześnie program sprawdza czy pakiet MCO1 zasygnalizował zbocze narastające lub opadające sygnału i porównuje z sygnałem wysłanym do pakietu MC21. W przypadku błędu powiększany jest licznik błędów. W czasie testowania nastawiono na pakiecie wszystkie zbocza opadające, wszystkie zbocza narastające, cztery zbocza opadające i cztery narastające. Program pracuje w pętli zmieniając za każdym razem wysłaną informację.

Kryteria odporności takie same jak dla TPS.

3.2.10. Test_przetwornika_analogowo-cyfrowego_TPA

Do pakietu MA11 doprowadzany jest niezmienny sygnał ze źródła sygnałów ADZ-201. Program zapisuje w pamięci największą i najmniejszą wartość przetworzonego sygnału oraz liczbę przetwarzań. Program działa w pętli.

Przyjęto następujące kryteria odporności:

- poprawne stany lampek BTMO, WAIT, SYST
- różnica między największą a najmniejszą wartością przetworzoną nie większa niż 1 bit.

3.2.11. Test_komutatora_TK

Wyjścia pakietu MA01 zostały podłączone do wejść pakietu MCO1. Program zmienia kolejne numery kanału, na który podawany jest sygnał. Z pakietu MCO1 odczytywany jest numer tego kanału: jeśli się nie zgadzają to powiększany jest licznik błędów. Program działa w pętli.

Przyjęto następujące kryteria odporności:

- poprawne stany lampek BTMO, WAIT, SYST
- poprawne stany lampek pakietów MA01 i MCO1
- zerowy stan licznika błędów.

- 3.2.12. Test przerw wewnętrznych TPP

Program co 1 sek. zwiększa licznik zegara o 1 i czeka na zgłoszenie przerwania. W przypadku zgłoszenia przerwania powiększa o 1 odpowiedni licznik. Program zawiera 3 liczniki przerw:

- licznik przerw sygn. PFIN
- licznik przerw od interfejsu szeregowego
- licznik przerw od czytnika i dziurkarki

Przyjęto następujące kryteria odporności:

- poprawne stany lampek BTMO, WAIT, SYST
- zerowe stan liczników
- wartość licznika zegara równa liczbie sekund czasu trwania programu.

3.3. Sposób badania.

Zakres badań obejmował badania zakłócalności urządzeń dla obwodów, sieciowego i interfejsowych zewnętrznych. Badania przeprowadzone metodami zalecanymi w projekcie PN/M [2] dla zakłóceń impulsowych nanosekundowych /grupa 01/, impulsowych dużej energii /grupa 03/, zakłóceń ciągłych sinusoidalnych o częstotliwości sieci /grupa 05/, dynamicznych zmian napięcia zasilania /grupa 07/, wyładowań elektryczności statycznej /grupa 08/. W tablicy 3.3 podano zestawienie urządzeń pomiarowych i urządzeń pomocniczych stosowanych w badaniach obwodów dla odpowiednich metod symulacji. Oznaczenia metod symulacji zgodne z projektem PN/M [2] za wyjątkiem oznaczenia cyfrowego metod symulacji dla zakłóceń impulsowych nanosekundowych. Różnica wynika z faktu stosowania w badaniach sygnału zakłócającego 5/100ns zamiast zalecanego w normie sygnału 5/50ns. Konieczność zastosowania zastępczego sygnału wynika z braku generatora impulsów 5/50ns. Punktem pomiarowym zakłócalności były: dla obwodu sieciowego wtyczka kabla przyłączeniowego zasilacza o długości 0,5m a dla obwodów interfejsowych złącza interfejsowe pakietów lub kabel interfejsowy. Źródłem sygnału roboczego dla wejścia analogowego było źródło sygnału ADZ-201 /MERA-PIAP/. Dla pozostałych interfejsów wykorzystywano odpowiednie komplementarne wejścia i wyjścia pakietów. Przyjęto minimalny czas badania, czas narażania zakłóceniami wynoszący 2 minuty. Odpowiada to narażeniu badanego obwodu 1500 impulsami i około 12 zanikami. Dla wyładowań ESD przyjęto dziesięć wyładowań inicjowanych z częstotliwością co 1s.

Tablica 3.3.

Obwód zakłócany	Generator symulator	Urządzenia sprzęgające	urządzenia pomocnicze oddzielające	Oznaczenia metody
<u>Sieciowy</u>	NSG-222	1nF	NSG 209C	SN 11
	GZI-50	1 μ F	1,5 mH	SN 30 SS 30
	SZS-2	-	-	SS 70
<u>interfejs</u>	NSG-222	-	kłama pojemn. rys.9	SE 11 /rys.11/
	NSG-222	0,1 μ F	-	SN 11
	GZI-50	1 μ F	-	SN 30
	GZI-50	przewód testowy 2 zw/m	-	SM 30 /rys.11/
	Generator rys.10	-	-	SM 50 /rys.11/
obudowa zasilacza MZ-21	SED-2	-	-	SE 80

3.4. Wyniki badań.

Pełny zbiór wyników pomiarów zawiera zeszyt badań KEM poz. 85.04.17. Wybrane wyniki, poziomu zakłócalności urządzeń dla różnych testów zestawiono w tabelach 3.4.1 do 3.4.9. Jeżeli w uwagach nie zaznaczono to przytoczone wyniki uzyskano przy odłączonych urządzeniach peryferyjnych CT i DT oraz przy odłączeniu w pakiecie MW30 układów od linii sygnałów PFIN, MPRO, RESET. Typowy układ tabeli zawiera następujące informacje:

kolumna 1. liczba porządkowa

kolumna 2. oznaczenie obwodu zakłócanego i stosowanej metody symulacji oraz uwagi dodatkowe

kolumna 3. pomierzony poziom zakłócalności, górna liczba oznacza poziom dla polaryzacji dodatniej impulsów, dolna dla polaryzacji ujemnej,

kolumna 4. dodatkowe informacje o objawach zakłóceń, liczby w nawiasach oznaczają poziom zakłócalności.

15

W tabelach wprowadzono dodatkowe oznaczenia skrótowe:

ZSK - zakłócanie obwodu sieciowego kasety

ZIP - zakłócanie obwodu interfejsowego

PPP - przerwanie pracy programu

rst - wystąpienie restartu systemowego

up - urządzenia peryferyjne

bup - bez urządzeń peryferyjnych, odłączone kable interfejsowe od pakietu MM80

bz - bez zmian w pakiecie MW30

stxx - oznaczenie stanowiska zajmowanego przez pakiet w kasecie

boz - bez objawów zakłóceń.

Pozostałe oznaczenia, są oznaczeniami systemowymi sygnałów lub pakietów.

3.5. Uwagi konstrukcyjne.

W trakcie badania i obsługi urządzeń systemu INTEL DIGIT-PROWAY zauważono niedociągnięcia konstrukcyjne, które autorzy sprawozdania sformułowali w postaci następujących uwag:

- 1/ Konstrukcja mechaniczna pakietu magistrali kasety i kasety nie zapewnia poprawnego złączenia złącz pakietu z złączami magistrali kasety. Operacja złączenia wymaga użycia dużych sił, które powodują znaczne wyboczenie płytki drukowanej pakietu i ugięcie płyty magistrali kasety. Duże odkształcenia płyt drukowanych mogą być przyczyną uszkodzeń druku, szczególnie uszkodzeń nie-trwałych, trudnowykrywalnych. Z danych katalogowych na złącza wynika, że siła złączania dwóch złącz 96 stykowych wynosi ok. 230N. Proponuje się po przeprowadzeniu analizy konstrukcji wprowadzić stosowne zmiany konstrukcyjne zapewniające obsłudze łatwe i pewne złączanie pakietu z magistralą i zapobiegające odkształceniom płyt drukowanych.

2. Wydaje się celowe i możliwe wprowadzenie standaryzacji systemowej dla złącz obiektowych pakietów w stopniu stosowanym w dotychczasowych urządzeniach PI. Wprowadzenie takiej standaryzacji ułatwia serwis, wykonanie dokumentacji, wykonanie przewodowania wewnętrznego zestawu w szafie.

W badanych pakietach występuje zróżnicowanie w zakresie: typów złącz /wtyk/gniazdo/, numerów wejść wyjść na złączach D, E, pinów złącza dla obwodów wejścia wyjścia.

Przykładowo na złączach D, E pakietów wyprowadzono:

MA 01 /G/ WY^D /G/ WEO...WE7^E

MA 11 - /G/ WE

MC 01 /G/ WE8...WE15 /G/ WEO...WE7

MC 21 /W/ WYO...WY7 /W/ WY8...WY15

Obwody wejściowe na złączach DiE pakietu MCO1 są wyprowadzone do różnych pinów, nie są jednakowe. Podobnie jest z wyprowadzeniem obwodów na złączu D komutatora MA01 i złączu E przetwornika MA11.

3. Proponuje się doprowadzić do zgodności z dokumentami IEC /IEC 550 i projektem T65 na interfejsy dla programowanych sterowników/ konfiguracje obwodów wejściowych i wyjściowych w pakietach dwustanowych. W obu dokumentach zaleca się:
- dla wejść, wspólny biegun wejść przyłączany do uziemianego bieguna zasilania,
 - dla wyjść, wspólny biegun obciążeń przyłączany do uziemianego bieguna zasilania, obciążenie włączane pomiędzy wyjście i biegun wspólny zasilania.
4. Proponuje się przeprowadzić analizę rozwiązań konstrukcyjnych na podstawie wykonanych projektów zestawów INTEL DIGIT-PROWAY. Analiza powinna dotyczyć:
- wzajemnego usytuowania pakietów w kasecie z listwami obiektowymi, tras kabli interfejsowych,
 - wzajemnego usytuowania zasilacza /zasilaczy/ i kaset, rozwiązania połączeń obwodów zasilania w tym obwodów z bardzo dużymi prądami,
 - rozwiązania obwodów uziemiających i obwodów ochronnych zestawu,
 - rozwiązania obwodów sieciowych tras tych obwodów i ich separacji od obwodów wewnętrznych,
- 17

3.6. Wnioski

1. Na podstawie analizy wyników pomiarów p.3.4 można określić następujące poziomy zakłócalności dla różnych funkcji, sygnałów lub urządzeń. Poniższe zestawienie wykonano dla pomiarów wykonanych z odłączonymi DT i CT od pakietu MM80.

1. Dla zakłóceń impulsowych nanosekundowych 5/100ns w obwodzie sieciowym kasety /metoda SN11/.

- | | | |
|--|------------------|------------------------------------|
| 1. Wykonywania zadań wewnętrznych MM80 | 820V | MM80 |
| 2. Przesyłu informacji interfejsem szeregowym | 1330V | "-" |
| 3. Przesyłu informacji interfejsem równoległym | 1380V | "-" |
| 4. Przechowywania informacji w komórce pamięci wew. RAM: | 1210V | "-" |
| 5. Wymiany informacji z komórkę pamięci zewnętrznej RAM | 700V | MM80+MW30
MK+ML30 |
| 6. j.w. z filtrem sieciowym FP250/4 | 1200V | "-" |
| 7. Sygnałów BTMO, WAIT,LD | 1080V
/700V// | MM80
MM80+MW30
MK+MC01+MC21/ |
| 8. Wydawania i przyjmowania informacji dwustanowej MC21-MC01 | 190V | MM80+MW30+MK+MC21+MC01 |
| 9. Poprawności wyboru i załączenia kanału komutatora MA01 | 1500V | MM80+MW30
MK+MA01+MC01 |
| 10. Przetwarzania informacji analogowej MA11 | 760V | MM80+MW30
MK+MA11 |

11. Układu przerwań na pakiecie MM80 MM80+MW30+MK

z układu 8251 - 870V
sygnału PFIN 1200V
linii INT 1380V

12. Dla sygnałów SYST. 820V MW30
ALARM 1080V

2. Dla zakłóceń impulsowych nanosekundowych 5/100ns w obwodach interfejsowych.

1. Przesyłu informacji interfejsem szeregowym 230V metoda SE11
2. Przesyłu informacji interfejsem równoległym 230V - " -
3. Wydawania i przyjmowania informacji dwustanowej MC21-MC01 <190V metoda SE11 i SN11 dla 24V
4. Przetwarzania informacji analogowej MA11 190V metoda SN11
700V metoda SE11.

3. Dla zakłóceń impulsowych dużej energii 0,5J /0,2/50µs napięcie 0,3/20µs prąd

1. W obwodzie sieciowym dla -wszystkich testów >1000V /SN30, SS30/
2. W obwodzie interfejsowym dla
 - przesyłu informacji interfejsem równoległym 210V /7A/ /SM30/ MM80
 - przetwarzania informacji analogowej z dokładnością 1,5% 200V /SN30/ MM80+MW30 MK+MA11
 - dla pozostałych interfejsów nie stwierdzono objawów zakłóceń. 1000V /SN30, SM30/

3. Dla zakłóceń ciągłych sinusoidalnych o częstotliwości sieci

w obwodach interfejsowych, przy metodzie symulacji SM50 nie stwierdzono objawów zakłóceń przy poziomie sygnału 50A.

Dla interfejsu analogowego nie wykonano pomiarów.

4. Dla zaników napięcia sieci

220V/0 trwających dłużej od 4 ms.

5. Dla wyładowań ESD bezpośrednich poniżej 1 kV.

2. Uzyskane wyniki świadczą o niskiej odporności badanych urządzeń szczególnie dla zakłóceń impulsowych nanosekundowych i zaników napięcia sieci. Pomierzona odporność urządzeń jest niższa od odporności uzyskiwanej w dotychczasowych rozwiązaniach urządzeń INTELDIGIT-PI, modelach urządzeń MIR-PROWAY, oraz od odporności wymaganej przez projekt normy [2]. Jedynie pomierzona poraż pierwszą zakłócalności dla pakietów analogowych i ESD nie może być porównywana z wynikami poprzednimi, ale jest ona niższa od wymagań normy [2].
3. Niska odporność urządzeń nie gwarantuje poprawnej pracy na obiektach przemysłowych. Konieczne jest przeprowadzenie weryfikacji rozwiązań konstrukcyjnych i podwyższenie odporności praktycznie dla wszystkich badanych urządzeń. Stwierdzenie to wynika z faktu, że przy zastosowaniu filtra sieciowego poziom odporności, przykładowo wymiany informacji z komórką pamięci zewnętrznej nie osiąga poziomu 1500V co zwykle uzyskiwano w rozwiązaniach poprzednich INTELDIGIT. Również, występujące objawy zakłócania się pakietu MM80 przy zanikach o czasie trwania krótszym od czasu trzymania zasilacza wymagają szczególnych badań współpracy zasilacza z urządzeniami kasety szczególnie z pakietem MW30.
4. Proponuje się aby poprawę podwyższenie odporności przeprowadzić etapami, według następującego zakresu i kolejności.
 1. Podwyższyć odporność podstawowych urządzeń systemowych obejmujących:
 - a/ zasilacz MZ21 i pakiet MW30
 - b/ magistrala kasety i pakiet MW30
 - c/ pakiet MM80
 - d/ pakiety ML30 i ML40 /po dodatkowych badaniach sprawdzających/.
 2. Podwyższyć odporność pakietów sprzężenia:
 - a/ pakietu MC01
 - b/ pakietu MC21 /po dodatkowych badaniach sprawdzających/
 - c/ pakietu MA11
 - d/ pakietu MA01 /po dodatkowych badaniach sprawdzających/.Podwyższenie odporności dotyczy głównie zakłóceń impulsowych nanosekundowych. Podwyższenie odporności na wyładowania ESD będzie możliwe do przeprowadzenia po badaniach urządzeń w typowej obudowie, szafie.

Warunkiem koniecznym do rozpoczęcia prac podwyższania odporności na zaniki napięcia sieci jest wykonanie poprawek błędnych rozwiązań układowych w zasilaczu MZ21 omówionych w p. 2.5.6.

5. Na podstawie wyników badania i zaobserwowanych objawów zakłóceń można wstępnie określić układy, fragmenty układów pakietów i urządzeń które powinny być poprawione.

Zasilacz MZ21. Po usunięciu błędów konstrukcyjnych, omówionych w p. 2.5.6 należy zwiększyć jego tłumienie dla zakłóceń impulsowych nanosekundowych przez separację obwodu sieciowego ze wspólnej wiązki wewnętrznej zasilacza.

Pakiet MW30. Układy współpracujące z zasilaczem, układ kontroli zasilania, układ przerwań i kontroli magistrali, układy polaryzacji i współpracujące z liniami magistrali kasyety, układ RESET.

Pakiet MM80. Układy związane z sygnałami BTMO, WAIT, LD, układ przerwań pakietu, układy interfejsów szeregowego i równoległego

Pakiety ML30 i ML40. Określenie układów wymagających wykonania poprawek będzie możliwe po ponownym sprawdzeniu zakłócalności, które należy wykonać po podwyższeniu odporności MZ21, MW30, MM80.

Pakiet MCO1. Układy rejestru dynamicznych zmian wejść statyczno-przerwaniowych. Dokładne określenie układów wymaga sprawdzenia odporności wejść bez współpracy z pakietem MC21.

Pakiet MC21. Określenie układów wymagających wykonania poprawek będzie możliwe po sprawdzeniu odporności pakietu wykonanym po podwyższeniu odporności podstawowych urządzeń MZ21, MW30, MM80.

Pakiet MA01. Określenie układów wymagających wykonania poprawek należy wykonać po sprawdzeniu odporności pakietu przy poprawionych urządzeniach MZ21, MW30, MM80.

Pakiet MA11. Układy wymagające wprowadzenia poprawek należy określić po szczegółowych badaniach i wykryciu mechanizmu sprzężenia zakłóceń z częścią cyfrową i częścią analogową pakietu.

Magistrala kasety. Wymaga sprawdzenia poprawności propagacji sygnałów po liniach, przesłuchów i odbić.

6. Proponuje się aby w dalszych opracowaniach urządzeń systemu INTEL DIGIT-PROWAY uwzględnić uwagi konstrukcyjne podane w p. 3.5.

Tabela 2.1. Wyniki badań odporności zasilacza na zakłócenia
impulsem o czasie trwania 100 ns

Wyjście zasilacza	Czas narastania impulsu zakłócającego [ns]	Poziom zakłócalności urządzenia w [V]			
		Tłumienie 0dB		Tłumienie 20 dB	
		polaryzacja impulsu		polaryzacja impulsu	
		+	-	+	-
+5V	5 ns	380	270	540	540
	15 ns	420	420	740	670
	35 ns	590	590	1250	1250
+12V	5 ns	450	270	540	540
	15 ns	510	420	760	740
	35 ns	730	520	>1250	1250
-5V	5 ns	450	270	540	540
	15 ns	510	420	880	760
	35 ns	670	520	>1250	>1250
+24V	5 ns	450	450	540	540
	15 ns	510	420	760	670
	35 ns	730	650	>1250	1250
+5V (Bat.)	5 ns	450	270	880	800
	15 ns	510	420	1150	1060
	35 ns	730	520	>1250	>1250

Tabela 3.4.1. Zakłócalność urządzeń przy testach SKOK

L.p.	Obwód zakłócany, metoda symulacji uwagi dodatkowe	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN 11) UP (CT DT, DZM) BZ	[V] +820 -820	PPP (870) ALARM (1080) SYST (1080) DZM (800)
2	ZSK (SN 11) BUP BZ	+820 -1500	
3	ZSK (SN 11) UP (ME)	+1080 -1080	PPP (1150) BTMO, WAIT, LD, RST (1080)
4	ZSK (SN 30, SS 30)	+>1000 ->1000	bez zakłóceń
5	ZSK (SS 70) BZ	220/0 4ms	

Tabela 3.4.2. Zakłócalność urządzeń przy testach TPW

L.p.	Obwód zakłócany, metoda symulacji uwagi dodatkowe	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN 11) UP (CT DT, DZM) BZ	[V] +820 -820	ALARM (1080) SYST LD (820) RST (820)
2	ZSK (SN 11) BUP BZ	+820 -1380	test zmodyfikowany - TPW(2)
3	ZSK (SN 11)	+1210 -1330	LD, SYST, PPP, RST BTMO, WAIT
4	ZSK (SN 30, SS 30)	+>1000 ->1000	bez zakłóceń
5	ZSK (SS 70)	220/0 4ms	

Tabela 3.4.3. Zakłócalność zawartości pamięci

Lp.	Obwód zakłócany, metoda symulacji uwagi dodatkowej	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN11)	[V] 1210	pamięć wewnętrzna MM80
2	ZSK (SN11) test TSP	>1500	j.w. przy wprowadz. HALT
3	ZSK (SN11) test TSP	>1500	j.w. dla pamięci zewnętrznej ML30 i ML40
4	ZSK (SN30,SS30) test TSP	>1000	bez objawów zakłóceń

Tabela 3.4.4 Zakłócalność wymiany informacji z pamięcią zewnętrzną

Lp.	Obwód zakłócany, metoda symulacji uwagi dodatkowej	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN11) test TPZ8 (8 bit jedna kom.)	[V] + 870 - 1080	str. 17
2	ZSK (SN11) test TPZ8 (8 bit jedna kom.)	+ 800 - 1380	str. 3
3	ZSK (SN11) test TPZ8 (8 bit jedna kom.)	+ 820 + 820	str. 9
4	ZSK (SN11) test TPZ8 (8 bit jedna kom.)	+ 700 - 1210	str. 21
5	ZSK (SN11) test TPZ8 (8 bit jedna kom.) z filtrem sieciowym	+ 1380 - 1500	str. 21
6	ZSK (SN11) test TPZ8(2) 8 bit obszar 8K	+ 760 - 1080	str. 9
7	ZSK (SN11) test TPZ8(2) 8 bit obszar 8K	+ 820 - 1210	str. 21
8	ZSK (SN11) test TPZ16 16 bit. jedna kom.	+ 820 + 1080	str. 9 E000
9	ZSK (SN11) test TPZ16	+ 820 - 820	str. 9 E998
10	ZSK (SN11) test TPZ16	+ 820 - 820	str. 17 E000
11	ZSK (SN11) test TPZ16	+ 1080 - 1210	str. 17 E998
12	ZSK (SN11) test TPZ16	+ 820 - 1260	str. 3 E000
<u>I</u>	<u>II</u>	<u>III</u>	<u>IV</u>

tabela 3.4.4. cd.

<u>I</u>	<u>II</u>	<u>III</u>	<u>IV</u>
13	ZSK (SN 11) test TPZ 16 16 bit jedna kom.	+1020 -1020	stn. 3 E998
14	ZSK (SN 11) test TPZ 16 16 bit jedna kom.	+780 -1300	stn 21 E000
15	ZSK (SN 11) test TPZ 16 16 bit jedna kom.	+ 820 - 1080	stn 21 E998
16	ZSK (SN 11) test TPZ 16 16 bit jedna kom. z filtrem szeregowym	+ 1330 - 1330	stn 21 E000
17	ZSK (SN 11) test TPZ 16 16 bit jedna kom. z filtrem szeregowym	+ 1020 - 1260	E998
18	ZSK (SN 30, 5530) test TPZ 28(9)	> 1000	stn 21 bez objawów zakłóceń
19	ZSK (SN 30, 5530) test TPZ 16	> 1000	stn 21 E000 bez objawów zakłóceń
20	ZSK (SN 30, 5530) test TPZ 16	> 1000	stn 21 E998 bez objawów zakłóceń

Tabela 3.4.5. Zakłócalność interfejsu szeregowego i równoległego przy testach TIS i TIR

L.p.	Obszary zakłócania, metoda symulacji uwzględnia dodatkowe	Rezerwa zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN 11) test TIS	[V] + 1380 - 1380	PPP (1380)
2.	ZIP (SE 11) test TIS	+ 230 - 230	
3	ZSK (SN 30, 5530) test TIS	+ 1000 - 1000	bez objawów zakłóceń
4	ZIP (SM 30) test TIS	+ 1000 - 1000	bez objawów zakłóceń
5	ZIP (SM 50) test TIS	50A	bez objawów zakłóceń
6	ZSK (SN 11) test TIR	+ 1500 - 1380	
7	ZIP (SE 11) test TIR	+ 230 - 230	
8	ZSK (SM 30) test TIR (5530)	+ 1000 - 1000	bez objawów zakłóceń 25
<u>I</u>	<u>II</u>	<u>III</u>	<u>IV</u>

tabela 3.4.5. cd.

<u>I</u>	<u>II</u>	<u>III</u>	<u>IV</u>
9	ZIP (SM30) test TIR	+ 530 - 210	
10	ZIP (SM50) test TIR	50A	bez objawów zakłóceń

Tabela 3.4.6. zakłócalność pakietów MC01; MC21 testy TPS; TPSD

Lp.	Obwód zakłócony, metoda symulacji uwagi dodatkowe	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN11) test TPS	[V] + 1080 - > 1500	vst
2	ZIP 24V (SN11) test TPS	+ 1500 - 1500	bez objawów zakłóceń
3	ZSK (SN30, 5530) test TPS	+ 1000 - 1000	bez objawów zakłóceń
4	ZIP 24V (SN30) test TPS	+ 1000 - 1000	bez objawów zakłóceń
5	ZSK (SN11) test TPSD	+ 300 - 230	złocza 1111/0000
6	ZSK (SN11) test TPSD	+ 300 - < 190	złocza 00000000
7	ZSK (SN11) test TPSD	+ 270 - 190	złocza 11111111
8	ZIP 24V (SN11) test TPSD	+ < 190 - < 190	złocza 1111/0000 0101 11111111
9	ZIP (SE11) test TPSD	+ < 190 - < 190	złocza 11111111 MC01 str 3 MC21 str 21
10	ZSK (SN30, 5530) test TPSD	+ 1000 - 1000	bez objawów zakłóceń
11	ZIP 24V (SN30) test TPSD	+ 1000 - 1000	bez objawów zakłóceń

Tabela 3.4.7 Zakłócalność poprawności zarządzania kanałem pakietu MAND przy testie TK

L.p.	Obszar zakłócany, metoda symulacji uwagi dodatkowej	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN11)	[V] + 1500 - 1500	up. (CTDT, ME)
2	ZSK (SN11)	> 1500	tylko z ME
3	ZSK (SN30, SS30)	+ 1000 - 1000	bez objawów zakłóceń.

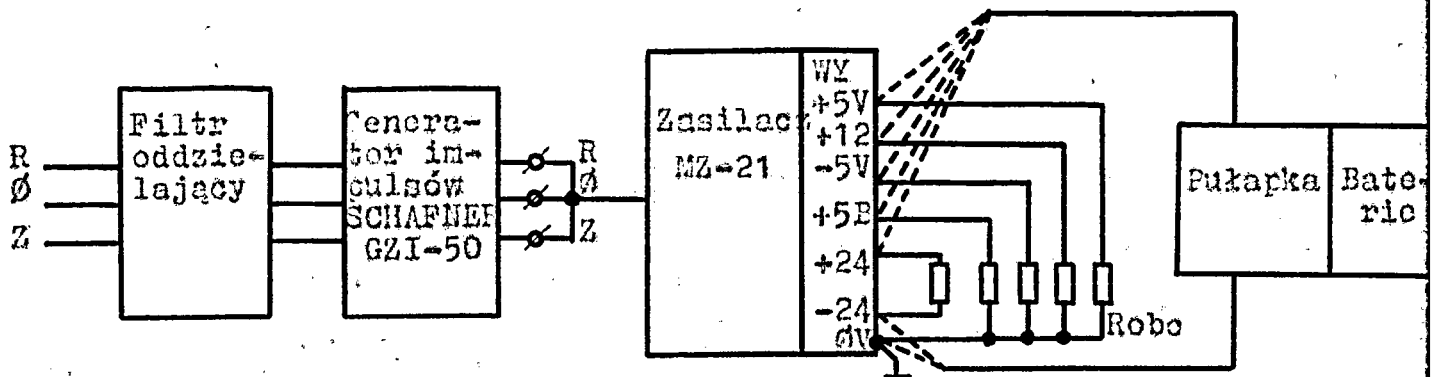
Tabela 3.4.8. Zakłócalność przetwarzanie pakietu MAMA przy testie TPA

L.p.	Obszar zakłócany, metoda symulacji uwagi dodatkowej	Poziom zakłócalności	Informacje o objawach zakłóceń
1	ZSK (SN11)	[V] + 870 - 760	wej. +
2	ZSK (SN11)	+ 870 - 760	wej. - (430V/15ns)
3	ZIP (SN11) WE+	+ 190 - 230	wej. +
4	ZIP (SN11) WE+	+ 540 - 820	wej. -
5	ZIP (SN11) WE-	+ 230 - 230	wej. +
6	ZIP (SN11) WE-	+ 190 - 230	wej. -
7	ZIP (SN11)	+ 870 - 800	sygnał +
8	ZIP (SN11)	+ 700 - 770	sygnał -
9	ZSK (SN30, SS30)	+ 1000 - 1000	bez zakłóceń dla obu sygnatów
10	ZIP WE+ (SN30)	200V	błąd > 1,5%

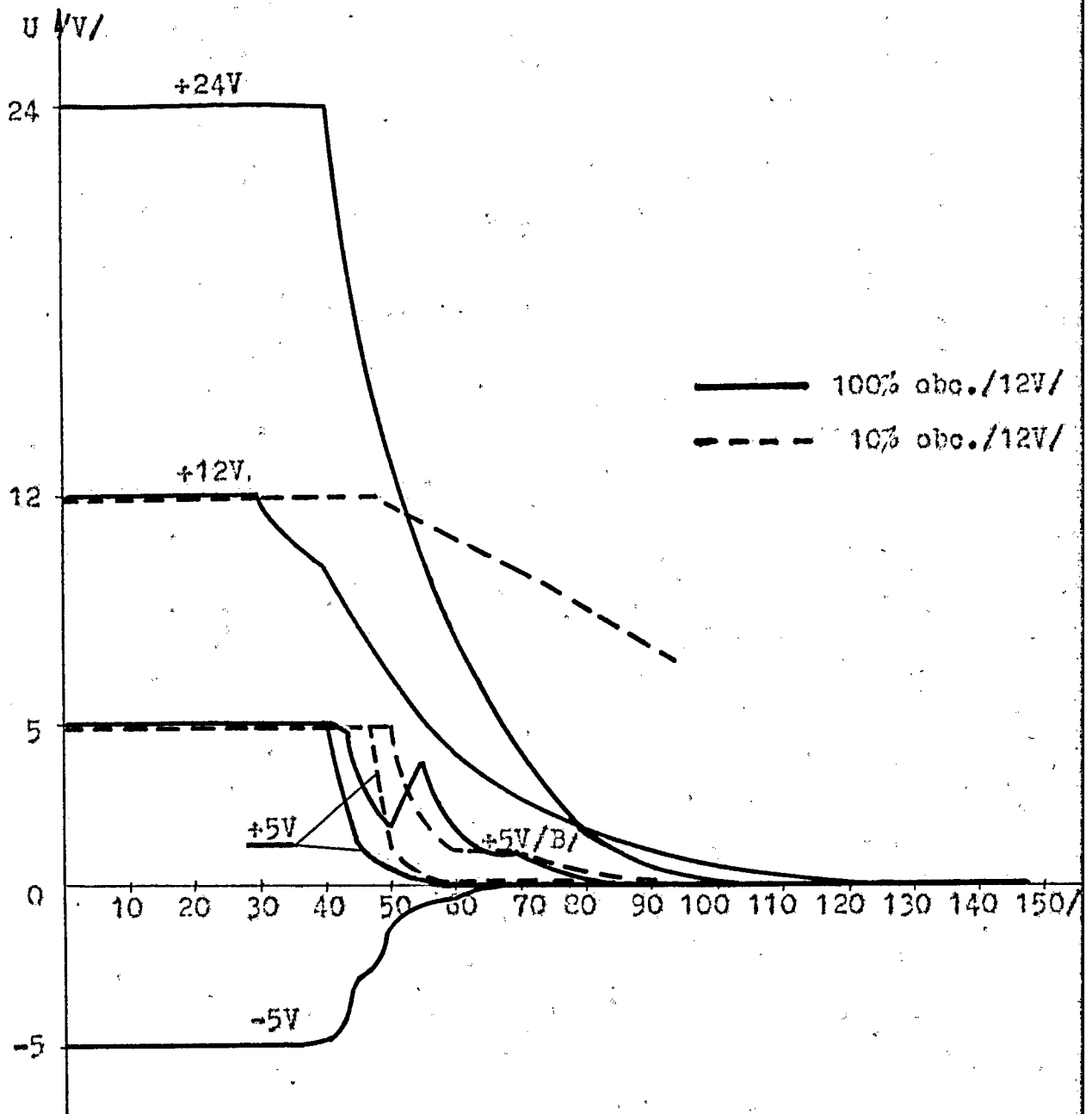
Tabela 3.4.9. Zakłócalność urządzeń przy testie przewisów wewnętrznych TPP

L.p.	Obszar zakłócany, metoda symulacji uwagi dodatkowej	Poziom zakłócalności	Informacje o objawach zakłócalności
1	ZSK (SN11)	[V] + 1080 - 870	PFIN(1215) Limi INT (1380) ukł 8251 (1080) PFIN(1215) ukł 8252 (870) limi 18T (1380)

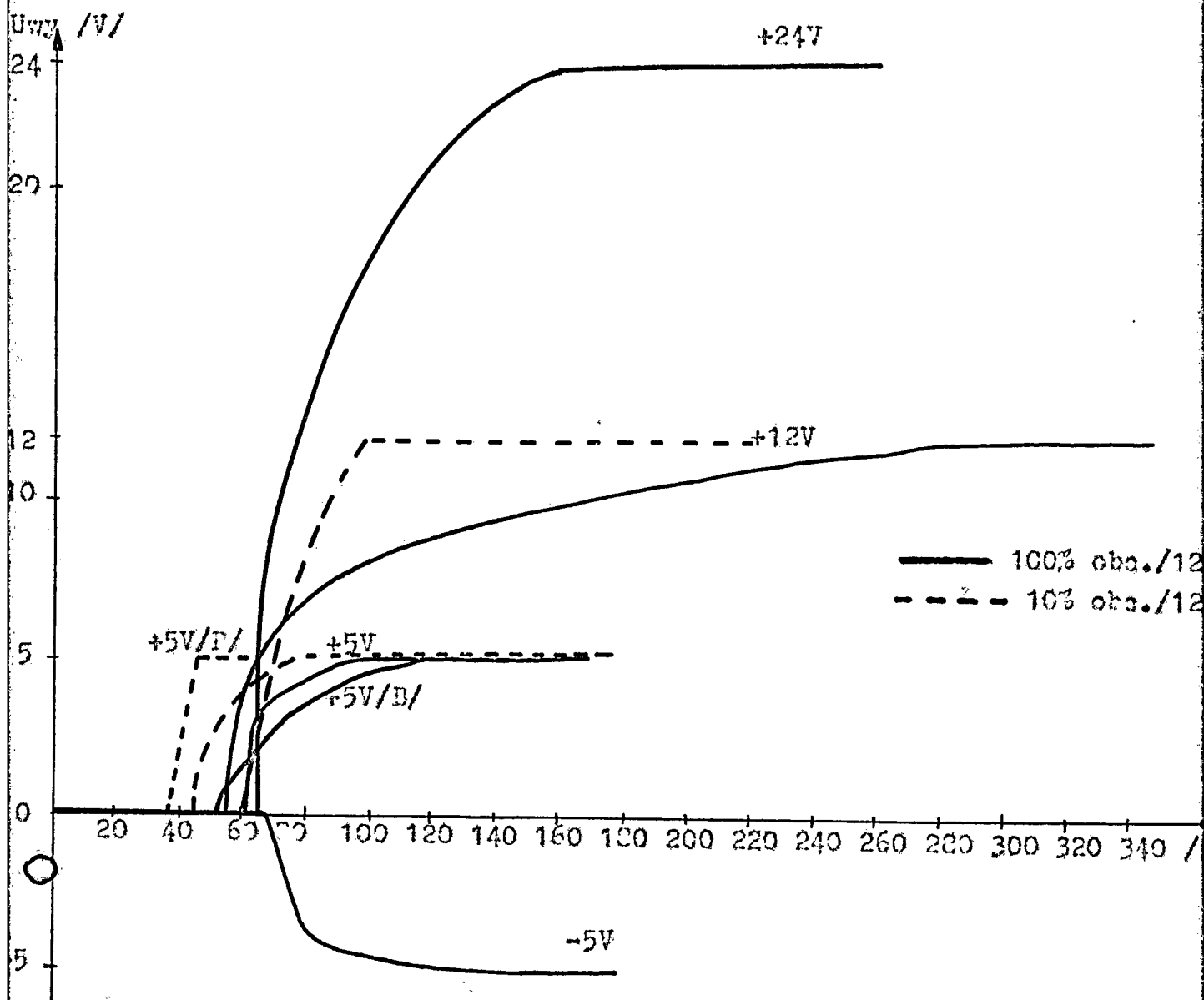
26



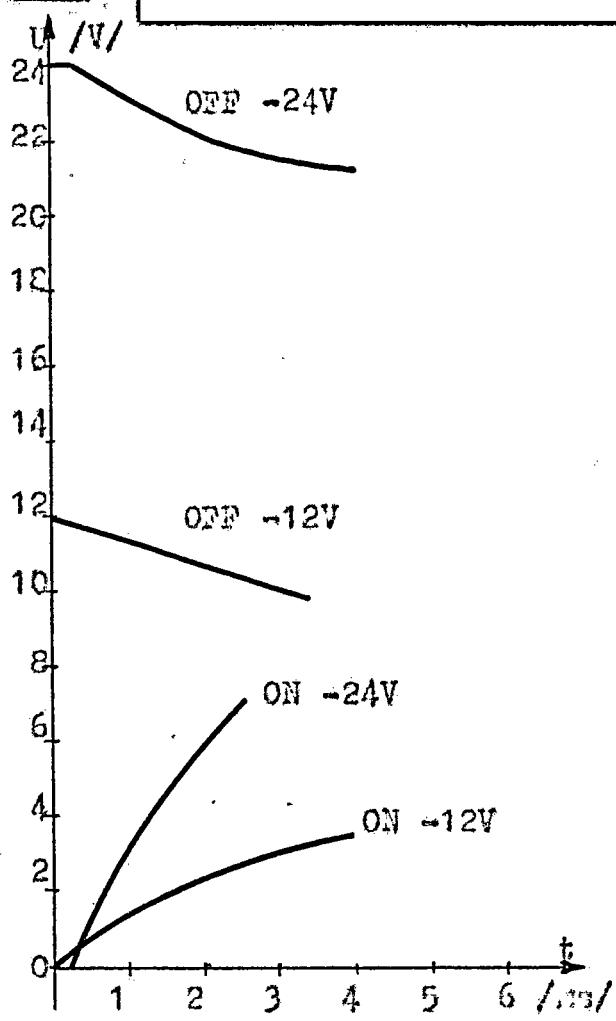
Rys. 1. Układ pomiarowy dla badania zakłócalności impulsowej zasilacza



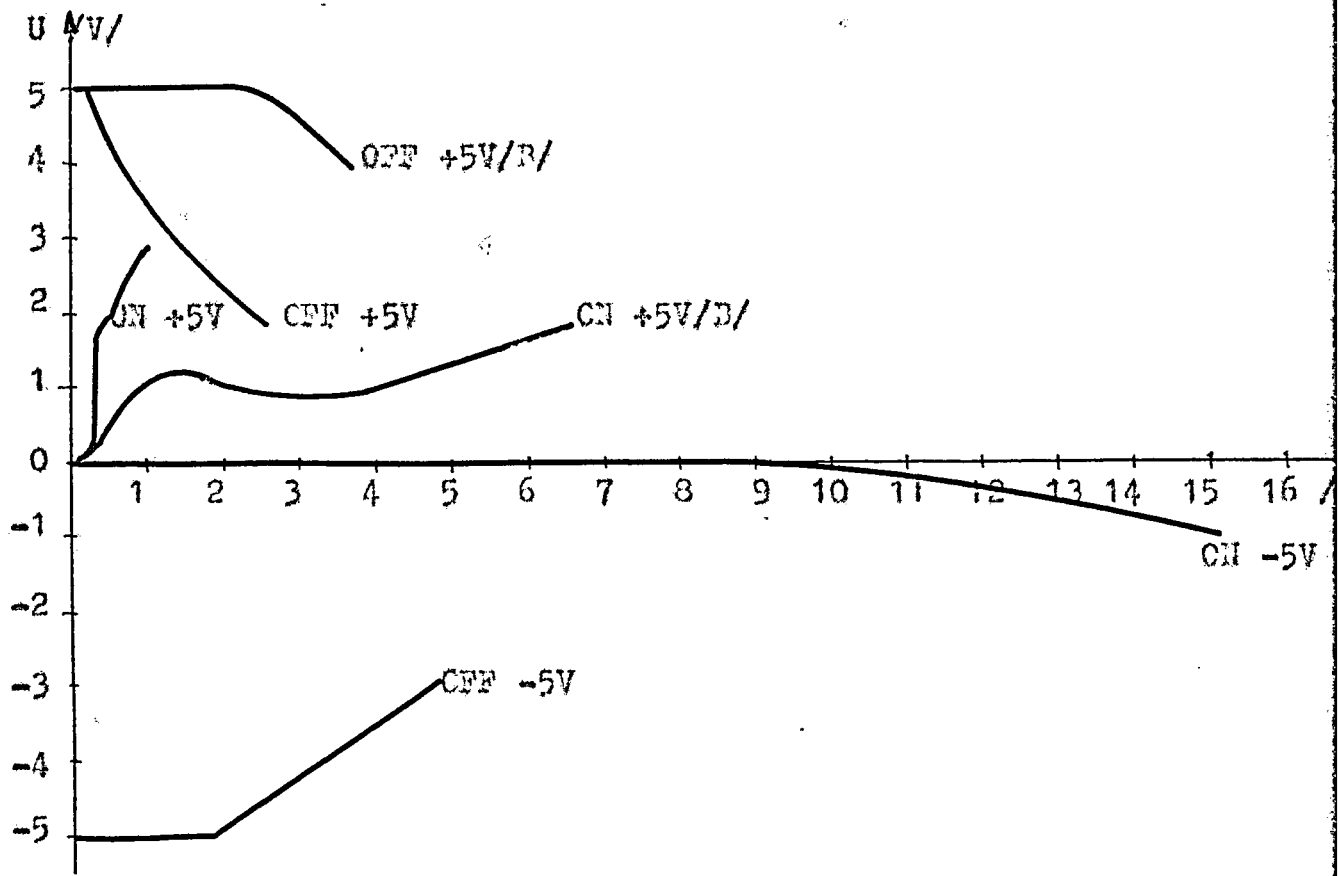
Rys. 2. Napięcia wyjściowe przy wyłączeniu napięcia sieci



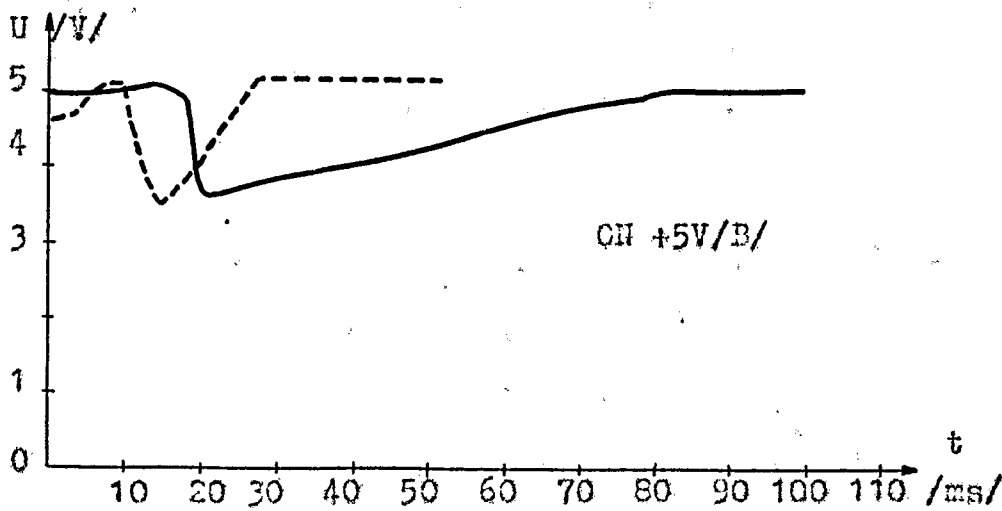
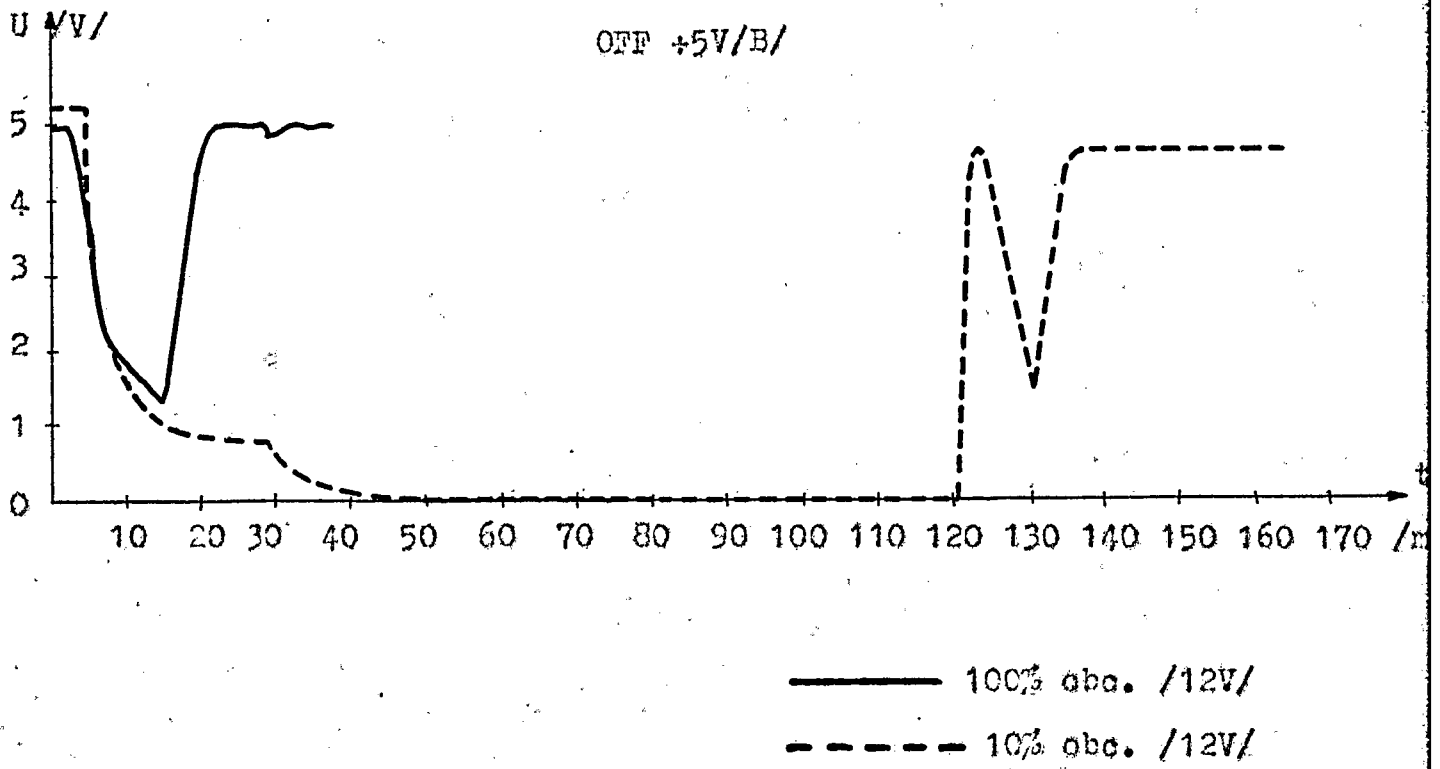
Rys. 3. Napięcia wyjściowe przy włączeniu napięcia sieci



Charakter przebiegu napięć wyjściowych dla dłuższych czasów jak przy wyłączeniu i włączeniu napięcia sieci rys.2 i rys.3

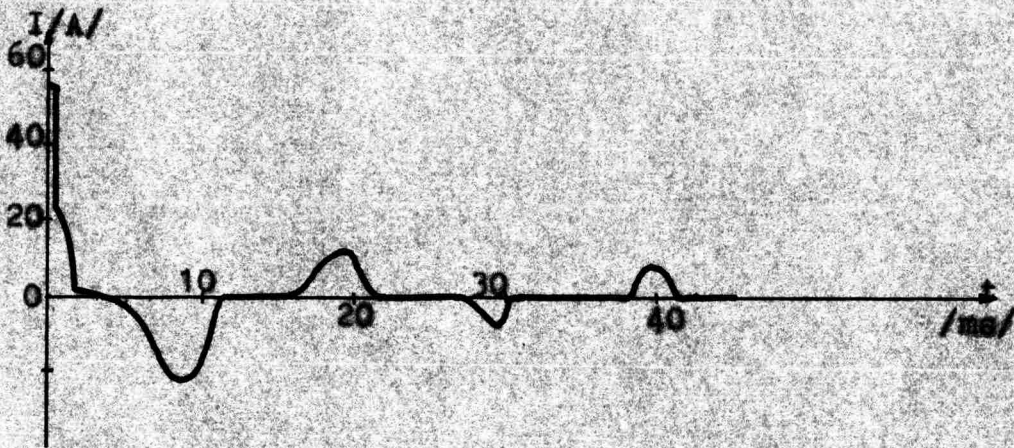


Rys. 4. Napięcia wyjścioweasilaczn przy włączeniu i wyłączeniu sygnałem OFF/ON

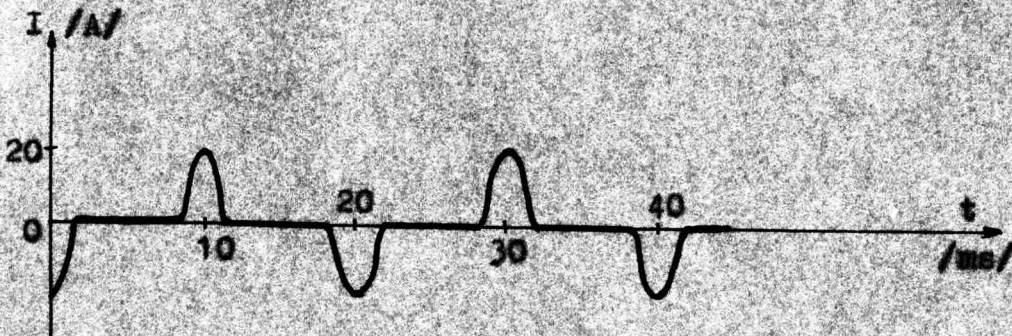


Rys. 5. Napięcie wyjściowe +5V/B/ przy wyłączeniu i włączeniu sygnałem OFF/ON

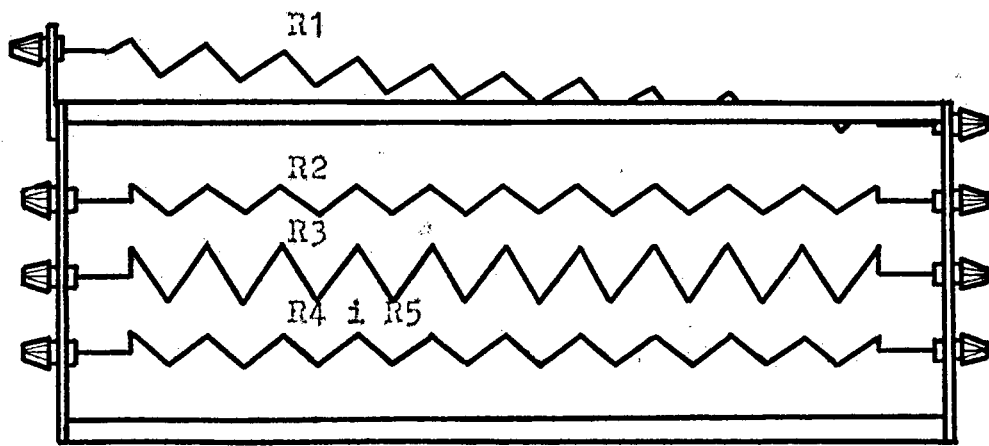
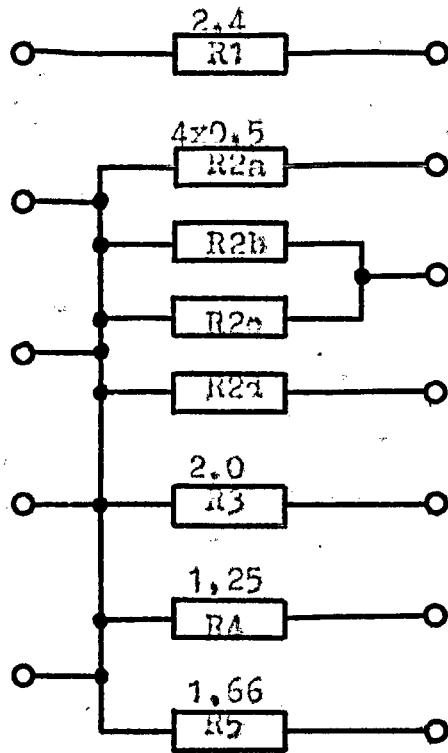
a/



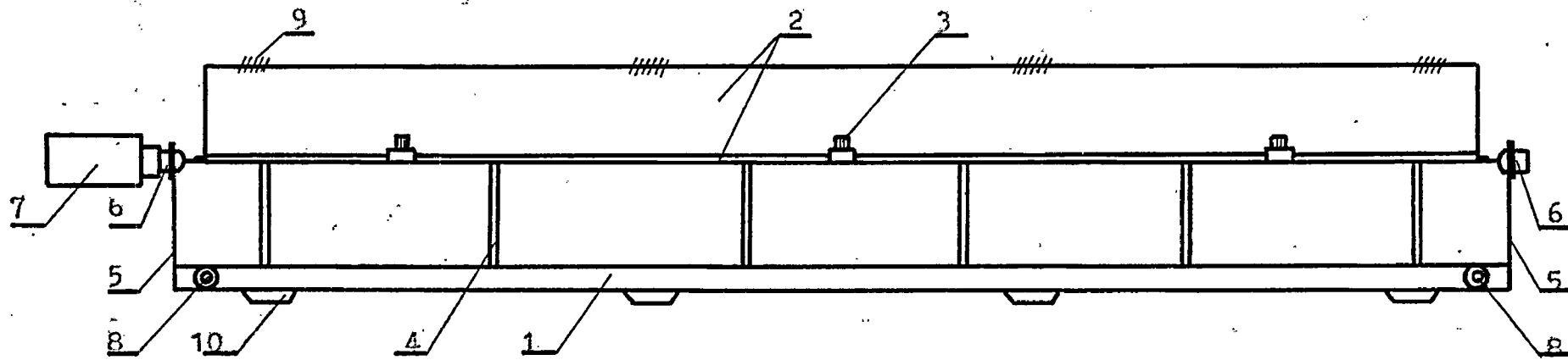
b/



instalacja
Rys. 6. Prąd włączania /a/ i prąd wyłączania /b/ w obwodzie sieciowym zasilenia

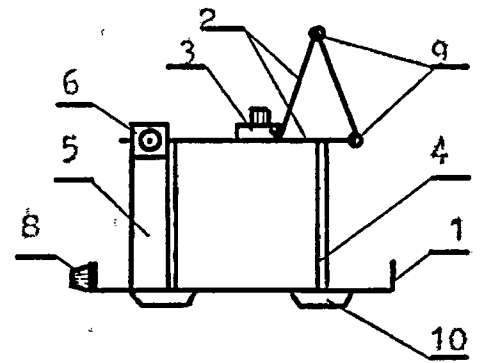


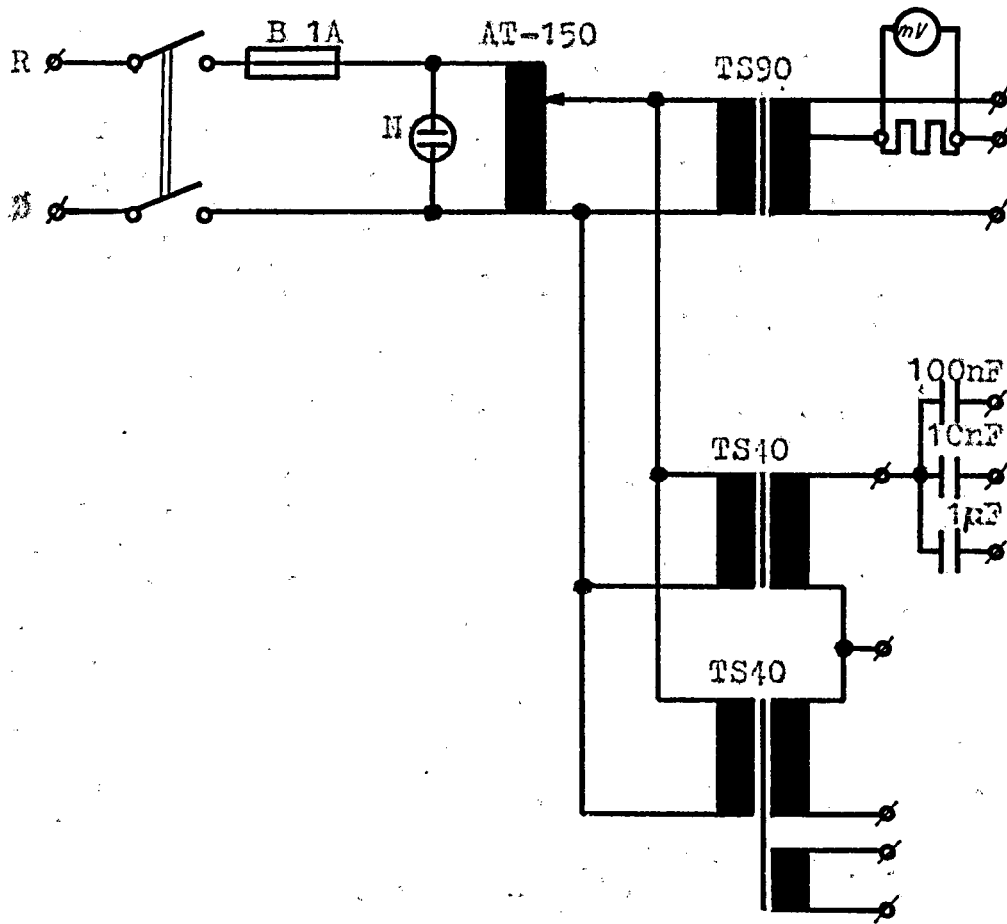
Rys. 7. Układ i konstrukcja obciążenia zasilacza wielowjściowego



Rys. 9. Klamra pojemnościowa dla metody symulacji SE11

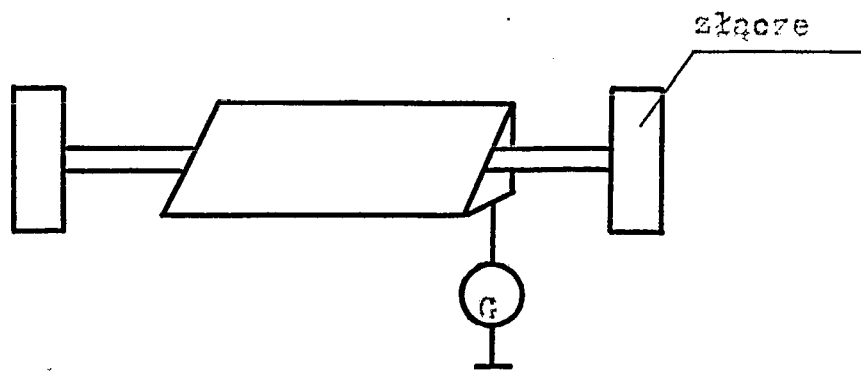
- 1- płaszczyzna ziemi odniesienia
- /-/ okładka kondensatora
- 2- /+/- okładka kondensatora
- 3- docisk
- 4- dystansownik izolujący
- 5- wsporniki gniazd BNC
- 6- gniazdo /właczko/ BNC
- 7- terminator
- 8- zacisk laboratoryjny
- 9- zawias
- 10- nóżki



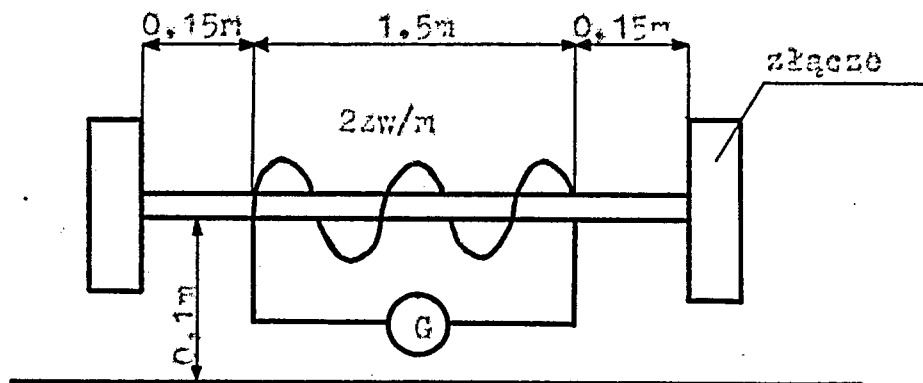


Rys. 10. Generator zakłóceń ciągłych o częstotliwości sieci, napięciowych i prądowych

SE11



SM30 SM50



rys. 11. Układy pomiarowe dla metod symulacji SE11, SM30 i SM50 dla kabli interfejsowych