

**PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW
MERA-PIAP**

Al. Jerozolimskie 202

02-222 Warszawa

Telefon 23-70-81

Ośrodek Automatyzacji Procesów Produkcji

Pracownia Konstrukcji Sprzętu Cyfrowego

Główny wykonawca

mgr inż. Krzysztof Senderek

Wykonawcy

mgr inż. Krzysztof Senderek, techn. Józef Kłucinski

Konsultant

Nr zlecenia 1024

Sprzężenie systemu INTELDIGIT-PROWAY
z SM EMC.

Zad.2. Dokumentacja techniczna.

DOKUMENTACJA TECHNICZNO-RUCHOWA
PAKIETU MIO5.

Zleceńiodawca CPBR 7.2

Pracę rozpoczęto dnia 1986.12.01

1987.04.30

Kier. Pracowni

Z-ca Dyrektora
d/s Automatyki

zakończono dnia

Kier. Ośrodka

mgr inż. A. Wojtych

dr inż. T. Gałązka

mgr inż. A. Aderek

Praca zawiera:

stron 33

rysunków 20

fotografii

tabel

tablic 14

załączników

Rozdzielnik - ilość egz:

Egz. 1 BOINTE

Egz. 2 OAP-5

Egz. 3 OAP-31

Egz. 4 DW

Egz. 5 DW

Egz. 6 DW

Nr rejestr. 5818

Nr arch. 4754

Analiza deskryptorowa

URZĄDZENIA AUTOMATYCZNEJ REGULACJI I STEROWANIA: KSAP +
INTELDIGIT-PROWAY + MINIKOMPUTER + ADAPTER INTERFEJSU +
DOKUMENTACJA TECHNICZNA

Analiza dokumentacyjna

Dokumentacja techniczno-ruchowa zawiera opisy budowy i działania, charakterystykę techniczną, sposób dołączania urządzeń zewnętrznych, instrukcję uruchamiania i eksploatacji, zestawienie materiałów i rysunki.

Tytuły poprzednich sprawozdań

Dokumentacja i program badań prototypu pakietu MIO5.
Nr rej. 5706.

UKD

PIAF-252/83-6000

P I A P	D T R pakietu MIO5.	STRONA	1
		STRON	33
Warszawa		NR REJ.	5818

Spis treści.

	Str.
1. Przeznaczenie.	4
2. Dane techniczne.	5
2.1. Interfejsy.	5
2.2. Połączenia z magistralą kasety.	5
2.3. Połączenia z magistralą Wspólna Szyna.	5
2.4. Typy przekazów informacji.	10
2.5. Adresowanie.	10
2.6. Przerwania.	13
2.7. Rejestry wewnętrzne pakietu.	13
2.8. Alarm zasilania.	13
2.9. Złącza pakietu MIO5.	16
2.10. Pobór prądu.	16
3. Opis budowy i działania.	17
3.1. Układ adresowania.	17
3.1.1. Układ transformacji adresu.	17
3.1.2. Dekoder adresów wewnętrznych.	18
3.1.3. Zespół odbiorników i nadajników adresowych.	18
3.2. Układ sygnałów rozkazowych.	18
3.3. Układ potwierdzeń i "time-out".	19
3.3.1. Układ potwierdzeń.	19
3.3.2. Układ "time-out".	20
3.4. Układ obejmowania magistrali kasety.	20
3.5. Zegar.	22
3.6. Układ przerwań.	22
3.6.1. Priorytetowy układ identyfikacji przerwań.	22
3.6.2. Układ zgłaszania przerwań.	23
3.6.3. Rejestr maski i przerwań INTRG.	23
3.7. Rejestr sterowania i stanu CSR.	24
3.8. Sygnały zerowania i alarmu zasilania.	25
3.9. Układ indykacji.	25
4. Dołączenie urządzeń zewnętrznych.	26
4.1. Dołączenie do magistrali Wspólna Szyna.	26
4.2. Dołączenie do magistrali kasety.	26
5. Połączenia krosowe na pakiecie.	29
6. Instrukcja uruchomienia i eksploatacji.	30
7. Zestawienie materiałów.	32

P I A P	D T R	pakietu MI05.	STRONA	2
			STRON	33
Warszawa			NR REJ.	5818

Spis rysunków.

- 4754/1A Schemat blokowy pakietu MI05.
- 4754/1 Układ przekazu sygnałów danych.
- 4754/2 Układ sygnałów rozkazowych.
- 4754/3 Układ zgłaszania przerw.
- 4754/4 Układ obejmowania magistrali kasety...
- 4754/5 Układ przekazu sygnałów adresowych.
- 4754/6 Rejestr stanu CSR i układ indykacji.
- 4754/7 Priorytetowy układ identyfikacji przerw. Układ przekazu sygnałów zerowania i alarmu zasilania.
- 4754/8 Rejestr przerw INTRG.
- 4754/9 Układ transformacji adresu.
- 4754/10 Sekwencja przebiegów czasowych sygnałów alarmu zasilania.
- 4754/11 Sekwencja przebiegów czasowych operacji pisania danych.
- 4754/12 Sekwencja przebiegów czasowych operacji czytania danych.
- 4754/13 Sekwencja przebiegów czasowych operacji pisania danych do rejestru wewnętrznego MI05.
- 4754/14 Sekwencja przebiegów czasowych operacji czytania danych z rejestru wewnętrznego MI05.
- 4754/16 Terminator T1 (strona elementów).
- 4754/17 Terminator T2 (strona elementów).
- 4754/18 Terminator T3 (strona elementów).
- 4754/19 Terminator T4 (strona elementów).
- 4754/20 Rozłożenie elementów na pakiecie MI05.

P I A P	D T R	pakietu MI05.	STRONA	3
			STRON	33
Warszawa			NR REJ.	5818

	Spis tablic.	Str.
Tabl. 1.	Rozmieszczenie sygnałów na złączu systemowym A. ...	6
Tabl. 2.	Rozmieszczenie sygnałów na złączu systemowym B. ...	7
Tabl. 3.	Rozmieszczenie sygnałów na złączu obiekowym C. ...	8
Tabl. 4.	Rozmieszczenie sygnałów na złączu obiekowym D. ...	9
Tabl. 5.	Typy przekazów informacji.	10
Tabl. 6.	Segmenty 256B w I/O page minikomputera o przestrzeni adresowej 256kB i adresy wykorzystywane przez urządzenia mogące wystąpić w konfiguracji SM EMC.	11-12
Tabl. 7.	Wektory przerwań i przyczyny ich generowania.	13
Tabl. 8.	Opis rejestru sterowania i stanu CSR pakietu MI05.	14
Tabl. 9.	Opis rejestru maski i przerwań INTRG pakietu MI05.	15
Tabl. 10.	Złącza pakietu MI05.	16
Tabl. 11.	Połączenia dla złącza C sznura interfejsu SM/MI05.	27
Tabl. 12.	Połączenia dla złącza D sznura interfejsu SM/MI05.	28
Tabl. 13.	Ustalanie zakresu wartości wektora przerwań.	29
Tabl. 14.	Zestawienie materiałów.	32-33

P I A P	D T R pakietu MIO5.	STRONA 4
		STRON 33
Warszawa		NR REJ. 5818

1. Przeznaczenie.

=====

Pakiet MIO5 jest jednopłytowym adapterem interfejsu Wspólna Szyna. Służy on do równoległego sprzężenia minikomputerów klasy: SM EMC /PDP-11/ z magistralą kasety INTEL DIGIT-PROWAY.

Pakiet adaptera MIO5 umożliwia obsługę urządzeń stacji systemu INTEL DIGIT-PROWAY. Pakiet ten jest przystosowany do pracy wieloprocesorowej na magistrali kasety. Może on być wykorzystywany do wymiany informacji pomiędzy minikomputerem a kasetą. Użycie urządzeń transmisyjnych wraz z pakietem MIO5 umożliwia wymianę informacji pomiędzy minikomputerem a innymi stacjami INTEL DIGIT-PROWAY.

P I A P	D T R	pakietu MI05.	STRONA	5
			STRON	33
Warszawa			NR REJ.	5818

2. Dane techniczne.

=====

2.1. Interfejsy.

... Pakiet MI05 posiada dwa typy interfejsów:

- interfejs wielodostępnej "magistrali" kasety systemów mikroprocesorowych 16- i 8-bitowych wg BN-84/3105-03;
- interfejs wewnętrzny Wspólna Szyna zestawów minikomputerowych 16-bitowych wg radzieckiej normy NM MPK po WT 34-80 grupa E 65.

2.2. Połączenie z magistralą kasety.

Pakiet MI05 podłączony jest do magistrali kasety złączami A i B wykorzystującymi linie:

- adresu ADRO/, ..., ADR19/;
- danych DAT0/, ..., DAT15/;
- protokołu przekazu danych MRDC/, MWTC/, IORC/, IOWC/, XACK/;
- obejmowania magistrali BCLK/, CCLK/, BPRN/, BPRO/, BUSY/;
- zezwolenia wyższego bajtu BHEN/;
- przerwań INTO/, ..., INT7/;
- zerowania INIT/;
- kontroli zasilania PFIN/, PFSN/, MPRO/;
- pomocnicze RESET/, AUX0/;
- zasilania GND, +5V.

Rozmieszczenie sygnałów na złączach A i B magistrali kasety podano w tablicach 1 i 2.

2.3. Połączenia z magistralą Wspólna Szyna.

Pakiet MI05 podłączony jest do magistrali Wspólna Szyna za pośrednictwem złącz C i D umieszczonych na płycie czołowej pakietu. Złącza te doprowadzają następujące linie:

- adresu A00L, ..., A21L;
- danych D00L, ..., D15L;
- sterujące MSYNL, SSYNL, COL, C1L;
- inicjacji INITL;
- zgłaszania przerwań BR4L, ..., BR7L, NPRL, BG4H, ..., BG7H, NPGH, SACKL, INTRL, BBSYL;
- kontroli zasilania ACL0L, DCL0L;
- zasilania GND.

Rozmieszczenie sygnałów na złączach C i D podano w tablicach 3 i 4.

P I A P	D T R pakietu MI05.	STRONA 6
Warszawa		STRON 33
		NR REJ. 5818

Styk	Rząd złącza		
zł. A	a	b	c
1	2	3	4
1	GND	+5V	GND
2	+5V		+5V
3	+5V		+5V
4	GND		GND
5	BCLK/		INIT/
6	BPRN/		BPRO/
7	BUSY/		
8	MRDC/		MWTC/
9	IORC/		IOWC/
10	XACK/		
11			
12	CCLK/		
13	INT6/		INT7/
14	INT4/		INT5/
15	INT2/		INT3/
16	INT0/		INT1/
17	ADR14/		ADR15/
18	ADR12/		ADR13/
19	ADR10/		ADR11/
20	ADR8/		ADR9/
21	ADR6/		ADR7/
22	ADR4/		ADR5/
23	ADR2/		ADR3/
24	ADR0/		ADR1/
25	DAT6/		DAT7/
26	DAT4/		DAT5/
27	DAT2/		DAT3/
28	DAT0/		DAT1/
29	GND		GND
30	+5V		+5V
31	+5V		+5V
32	GND		GND

Tabl. 1. Rozmieszczenie sygnałów na złączu systemowym A.

P I A P	D T R pakietu MI05.	STRONA 7
Warszawa		STRON 33
		NR REJ. 5818

Styk	Rząd złącza		
zł. B	a	b	c
1	2	3	4
1	Obw. kontr.	GND	Obw. kontr.
2	+5V	+5V	+5V
3	+5V	+5V	+5V
4	+12V	+12V	+12V
5			
6			
7	GND	GND	GND
8	DAT14/		DAT15/
9	DAT12/		DAT13/
10	DAT10/		DAT11/
11	DAT8/		DAT9/
12			
13			
14			BHEN/
15			
16	ADR18/		ADR19/
17	ADR16/		ADR17/
18			
19			
20			
21			
22			
23	AUX0/		
24	PFIN/		PFSN/
25			MPRO/
26	RESET/		
27	+5VB	+5VB	+5VB
28	GND	GND	GND
29			
30			
31			
32	GND	GND	GND

Tabl. 2. Rozmieszczenie sygnałów na złączu systemowym B.

P I A P	D T R pakietu MI05.	STRONA 8
Warszawa		STRON 33
		NR REJ. 5818

Styk zł. C	Nazwa sygnału
1	INITL
2	A17L
3	A18L
4	A20L
5	MSYNL
6	A08L
7	A13L
8	A12L
9	A11L
10	GND
11	A06L
12	GND
13	A04L
14	A02L
15	GND
16	D06L
17	A03L
18	D04L
19	D05L
20	C0L
21	C1L
22	A19L
23	A21L
24	A16L
25	A09L
26	BG7IH
27	A14L
28	A10L
29	A15L
30	A07L
31	A05L
32	A01L
33	A00L
34	D07L
35	BG6IH
36	BG5IH
37	BG4IH

Tabl. 3. Rozmieszczenie sygnałów na złączu obiekowym C.

P I A P	D T R pakietu MI05.	STRONA 9
Warszawa		STRON 33
		NR REJ. 5818

Styk zł. D	Nazwa sygnału
1	D01L
2	D03L
3	INTRL
4	BR5L
5	BR6L
6	BR7L
7	D15L
8	D14L
9	D12L
10	D11L
11	D10L
12	D09L
13	D08L
14	BBSYL
15	SACKL
16	SSYNL
17	NPRL
18	BGOH
19	DCL0L
20	D00L
21	D02L
22	BR4L
23	GND
24	GND
25	GND
26	GND
27	GND
28	D13L
29	GND
30	GND
31	NPGIH
32	PAL
33	GND
34	GND
35	GND
36	ACL0L
37	PBL

Tabl. 4. Rozmieszczenie sygnałów na złączu obiekowym D.

11

P I A P	D T R	pakietu MI05.	STRONA	10
			STRON	33
Warszawa			NR REJ.	5818

2.4. Typy przekazów informacji.

Pakiet MI05 wykonuje następujące typy przekazu danych na magistrali kasety:

Tablica 5.

Typ	BHEN/	ADRO/	Ilość bitów	Wykorzystywane linie danych	Operacja na Wspólnej Szynie
1	L	H	16	DAT0/ - DAT15/	DATI, DATO
2	L	L	8	DAT8/ - DAT15/	DATOB
3	H	H	8	DAT0/ - DAT7/	DATOB

Przekaz danych 16-bitowych i 8-bitowych równoległy bez użycia rejestru pośredniczącego.

2.5. Adresowanie.

Od strony magistrali Wspólna Szyna pakiet MI05 odbiera 22 sygnały adresowe. Umożliwia to współpracę adaptera również z nowymi modelami minikomputerów SM EMC o przestrzeni adresowej 4MB. Pakiet MI05 umożliwia minikomputerowi adresowanie do 512 segmentów po 256 bajtów w zakresie adresów:

400000 - 777777 , dla modeli SM o obszarze adresowania
8 8 256 KB ;
17400000 - 17777777 , dla modeli SM o obszarze adresowania
8 8 4 MB .

Uwaga.

Do powyższych zakresów nie należą wykorzystywane obszary I/O page minikomputera (np. Tabl. 6.).

Rozłożenie tych segmentów w obszarze adresowania kasety (1MB) może być dowolne i jest określane zawartością pamięci PROM w układzie transformacji adresu. Adresowanie przez minikomputer wybranych obszarów adresowania magistrali kasety (pamięci i urządzeń We/Wy) jest wykonywane bezpośrednio bez użycia pomocniczych rejestrów adresowych.

Minikomputer nie może użytkować pamięci operacyjnej w wybranym obszarze adresowania pakietu MI05. Nie jest możliwe adresowanie pakietu od strony magistrali kasety.

P I A P	D T R pakietu MI05.	STRONA 11
		STRON 33
Warszawa		NR REJ. 5818

Tabl.6. Segmenty 256B w I/O page minikomputera o przestrzeni adresowej 256KB i adresy wykorzystywane przez urządzenia mogące wystąpić w konfiguracji SM EMC.

Adr. segm. 256B w I/O page SM EMC (8)	Adr. wykorzyst. przez urzadz. w konfig. SM EMC	Nazwa urządzenia
760000 - 760376	760000 - 760010	DIAGNDSTIC
760400 - 760776		
761000 - 761376		
761400 - 761776		
762000 - 762376		
762400 - 762776		
763000 - 763376		
763400 - 763776		
764000 - 764376		
764400 - 764776		
765000 - 765376	765000 - 765776	BOOTSTRAP DIAGNOSTIC
765400 - 765776	765000 - 765776	BOOTSTRAP DIAGNOSTIC
766000 - 766376	766000 - 767776	GT40 BOOTSTRAP
766400 - 766776	766000 - 767776	GT40 BOOTSTRAP
767000 - 767376	766000 - 767776	GT40 BOOTSTRAP
767400 - 767776	766000 - 767776	GT40 BOOTSTRAP
770000 - 770376	770200 - 770776	UNIBUS MAP
770400 - 770776	770500 - 770676	DM11-BB
	770700 - 770776	KG-11
771000 - 771376		UDC11, I/O-/ICS/ICR/
771400 - 771776		UDC11, I/O-/ICS/ICR/
772000 - 772376	772000 - 772016	GT40
	772040 - 772072	RS04-11 TAPE
	772100 - 772116	RWR-256/22-IMM/PL
	772110 - 772136	UNIBUS MEMORY-PARITY
	772211 - 772276	SUPERVISOR
	772300 - 772376	instruction
772400 - 772776	772540 - 772546	KW11P
	772500 - 772536	TM11 TAPE
	772440 - 772476	TU16 TAPE
	772410 - 772436	DR11-B
773000 - 773376	773000 - 773776	BOOTSTRAP DIAGNOSTIC
773400 - 773776	773000 - 773776	BOOTSTRAP DIAGNOSTIC
774000 - 774376	774000 - 774376	DC11
774400 - 774776	774400 - 774776	DP11
775000 - 775376	775000 - 775176	DV11 TERMINAL
	775200 - 775376	DN11 TERMINAL
775400 - 775776	775400 - 775576	DS11 TERMINAL
776000 - 776376	775610 - 776176	DL11-C-D-E TERMINAL
776400 - 776776	776700 - 776752	RP -DISC
	776500 - 776676	DL11-A

P I A P	D T R	pakiętu MI05.	STRONA	12
Warszawa			STRON	33
			NR REJ.	5818

Tabl. 6 cd.

Adr. segm. 256B w I/O page SM EMC (8)	Adr. wykorzyst. przez urzadz. w konfig. SM EMC	Nazwa urządzenia
777000 - 777376	777160 - 777166	CR11/CM11 CARD READER
	777170 - 777176	RX01 DISCETTE
	777300 - 777336	KE11-A EAE
	777340 - 777336	TC11 DEC-TAPE
777400 - 777776		RK DISC
		DT, BUS-SWITCH
		RF-DISC, TA-CASSETTE
		LP, PC, CONSOLE
		PROCESOR REGISTER
		KW-11L LINE CLOCK

P I A P	D T R pakietu MI05.	STRONA	13
		STRON	33
Warszawa		NR REJ.	5818

2.6. Przerwania.

Pakiet MI05 ma od strony magistrali kasety osiem priorytetowych maskowalnych wejść przerwaniowych, do których można podłączyć za pośrednictwem krosu dowolne sygnały z grupy INT0/, ..., INT7/.

Sygnały przerwaniowe mogą być przekazywane na magistralę Wspólna Szyna na jeden z poziomów grupy BR4, ..., BR7. Jednocześnie pakiet MI05 może generować na Wspólną Szynę następujące wektory (wg malejącego priorytetu):

Tabl. 7.

Wektor	Przyczyna
X34	TIME-OUT
X40	I7
X44	I6
X50	I5
X54	I4
X60	I3
X64	I2
X70	I1
X74	I0

Uwagi:

1. Adresy wektorów podano w zapisie ósemkowym.
2. Pozycja X w wektorze może być ustalana krosem A7 wg tabl. 13. na 0, 1, 2, 3, 4, 5, 6, 7.
3. I0, ..., I7 są to sygnały przerwaniowe na wejściach priorytetowego układu przerwań.

Wystawianie przerwań na magistralę Wspólna Szyna można blokować przez ustawienie na "0" bitu zezwolenia przerwań w rejestrze sterowania i stanu CSR.

2.7. Rejestry wewnętrzne pakietu.

Pakiet MI05 posiada dwa rejestry wewnętrzne adresowane od strony Wspólnej Szyny:

- rejestr sterowania i stanu CSR;
- rejestr przerwań INTRG.

Adresy rejestrów określa zawartość dekodera adresów wewnętrznych D5. Zaleca się umieszczenie tych adresów w jednym segmencie najlepiej w I/O page minikomputera.

Rejestry CSR i INTRG nie są dostępne od strony magistrali kasety.

2.8. Alarm zasilania.

Pakiet MI05 pośredniczy w przekazywaniu sygnałów alarmowych zasilania pomiędzy magistralą kasety i Wspólną Szyną.

P I A P	D T R	pakietu MI05.	STRONA	14
Warszawa			STRON	33
			NR REJ.	5818

TYLK0 ODCZYT	15	IRQ		żądanie przerwania - bit jest sumą logiczną wszystkich niezamaskowanych sygnałów przerw zewnątrznych oraz bitu TIME-OUT.
TYLK0 ODCZYT	14	PFSN		status zasilania - bit śledzi aktualny stan sygnału PFSN/na magistrali kasety.
	13			
	12			
	11			
	10			
	09			
	08			
ZAPIS ODCZYT	07	TIME-OUT	0	przekroczenie czasu operacji - bit sygnalizuje fakt przekroczenia dopuszczalnego czasu operacji na Wspólnej Szynie.
ZAPIS ODCZYT	06	IREN	0	zezwolenie przerw - stan "1" pozwala na zgłoszenie przerwania gdy bit IRQ uzyska stan "1".
	05			
	04			
	03			
ZAPIS ODCZYT	02	LOCK	0	trwałe objęcie magistrali kasety - bit umożliwia programowe sterowanie obejmowaniem magistrali kasety.
ZAPIS ODCZYT	01	ID/MEM	0	typ rozkazu - pakiet wystawia dla: stanu "0" - tylko MRDC, MWTC; stanu "1" - tylko IORC, IOWC.
ZAPIS ODCZYT	00	FLAG	0	wskaźnik wyjściowy - bit ten może być dołączony do linii AUX0/ lub do linii INT0/, ..., INT7/.

Tabl. 8. Opis rejestru sterowania i stanu CSR pakietu MI05. W prawym dolnym rogu podano stan bitu po sygnale INIT Wspólnej Szyny.

P I A P	D T R pakietu MI05.	STRONA 15
Warszawa		STRON 33
		NR REJ. 5818

	15	I7
	14	I6
	13	I5
	12	I4
TYLKO	11	I3
ODCZYT	10	I2
	09	I1
	08	I0
	07	M7
	06	M6
	05	M5
	04	M4
ZAPIS	03	M3
ODCZYT	02	M2
	01	M1
	00	M0

Stany wejść sygnałów przerywających wprowadzanych do układu przerwań pakietu MI05. Są to stany przed maską przerwań. Do wejść tych mogą być dołączone dowolne sygnały zgłaszania przerwań (aktywny poziom "L") przy czym wejście I7 ma najwyższy priorytet. Kros F3 umożliwia łatwe dołączanie sygnałów INTO/, ..., INT7/ oraz AUX0/.

Maska przerwań - numeracja bitów odpowiada numeracji wejść układu przerwań I0, ..., I7. Stan "0" określonego bitu maski zakazuje przerwań wywoływanych przez sygnał podany na odpowiadające mu wejście I0, ..., I7. Sygnał INITL Wspólnej Szyny zeruje wszystkie bity maski przerwań, co zaznaczono w prawym dolnym rogu bitów maski.

Tabl. 9. Opis rejestru maski i przerwań INTR6 pakietu MI05.

P I A P	D T R	pakietu MI05.	STRONA	16
Warszawa			STRON	33
			NR REJ.	5818

2.9. Złącza pakietu MI05.

Tabl. 10.

Interfejs	Symbol złącza	Liczba styków	Rodzaj złącza	Typ złącza
Magistra- la kasety	A	96	pośred- nie	ELTRA 8.11.096. 02.3.5.000.1
j.w.	B	96	j.w.	j.w.
Magistra- la Wspólna Szyba	C	37	szufla- dowe	ELTRA 8.81.037. 04.4.1.1.00.1
j.w.	D	37	j.w.	j.w.

2.10. Pobór prądu.

Pobór prądu :

+5V - 3,5 A

+5VB - 35 mA

+12V - 5 mA.

P I A P	D T R pakietu MI05.	STRONA 17
		STRON 33
Warszawa		NR REJ. 5818

3. Opis budowy i działania.

=====

3.1. Układ adresowania.

Zadaniem układu adresowania pakietu MI05 jest wypracowanie (w oparciu o odbierane sygnały adresowe magistrali Wspólna Szyna) sygnałów adresowych dla magistrali kasety lub sygnałów identyfikujących adres rejestru wewnętrznego pakietu adaptera. Układ adresowania składa się z trzech bloków funkcjonalnych:

- układu transformacji adresu;
- dekodera adresów wewnętrznych;
- zespołu odbiorników i nadajników sygnałów adresowych.

3.1.1. Układ transformacji adresu.

Układ transformacji adresu przedstawiony jest na arkuszu 9. Zbudowany on jest na czterech układach pamięci PROM typu TM622 (C3, C4, C5, C6) bramek typu KP559 IP2 (A2), UCY 7410 (B1). Sygnały adresowe A17L ... A21L wraz z sygnałem MSYNL podawane są na dekodery-odbiorniki (bramki A2-3, A2-4, A2-11), który uaktywnia zespół pamięci PROM (C3, C4, C5, C6). Na wejścia adresowe układów pamięci podawane są sygnały adresowe A08...A16. Zawartość tych układów określa transformację obszaru adresowego minikomputera w obszar adresowy magistrali kasety.

- Układ transformacji adresu wypracowuje następujące sygnały:
- sygnał aktywności pakietu ACT/ wystawiany przez C6-11 dla każdego segmentu adresowego Wspólnej Szyny o wielkości 256B, który ma swój odpowiednik (jest obsługiwany przez adapter) w danym układzie aplikacyjnym na magistrali kasety lub , w którym znajdują się adresy rejestrów wewnętrznych;
 - sygnał zdekodowania segmentu obejmującego adresy rejestrów wewnętrznych pakietu ADC/;
 - sygnały adresujące odpowiedni segment (256B) na magistrali kasety AD08 ... AD19 .

Sygnał ACT/ podawany jest na układ obejmowania magistrali kasety i układ sygnałów rozkazowych, gdzie zilocznowany z sygnałem RD/ jako RAC1 i RAC2 otwierają nadajniki odczytu danych na magistralę Wspólna Szyna.

Sygnał ADC/ uaktywnia dekodery rejestrów wewnętrznych.

P I A P	D T R pakietu MI05.	STRONA 18
Warszawa		STRON 33
		NR REJ. 5818

3.1.2. Dekoder adresów wewnętrznych.

Układ zrealizowany jest na pamięci PROM typu TM622 (D5) odbierającej sygnały adresowe A01 ... A07. Układ ten współpracuje również z układem sygnałów rozkazowych w zakresie wystawiania sygnału BHEN/.

Dekoder rejestrów wewnętrznych wytwarza trzy sygnały :

- sygnał INA/ sygnalizujący odebranie przez "pakiet" adresu jednego z dwóch rejestrów wewnętrznych;
- sygnał CSR wykazujący obecność adresu rejestru sterowania i stanu CSR;
- sygnał IRG oznaczający obecność adresu rejestru maski przerwań INTRG.

Sygnały CSR i IRG podane są na układ sygnałów rozkazowych i uczestniczą w wypracowaniu sygnałów sterowania odczytem i zapisem rejestrów wewnętrznych. Sygnał INA/ podany na bramkę B13-10 wytwarza sygnał SSYNL potwierdzenia operacji na Wspólnej Szynie podczas operacji na adresach rejestrów wewnętrznych.

3.1.3. Zespół odbiorników i nadajników adresowych.

Zespół zawiera odbiorniki Wspólnej Szyny typu KP559 IP2 (A2, A3, A4, A5, B3) oraz wzmacniacze szyny typu UCY 74S426 (E4, E5, F4, F5, F11).

Odbiorniki starszych linii adresowych A08L ... A16L wybierające poszczególne segmenty 256B podawane są na układ transformacji adresu. Natomiast przychodzące z układu transformacji wypracowane sygnały adresowe odbierane są przez wzmacniacze szyny (F11, E4, F4), które przekazują je na linie adresowe magistrali kasety ADR08/ ... ADR19/ .

Młodsze linie adresowe A00L ... A07L przechodzą bezpośrednio z odbiorników na wzmacniacze szyny (F5, E5) co powoduje, że adresowanie możliwe jest w ramach odpowiadających sobie segmentów 256B na Wspólnej Szynie i na magistrali kasety. Wystawienie przez układ adresu na magistralę kasety jest uwarunkowane otrzymaniem z układu obejmowania magistrali kasety sygnału AEN/.

3.2. Układ sygnałów rozkazowych.

Układ wypracowuje sygnały protokołu przekazu danych na magistralę kasety MRDC/, MWTC/, IDRC/, IDWC/ sygnały zapisu i odczytu rejestrów wewnętrznych oraz sygnały RAC1 i RAC2 otwierające nadajniki danych na magistralę Wspólna Szyna.

Sygnały sterujące COL i CIL określające charakter operacji na Wspólnej Szynie wypracowują sygnały odczytu RD/ /A1-3/ oraz zezwolenia wyższego bajtu BHEN/ (układy A1-4, A1-3, A5-12, C1-8, B1-12, D5-10).

Sygnały IOM/ z rejestru CSR/ i RD/ wypracowują

P I A P	D T R pakietu MI05.	STRONA 19
		STRON 33
Warszawa		NR REJ. 5818

w układzie E1 jeden z sygnałów protokołu przekazu danych, który wystawiony jest na magistralę kasety przez układ F1 w chwili otrzymania sygnału BCO/ z układu obejmowania magistrali kasety. Sygnał BCO/ warunkuje również wystawienie sygnału BHEN/ (D5-9), gdy ADC/ jest nieaktywny.

Sygnały CSR i IRG z dekodera adresów wewnętrznych wraz z WLRO (D4-4) i RD (C1-2) wypracowują sygnały WLSR i WLIR zapisu do rejestrów odpowiednio CSR i INTRG oraz sygnały RSR/ i RTR/ odczytu z rejestrów CSR i INTRG. Zapisy do rejestrów należy dokonywać tylko operacją zapisu młodszego bajtu, odczyty operacjami odczytu słownego.

Podczas operacji typu DATIP na magistrali Wspólna Szyna układ wystawia sygnał DTIP, który powoduje utrzymanie zajętości magistrali kasety przez układ obejmowania magistrali na czas trwania sygnału BBSY na Wspólnej Szynie.

3.3. Układ potwierdzeń i "time-out".

Podczas każdej operacji na Wspólnej Szynie obowiązuje zasada, że sygnał sterujący MSYN wysłany z urządzenia Master musi być potwierdzony sygnałem odpowiedzi SSYN urządzenia Slave. Zatem adapter MI05 jako urządzenie typu Slave musi potwierdzać wystawieniem sygnału SSYN każdą operację, dla której układ transformacji adresu wystawia sygnał ACT/.

3.3.1. Układ potwierdzeń.

Układ potwierdzeń (rys.4754/7) zawiera bramki typu UCY7400 (C2-3), UCY7410 (B1-6, B13-8), K559 IP1 (A12-12). Nadajnik A12-12 (rys.4754/3) wystawia SSYNL na Wspólną Szynę jako iloczyn logiczny sygnałów ACK i ACT.

Możliwe są trzy przyczyny wystawiania sygnału ACK przez bramkę B13-8:

- układ dekodera adresów wewnętrznych wysyła sygnał INA/;
- w przypadku objęcia przez pakiet magistrali kasety adresat rozkazu przyśle sygnał XACK/;
- po upływie dopuszczalnego czasu trwania operacji na Wspólnej Szynie układ time-out wystawi STO/.

Bramki B1-6 i C2-3 pracują jako przerzutnik R-S, który doprowadza sygnał XACK/ do bramki B13-8 tylko wtedy, gdy jest aktywny ARQ. Pojemność C9 wprowadza opóźnienie około 300 ns między XACK/ a pojawieniem się SSYNL na bramce A12-12. Opóźnienie to wprowadza się dla zapewnienia właściwej współpracy z pakietem pamięci ML30, który nie wystawia sygnał XACK/ zgodnie z normą BN-84/3105-03 po wykonaniu operacji lecz natychmiast po zdekodowaniu adresu i otrzymaniu odpowiedniego sygnału rozkazowego.

P I A P	D T R	pakietu MI05.	STRONA	20
			STRON	33
Warszawa			NR REJ.	5818

3.3.2. Układ time-out.

Układ zawiera bramkę typu UCY7404 (D11), przerzutnik UCY7474 (B8), uniwibrator UCY74123 (A9).

Zadaniem układu time-out jest zabezpieczenie systemu operacyjnego minikomputera przed mogącymi wystąpić przekroczeniami dopuszczalnego czasu trwania operacji na Wspólnej Szynie. Przekroczenia te mogą zaistnieć w przypadku pracy innych jednostek centralnych w kasecie INTELDIGIT-PROWAY przy dużym obciążeniu magistrali kasety.

Sygnał MS21 z układu transformacji adresu ustawia uniwibrator A9-4 w stan oczekiwania na przyjscie sygnału RQ/ żądania dostępu do magistrali kasety.

Pojawienie się sygnału RQ/ wyzwała ujemny impuls o czasie trwania ok.15 μ s (określony przez wymagania dla urządzeń na Wspólnej Szynie). W tym czasie przerzutnik B8-5 bada stan sygnału SSYN na wejściu D.

Jeżeli nie pojawił się SSYN (nie została wykonana operacja) przed końcem impulsu to na wyjściu przerzutnika pojawi się sygnał STO/, który wymusi wysłanie SSYNL na Wspólną Szynę poprzez wystawienie AKC w B13-8.

Sztuczne potwierdzenie powoduje zdjęcie sygnału RQ/, który poprzez inwerter D11-8 zdejmuję sygnał STO/ w przerzutniku B8-5.

Pojawienie się sygnału STO/ zapala jednocześnie bit TIME-OUT w rejestrze CSR co powoduje zgłoszenie przerwania jeżeli są dozwolone tzn. jeżeli w tym czasie bit IREN w CSR jest zapalony (stan "1").

3.4. Układ obejmowania magistrali kasety.

Układ zawiera bramki typu UCY 7400 (E12), UCY 7402 (E11), UCY 7404 (D11, F12), UCY 7406 (B4), UCY 7408 (D13), UCY 7410 (B13), UCY 7437 (F13) przerzutniki UCY 7474 (C11, C13, E13) uniwibrator typu UCY 74123 (A13) oraz układ UCY 74S424 (F8). Podstawowym sygnałem żądania dostępu do magistrali jest wytworzony w układzie transformacji adresu sygnał ACT/. Sygnał ten powoduje powstanie sygnału RQ/ (F13-6) jeżeli układ transformacji adresu nie wystawi sygnału ADC/. Czyli pakiet MI05 nie żąda dostępu do magistrali w przypadku operacji na rejestrach wewnętrznych. Sygnał RQ/ żądania dostępu do magistrali kasety poprzez bramkę sumującą E12-6 dochodzi do wejścia przerzutnika E13-5. Na wejścia zegarowe przerzutników E13-5 i E13-8 podawany jest sygnał zegarowy BCLK/. Pierwsze po pojawieniu się sygnału RQ/ opadające zbocze BCLK/ wpisuje żądanie dostępu do magistrali do przerzutnika E13-5 a następne opadające zbocze BCLK/ powoduje wystawienie na wyjściu przerzutnika E13-8 zsynchronizowany sygnał żądania magistrali BREQ.

Układ obejmowania magistrali kasety przystosowany jest do szeregowej arbitracji na magistrali kasety. Jeżeli będzie wolna magistrala kasety, tzn. na wejściu bramki F12-5 pojawi się sygnał

P I A P	D T R pakietu MI05.	STRONA 21
		STRON 33
Warszawa		NR REJ. 5818

BPRN/ informujący, że żadna jednostka o wyższym priorytecie nie żąda dostępu do magistrali kasety, wówczas żądanie BREQ spowoduje zdjęcie sygnału BPRO/ (F13-11). Poza tym w chwili pojawienia się biernego sygnału BUSY/ na magistrali kasety bramka B13-12 wypracowuje sygnał o poziomie "L", który zostaje wpisany przez pierwsze opadające zbocze BCLK/ do przerzutnika C11-9. Stan tego przerzutnika powoduje wystawienie na wyjściu przerzutnika C11-5 sygnału IND, który przez inwerter B4-12 pojawia się na magistrali kasety jako aktywny sygnał BUSY/ pakietu MI05.

Sygnał IND powoduje uaktywnienie układu indykacji rys.4754/6 oraz doprowadzany jest do wejścia bramki E12-2. Drugie wejście połączone jest z bramką E12-6 wypracowującą sumę logiczną sygnałów RQ i LOCK. Na wyjściu E12-3 pojawia się sygnał AEN/ zezwolenia wystawienia adresów na magistralę kasety. Sygnał ten wraz z RQ/ generuje na wyjściu bramki E11-10 sygnał ARQ dla układu potwierdzeń oraz poprzez inwerter D11-10 sygnał ARQ/ otwierający wzmacniacze szyny linii danych. Jednocześnie sygnał AEN/ wyzwala uniwibrator A13-12, który po ok. 200 ns (opóźnienie ustawiane elementami R122 i C3) ustawia w przerzutniku C13-9 sygnał BCO/ zezwolenia wystawienia sygnałów protokołu przekazu danych na magistralę kasety oraz wpisuje do przerzutnika C13-6 stan sygnału DTIP. W przypadku, gdy jest on aktywny spowoduje to ustawienie przerzutnika C11-9 w stan "L" i wystawia sygnał BUSY/. Jest to istotne podczas operacji DATIP na Wspólnej Szynie, gdy zachodzi konieczność utrzymania zajętości magistrali kasety aż do zaniku sygnału BBSY Wspólnej Szyny. Pojawienie się sygnału SSYN powoduje zdjęcie sygnału BCO/. Natomiast pojawienie się biernych sygnałów ACT/ i ADC/ spowoduje zdjęcie sygnału RQ/ co oznacza zakończenie objęcia magistrali kasety. W wyniku tego nastąpi zdjęcie sygnałów AEN/ i ARQ/. Jednocześnie stan RQ/ wpisany zostaje pierwszym opadającym zboczem BCLK/ do przerzutnika E13-5, który poprzez bramkę D13-3 powoduje zdjęcie BUSY/ i IND. Następne opadające zbocze BCLK/ przepisuje ten stan do przerzutnika E13-8 powodując zdjęcie sygnału BREQ oraz wystawienie BPRO/.

Pakiet MI05 posiada możliwość obejmowania na stałe magistrali kasety poprzez ustawienie na "1" bitu LOK w rejestrze CSR. Sygnał LOK/ jest doprowadzony na drugie wejście bramki sumującej E12-6 i działa identycznie jak sygnał RQ/.

P I A P	D T R	pakietu MI05.	STRONA	22
			STRON	33
Warszawa			NR REJ.	5818

3.5. Zegar.

Układ zegara (rys.4754/4) zawiera bramki typu UCY7437 (F13), obwód zegarowy typu UCY74S424 (F8) oraz rezonator kwarcowy typu RS3011 9984kHz.

Umożliwia on wysyłanie na magistralę kasety sygnałów zegarowych BCLK/ i CCLK/. Źródłem tych sygnałów jest układ F8 współpracujący z rezonatorem kwarcowym Kw.

Wypracowuje on dwa typy sygnałów :

- $\Phi 2$ (F8-6) o częstotliwości 1109,33 kHz;
- Osc (F8-12) o częstotliwości 9984 kHz.

Sygnał Osc może być podany poprzez bramkę F13-3 na linię CCLK/ przez zwarcie krosu G8-1,8. Kros G8-4,5 umożliwia wystawienie sygnału zegarowego BCLK/ wypracowanego sygnałem Osc albo $\Phi 2$, których wyboru dokonuje się poprzez zwarcie właściwych krosów, odpowiednio G8-2,7 albo G8-3,6.

3.6. Układ przerwań.

Układ przerwań pakietu MI05 zapewnia przekazywanie sygnałów przerwaniowych z magistrali kasety na magistralę Wspólna Szyna. Zbudowany on jest z trzech zasadniczych układów:

- priorytetowego układu identyfikacji przerwań (rys.4754/7);
- układu zgłaszania przerwań (rys.4754/3);
- rejestru maski i przerwań INTRG (rys.4754/8).

3.6.1. Priorytetowy układ identyfikacji przerwań.

Układ zawiera bramki maskowania przerwań typu UCY7432 (E3, F2) priorytetowy koder przerwań typu 74148 (D2) i nadajniki wektora przerwaniowego na Wspólną Szynę typu KP559 IP1 (A9, D1).

Kros przerwań F3 umożliwia podłączenie na wejścia bramek maskowania przerwań dowolnych ośmiu sygnałów z grupy INTO/, ... INTO/ oraz AUX0/. Na jedno wejście może być dołączony tylko jeden z tych sygnałów.

Ustalone krosom sygnały są iloczynowane z poszczególnymi bitami rejestru maski przerwań a następnie podawane przez rejestr-zatrząsk D3, E2 na priorytetowy koder przerwań. Wejście 7 kodera ma najwyższy priorytet, który maleje aż do wejścia 0.

Koder wystawia na swoich wyjściach A0, A1, A2 numer aktywnego wejścia o najwyższym priorytecie. Stan wyjść kodera służy do wypracowania wektora przerwań (bity D02, D03, D04) przesyłanego do minikomputera w chwili zgłaszania przerwań. Starsze bity podawanego wektora D06, D07, D08 można ustalać krosom A7 wg p.2.6 .

Koder wystawia także sygnał GS/ przy obecności niezamaskowanego sygnału przerwaniowego na wejściu.

P I A P	D T R pakietu MI05.	STRONA 23
		STRON 33
Warszawa		NR REJ. 5818

Sygnal GS/ podawany jest do układu zgłaszania przerwań. Przychodzący z układu zgłaszania przerwań sygnał VEC/ utrzuwa w rejestrze-zatrasku stan niezamaskowanych wejść przerwaniowych na czas zgłaszania przerwań. Zapobiega to przekłamaniom. Jednocześnie sygnał VEC otwiera nadajniki wektora A7, B7 (rys.4754/7) umożliwiając jego przesłanie na linie donych D02L, ..., D07L magistrali Wspólna Szyna. W przypadku pojawienia się sygnału TOT (TIME-OUT), powoduje on dezaktywację kodera przerwań i wypracowuje wektor przerwań o najwyższym priorytecie.

3.6.2 Układ zgłaszania przerwań.

Układ przedstawiony na rys.4754/3 daje pakietowi MI05 możliwość zgłaszania żądania przydziału magistrali na jednej z czterech linii BR4L, ..., BR7L Wspólnej Szyny. Magistrala zostanie przydzielona adapterowi MI05 jeśli będą spełnione warunki określone w "PDP-11 peripherals and interfacing handbook" /DEC 1971/ i w radzieckiej normie Wspólnej Szyny NM MPK po WT 34-80 grupa E65. Wtedy układy sterujące przydziałem magistrali umieszczone w procesorze wystawiają sygnał przyznania magistrali BG (na tym samym co BR poziomie). Po otrzymaniu sygnału BG MI05 wystawia sygnał SACK blokujący przepływ sygnału BG do następnych urządzeń w systemie minikomputera (BGOut) oraz zdejmuję BR. Procesor po otrzymaniu w ciągu 10µs SACK zeruje BG. Następnie zdejmuję sygnał BBSY (oraz sygnały adresowe i sterujące). Wówczas MI05 wystawia własne BBSY oraz zdejmuję SACK.

Układ zgłaszania przerwań rozpocznie swoje działanie jeżeli zostanie wypracowany przez bramkę C10-3 sygnał IRQ oraz zapalony jest bit IREN rejestru CSR (stan "1"). Wówczas bramka C10-11 uaktywnia układ zgłaszania przerwań, który realizuje standardowe procedury zgłaszania przerwania na Wspólnej Szynie.

3.6.3 Rejestr maski i przerwań INTRG.

Rejestr INTRG służy do ustawiania maski dla sygnałów przerwaniowych na wejściu priorytetowego układu identyfikacji przerwań oraz do obserwacji ich stanu. Układ zbudowany jest z dwóch rejestrów typu UCY 74175 (C7, D7) oraz wzmacniaczy szyny typu UCY 74S426 (E6, E7, F6, F7). Wyjścia rejestru maski (C7 i D7) podawane są na bramki maskujące (E3, F2) w układzie identyfikacji przerwań oraz do wzmacniaczy szyny (E6, F6). Stan wejść przerwaniowych z układu bramkowania przerwań jest przekazywany bezpośrednio do wzmacniaczy szyny (E7 i F7). Rejestr maski jest zerowany sygnałem INITL (INI/) Wspólnej Szyny. Zapewnia to zablokowanie wszystkich sygnałów wejściowych układu przerwań pakietu MI05 po każdorazowym włączeniu systemu oraz po każdym alarmie zasilania.

P I A P	D T R pakietu MI05.	STRONA 24
Warszawa		STRON 33
		NR REJ. 5818

Zapis stanu linii danych D00, ..., D07 do rejestru maski następuje po przyjsciu sygnału WLIR z układu sygnałów rozkazowych.

Rejestr maski i przerwań INTRG jest odczytywany po przyjsciu z układu sygnałów rozkazowych sygnału RIR/, który aktywuje wszystkie wzmacniacze szyny /E6, E7, F6, F7/ podające 16-bitową informację na linii danych Wspólnej Szyny poprzez nadajniki tej magistrali (rys.4754/1).

3.7. Rejestr sterowania i stanu CSR.

Układ zawiera rejestr typu UCY 74174 (B9), przerzutnik typu UCY 7474 (C12-9) oraz wzmacniacze szyny typu UCY 74S416 (B8, C9). Rejestr CSR umożliwia programowe określanie funkcji pakietu poprzez odpowiednie ustawienie pięciu pozycji bitowych.

Są to:

- CSR00 - bit FLAG wskaźnika wyjściowego, którego stan może być dołączony na polu krosowym F3 np. do linii AUX0/ lub do jednej z linii INTO/, ..., INT7/;
- CSR01 - bit IOM określający typ rozkazu na magistrali kasety (urządzenia We/Wy lub pamięć);
- CSR02 - bit LOK (LOCK) trwałego objęcia magistrali kasety;
- CSR06 - bit IREN zezwolenia przerwań;
- CSR07 - bit TOT (TIME-OUT) przekroczenia dopuszczalnego czasu operacji na magistrali kasety.

Bit CSR07 określony jest przez stan przerzutnika B8-9. Natomiast pozostałe bity określone są przez stany wyjść układu B8. Zapis do wymienionych pozycji następuje po przyjsciu sygnału WLSR z układu sygnałów rozkazowych zaś ich zerowanie sygnałem INITL (INI/) Wspólnej Szyny.

Pozostałe pozycje monitorują stan wyspecyfikowanych sygnałów:

- CSR14 - bit PFSN statusu zasilania;
- CSR15 - bit IRQ żądania przerwań.

Odczyt z rejestru CSR następuje po przyjsciu z układu sygnałów rozkazowych sygnału RSR/. Sygnał ten aktywuje wzmacniacze szyny B8 i C9, które podają zawartość rejestru na wejścia odpowiednich nadajników sygnałów danych Wspólnej Szyny (rys.4754/1).

P I A P	D T R pakietu MI05.	STRONA 25
		STRON 33
Warszawa		NR REJ. 5818

3.8. Sygnały zerowania i alarmu zasilania.

Pakiet MI05 odbiera z magistrali Wspólnej Szyny sygnał wstępnego zerowania INITL i wykorzystuje go do wewnętrznych zerowań. Odbiornik sygnału INITL A1-11 (typu KP559 IP2) przesyła go poprzez inwertery B4-6 i B4-4 na pole Krosowe B5, które umożliwia podanie tego sygnału na magistralę kasety jako INIT/ lub RESET/. Kros umożliwia także zerowanie wewnętrznych układów pakietu MI05 sygnałem INIT/ odebrany z magistrali kasety.

Układ przekazu sygnałów zaniku zasilania zawiera układy typu UCY 7400 (E12), UCY 7404 (F12), KP559 IP1 /D12).

Układ wypracowuje na podstawie odebranych sygnałów MPRO/ i PFIN/ sygnały ACLO i DCLO, które wystawiają odpowiednio nadajniki D12-6 i D12-3 na magistralę Wspólna Szyna.

Nie jest on w stanie zapewnić wymaganych na Wspólnej Szynie odstępów czasowych pomiędzy pojawieniem się sygnałów ACLO i DCLO. Na rys. 4754/10 przedstawiono sekwencję przebiegów czasowych sygnałów alarmu zasilania.

Wymagany czas tACDC powinien być większy od 7ms natomiast norma BN-84/3105-03 na magistralę kasety ogranicza tMPRO do przedziału od 2ms do 2,5ms.

Z tego względu w pakiecie MW30 konieczne będą zmiany stałej czasowej uniwiibratora B1-12 wg dok. nr rej.5047 poprzez odpowiedni dobór elementów R150 i C36.

Dla wersji docelowej, czyli pakietu MW32 problem ten praktycznie nie istnieje gdyż czas trwania tego sygnału zależy wyłącznie od użytych zasilaczy.

3.9. Układ indykacji.

Układ ten zrealizowany na uniwiibratorach typu UCY 74123 (A8) i bramek typu UCY 7400 (B10), UCY 7402 (E11), KP559 IP1 (A9) przedstawiono na rys.4754/6.

Układ śledzi stan sygnału IND, którego źródłem jest układ obejmowania magistrali kasety.

Sygnał IND jest wystawiany w momencie obejmowania magistrali kasety przez pakiet MI05. Uniwiibratory A8 dla pojedynczych operacji generują impulsy rzędu ułamka sekundy, które powodują świecenie diody elektroluminescencyjnej D3 na płycie czołowej pakietu.

Układ zapewnia migotanie diody w przypadku ciągłych operacji (transmisji) na magistralę kasety.

Ciągłe świecenie się diody następuje w przypadku trwałego objęcia magistrali kasety (bit LOCK w CSR).

P I A P	D T R	pakietu MI05.	STRONA	26
			STRON	33
Warszawa			NR REJ.	5818

4. Dołączanie urządzeń zewnętrznych.

4.1. Dołączenie do magistrali Wspólna Szyna.

Dołączenie minikomputera do pakietu MI05 umożliwia specjalny kabel wykonany ze sznura interfejsu typu WS 15-00686-05. Jeden koniec kabla zakończony jest standardową płytką złącza interfejsu Wspólna Szyna a drugi dwoma złączami szufladowymi typu ELTRA 8.81.037.04.4.1.1.00.1. dołączanymi do złącz C i D pakietu. Połączenia powinny być zgodne z Tabl. 11 i 12.

4.2. Dołączenie do magistrali kasety.

Sygnały standardowe magistrali kasety wymagają polaryzacji zewnętrznej. W kasetach INTEL DIGIT-PROWAY rezystory polaryzujące znajdują się na pakiecie kontroli MW30. W aplikacjach nie stosujących tego pakietu należy zewnętrznie zapewnić polaryzację sygnałów, zgodnie z BN-84/3105-03.

Następujące sygnały złącza B wymagają obsługi:

- MPRO/, PFIN/, PFSN/ - źródłem jest pakiet MW30. Jeżeli pakiet ten nie jest stosowany, wejścia tych sygnałów pozostawić wolne;
- BPRN/ - połączyć z BPRO/ nadrzędnego pakietu aktywnego lub z masą jeżeli MI05 ma najwyższy priorytet albo jest jedynym pakietem aktywnym w kasecie;
- +5VB - w przypadku braku zasilania baterijnego należy zapewnić zasilanie linii +5VB.

P I A P	D T R pakietu MI05.	STRONA	27
Warszawa		STRON	33
		NR REJ.	5818

Lp.	Nazwa sygnału	MI05 Styk zł. C	Kierunek	SM EMC Styk złącza WS
1	INITL	C1	«—	B04
2	A17L	C2	«—	B39
3	A18L	C3 1)	«—	
4	A20L	C4 1)	«—	
5	MSYNL	C5	«—	A45
6	A08L	C6	«—	A35
7	A13L	C7	«—	B37
8	A12L	C8	«—	A37
9	A11L	C9	«—	B36
10	GND	C10 2)	«—	
11	A06L	C11	«—	A34
12	GND	C12 2)	«—	
13	A04L	C13	«—	A33
14	A02L	C14	«—	A32
15	GND	C15 2)	«—	
16	D06L	C16	«—	A09
17	A03L	C17	«—	B32
18	D04L	C18	«—	A08
19	D05L	C19	«—	B08
20	C0L	C20	«—	A43
21	C1L	C21	«—	B43
22	A19L	C22 1)	«—	GND
23	A21L	C23 1)	«—	GND
24	A16L	C24	«—	A39
25	A09L	C25	«—	B35
26	B67IH	C26	«—	A21
27	A14L	C27	«—	A38
28	A10L	C28	«—	A36
29	A15L	C29	«—	B38
30	A07L	C30	«—	B34
31	A05L	C31	«—	B33
32	A01L	C32	«—	B31
33	A00L	C33	«—	A31
34	D07L	C34	«—	B09
35	B66IH	C35	«—	A23
36	B65IH	C36	«—	A25
37	B64IH	C37	«—	A27

Tabl.11. Połączenia dla złącza C sznura interfejsu SM/MI05.

P I A P	D T R pakietu MI05.	STRONA 28
Warszawa		STRON 33
		NR REJ. 5818

Lp.	Nazwa sygnału	MI05 Styk zł. D	Kierunek	SM EMC Styk złącza WS
1	D01L	D1	←	B06
2	D03L	D2	←	B07
3	INTRL	D3	→	A03
4	BR5L	D4	→	B26
5	BR6L	D5	→	A24
6	BR7L	D6	→	B22
7	D15L	D7	←	B14
8	D14L	D8	←	A14
9	D12L	D9	←	A13
10	D11L	D10	←	B12
11	D10L	D11	←	A12
12	D09L	D12	←	B11
13	D08L	D13	←	A11
14	BBSYL	D14	↔	B17
15	SACKL	D15	→	A17
16	SSYNL	D16	↔	B45
17	NPRL	D17	←	A20
18	BGOH	D18	←	
19	DCL0L	D19	→	B29
20	D00L	D20	←	A06
21	D02L	D21	←	A07
22	BR4L	D22	→	A28
23	GND	D23 2)	←	
24	GND	D24 2)	←	
25	GND	D25 2)	←	
26	GND	D26 2)	←	
27	GND	D27 2)	←	
28	D13L	D28	←	B13
29	GND	D29 2)	←	
30	GND	D30 2)	←	
31	NPGIH	D31	←	A19
32	PAL	D32	←	A16
33	GND	D33 2)	←	
34	GND	D34 2)	←	
35	GND	D35 2)	←	
36	ACL0L	D36	→	A29
37	PBL	D37	←	B16

Tabl.12. Połączenia dla złącza D sznura interfejsu SM/MI05.

Uwagi do tabl. 11 i 12 :

- 1) Dla modeli SM EMC o obszarze adresowania 256KB łączyć z masą razem z łączówkami z uwagą 2).
- 2) Dokonać połączeń styków danego złącza z uwagą 2) wspólną zwórką CuAg Ø0,6, do której dołączać wszystkie masy sygnałowe.

P I A P	D T R	pakietu MI05.	STRONA	29
			STRON	33
Warszawa			NR REJ.	5818

5. Połączenia krosowe na pakiecie.

=====

Wyszczególniono połączenia krosowe pakietu MI05 oraz opisano działanie pakietu dla poszczególnych połączeń.

Kros G8 - wystawiania sygnałów zegarowych na magistralę kasety:

- 1 - 8 - wystawienie sygnału zegarowego na linię CCLK/;
- 2 - 7 - podanie sygnału oscylatora na bramkę F13-3;
- 3 - 6 - podanie sygnału Q2 z układu FB-6 na bramkę F13-8;
- 4 - 5 - podanie sygnału z bramki F13-8 na linię BCLK/.

Kros B5 - dołączenia sygnałów inicjacji:

- 1 - 8 - podanie sygnału INIT/ na wewnętrzny sygnał INI/ służący do zerowania układów pakietu;
- 2 - 7 - podanie sygnału INITL ze Wspólnej Szyny na linię INIT/ magistrali kasety;
- 3 - 6 - podanie sygnału INITL ze Wspólnej Szyny na linię RESET/ magistrali kasety;
- 4 - 5 - podanie sygnału INITL ze Wspólnej Szyny na linię RESET/ magistrali kasety, z możliwością zerowania układów pakietu sygnałem RESET/.

Kros A7 - ustalania zakresu wartości wektora przerwań:
Tabl. 13.

Pole krosowe A7				
X	1-16	2-15	3-14	4-13
0	rozwane	rozwane	rozwane	rozwane
1	rozwane	rozwane	rozwane	zwane
2	rozwane	rozwane	zwane	rozwane
3	rozwane	zwane	rozwane	zwane
4	zwane	rozwane	rozwane	rozwane
5	zwane	rozwane	rozwane	zwane
6	zwane	rozwane	zwane	rozwane
7	zwane	rozwane	zwane	zwane

Uwaga !

Znak X w tabl.13 oznacza pozycję X wektora przerwań z tabl. 7.

Kros A7 - wyboru poziomu zgłaszanych przerwań:

- 5 - 12 - pakiet może zgłaszać przerwanie na poziomie BR7;
- 6 - 11 - pakiet może zgłaszać przerwanie na poziomie BR6;
- 7 - 10 - pakiet może zgłaszać przerwanie na poziomie BR5;
- 8 - 9 - pakiet może zgłaszać przerwanie na poziomie BR4.

Kros B7 - wyboru poziomu odbieranych przyznań:

- 1 - 8 - pakiet może odbierać przyznanie magistrali B67;
- 2 - 7 - pakiet może odbierać przyznanie magistrali B66;
- 3 - 6 - pakiet może odbierać przyznanie magistrali B65;
- 4 - 5 - pakiet może odbierać przyznanie magistrali B64.

P I A P	D T R	pakietu MI05.	STRONA	30
			STRON	33
Warszawa			NR REJ.	5818

6. Instrukcja uruchomienia i eksploatacji.

6.1. Przed przystąpieniem do uruchomienia pakietu MI05 należy sprawdzić poprawność montażu oraz wykonać wszystkie połączenia krosowe według opisu zawartego w rozdziale 5. Połączyć: 68-3-6 z 68-4-5 (w przypadku gdy nie będzie innego pakietu aktywnego w kasecie); B5-1-8 (jeżeli sygnał INIT/ ma zerować rejestry wewnętrzne); A7-4-13; A7-6-11; B7-2-7.

Wstawić do kasety pakiet MI05 oraz pakiety kontroli MW30, jednostki centralnej MM80 i pamięci ML30 oraz ML40 (z załadowanym zestawem parametrów dla oprogramowania testującego). Następnie połączyć pakiet MI05 z SM EMC sznurem interfejsu wykonanym zgodnie z p.4.1. . Przy włączaniu zasilania należy pamiętać, że zasilanie kasety powinno pojawiać się równocześnie (lub wcześniej) z zasilaniem SM EMC i powinno być zdejmowane z kasety równocześnie (lub później).

6.2. Pakiet MI05 jest uruchamiany przy wykorzystaniu oprogramowania testującego TZMI05 pracującego w minikomputerze SM EMC. Możliwości tego testu oraz sposób korzystania z niego opisane są w instrukcji użytkownika oprogramowania testującego nr rej.5821.

6.3. Podczas prawidłowej pracy pakietu dioda na płycie czołowej sygnalizuje zaświeceniem stan, w którym pakiet MI05 wykonuje operacje na magistrali kasety. Niezaświecenie się tej diody w czasie działania oprogramowania sterującego sygnalizuje zajętość magistrali kasety lub brak połączenia w obwodzie arbitracji szeregowej, lub uszkodzenie pakietu.

6.4. Dopuszcza się zmiany połączeń krosowych i ustawienia przełączników dla danych aplikacji z uwzględnieniem zasad określonych w p.5. .

UWAGA !!!

W przypadku uruchamiania oprogramowania testującego TZMI05 należy przestrzegać połączeń podanych w p.6.1. .

6.5. W przypadku wystąpienia błędów lub awarii pakietu test TZMI05 lokalizuje źródło błędu z dokładnością do bloku. Do sprawdzenia serwisowego pakiet MI05 należy dołączyć do magistrali kasety za pośrednictwem biernego przedłużacza magistrali kasety MG71.

Dokładną diagnostykę ułatwiają testy cykliczne programu TZMI05 umożliwiające obserwację sygnałów na oscyloskopie oraz rysunki sekwencji przebiegów czasowych dla prawidłowo działającego pakietu 4754/11 .. 14.

P I A P	D T R pakietu MIO5.	STRONA	31
		STRON	33
Warszawa		NR REJ.	5818

- 6.6. W przypadku instalowania w stacji więcej niż jednego pakietu aktywnego należy zapewnić na magistrali kasety połączenie indywidualne szeregowej arbitracji przydziału magistrali (jeżeli MIO5 jest jedynym pakietem aktywnym należy zapewnić mu połączenie linii BPRN/ z masą), należy podzielić obsługę przerw między pakiety aktywne i wykonać właściwe połączenia na krosach przerw w pakietach. Należy również ustalić jedno źródło sygnałów INIT/, BCLK/, CCLK/.

P I A P	D T R pakietu MI05.	STRONA 32
		STRON 33
Warszawa		NR REJ. 5818

7. Zestawienie materiałów.

=====

Tabl. 14.

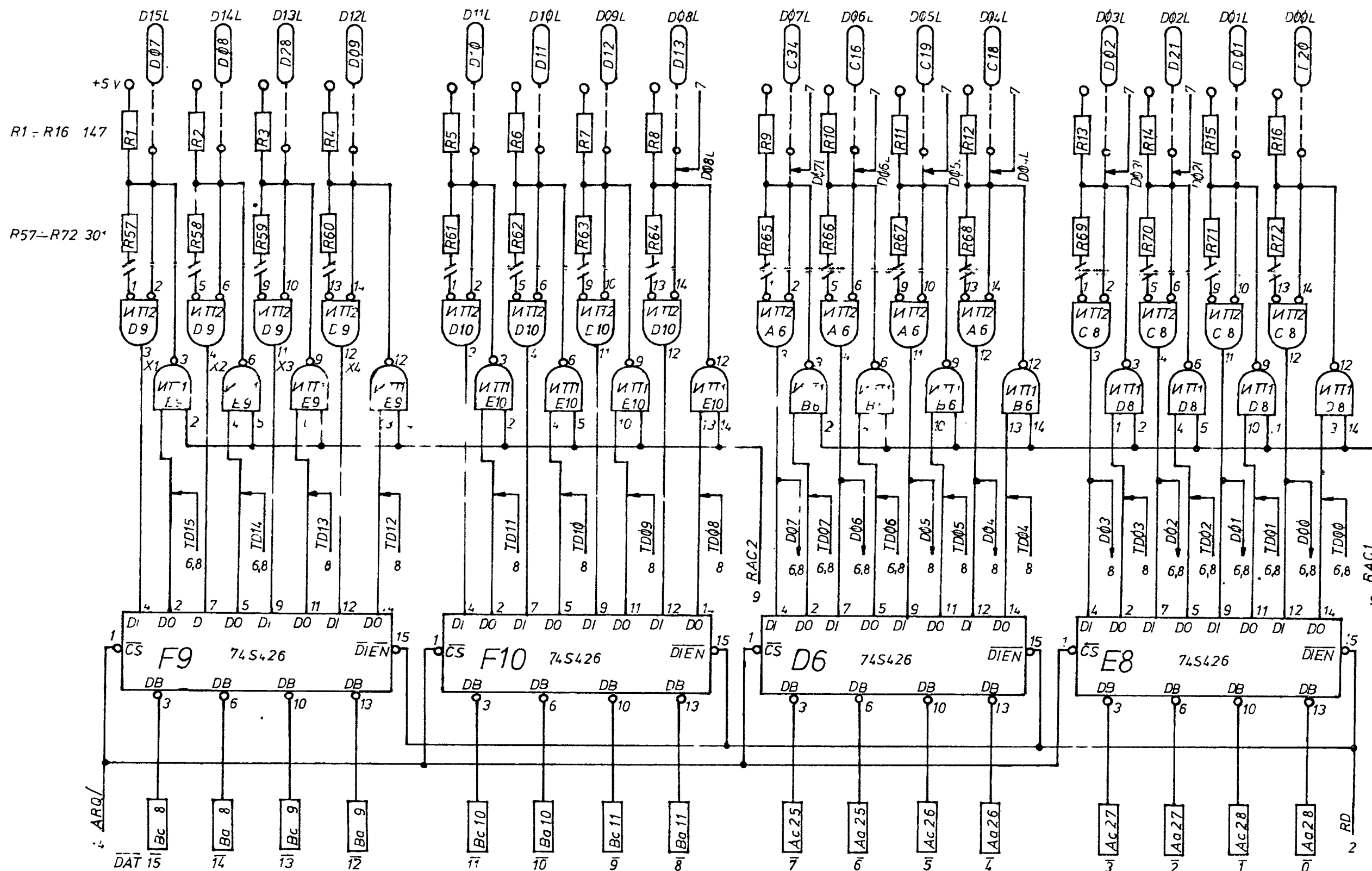
Lp.	Ilość	Nazwa zespołu lub części	Cecha, znak norma	Oznaczenie na rys.	Producent
1	4	układ scalony	UCY 7400	B10, C2, C10 E12	CEMI
2	4	układ scalony	UCY 7402	B11, D4, E1 E11	CEMI
3	4	układ scalony	UCY 7404	A10, C1, D11 F12	CEMI
4	1	układ scalony	UCY 7406	B4	CEMI
5	1	układ scalony	UCY 7408	B2	CEMI
6	2	układ scalony	UCY 7410	B1, B13	CEMI
7	1	układ scalony	UCY 7437	F13	CEMI
8	5	układ scalony	UCY 7474	B12, C11, C12, C13, E13	CEMI
9	2	układ scalony	UCY 7475	D3, E2	CEMI
10	2	układ scalony	UCY 74123	A8, A13	CEMI
11	1	układ scalony	UCY 74174	B9	CEMI
12	2	układ scalony	UCY 74175	C7, D7	CEMI
13	2	układ scalony	UCY 74S416	B8, C9	CEMI
14	1	układ scalony	UCY 74S424	F8	CEMI
15	14	układ scalony	UCY 74S426	D6, E4-E8 F1, F4-F7 F9-F11	CEMI
16	5	układ scalony	TM 622	C3-C6, D5	WRL
17	1	układ scalony	74148 PC	D2	WRL
18	2	układ scalony	K 555 ŁŁ1	E3, F2	ZSRR
19	8	układ scalony	K 559 IP1	A9, A12, B6, D1, D8, D12, E9, E10	ZSRR
20	11	układ scalony	K 559 IP2	A1-A6, A11, B3, C8, D9, D10	ZSRR
21	1	rezystor	MŁT 0,125 56Ω 5%	R119	OMIG
22	56	rezystor	MFR 0,125 147Ω 2%	R1-56	OMIG a)
23	1	rezystor	MŁT 0,125 200Ω 5%	R126	OMIG
24	58	rezystor	MFR 0,125 301Ω 2%	R57-114	OMIG a)
25	1	rezystor	MŁT 0,125 490Ω 5%	R129	OMIG
26	6	rezystor	MŁT 0,125 1kΩ 5%	R118, R120, R121, R123, R127, R130	OMIG
27	5	rezystor	MŁT 0,125 2,2kΩ 5%	R115-117, R131, R132	OMIG
28	1	rezystor	MŁT 0,125 4,7kΩ 5%	R122	OMIG
29	3	rezystor	MŁT 0,125 30kΩ 5%	R124, R125, R128	OMIG
30	1	kondensator	KFPm 68pF/63V	C3	CERAD
31	2	kondensator	KFPm 470 pF/63V	C1, C2	CERAD
32	1	kondensator	KFPm 1 nF/63V	C5	CERAD
33	3	kondensator	KFPm 1,5 nF/63V	C8, C10, C11	CERAD
34	39	kondensator	KFPm 47 nF/63V	C14-C53	CERAD f)

P I A P	D T R pakietu MI05.	STRONA	33
Warszawa		STRON	33
		NR REJ.	5818

Tabl. 14 cd.

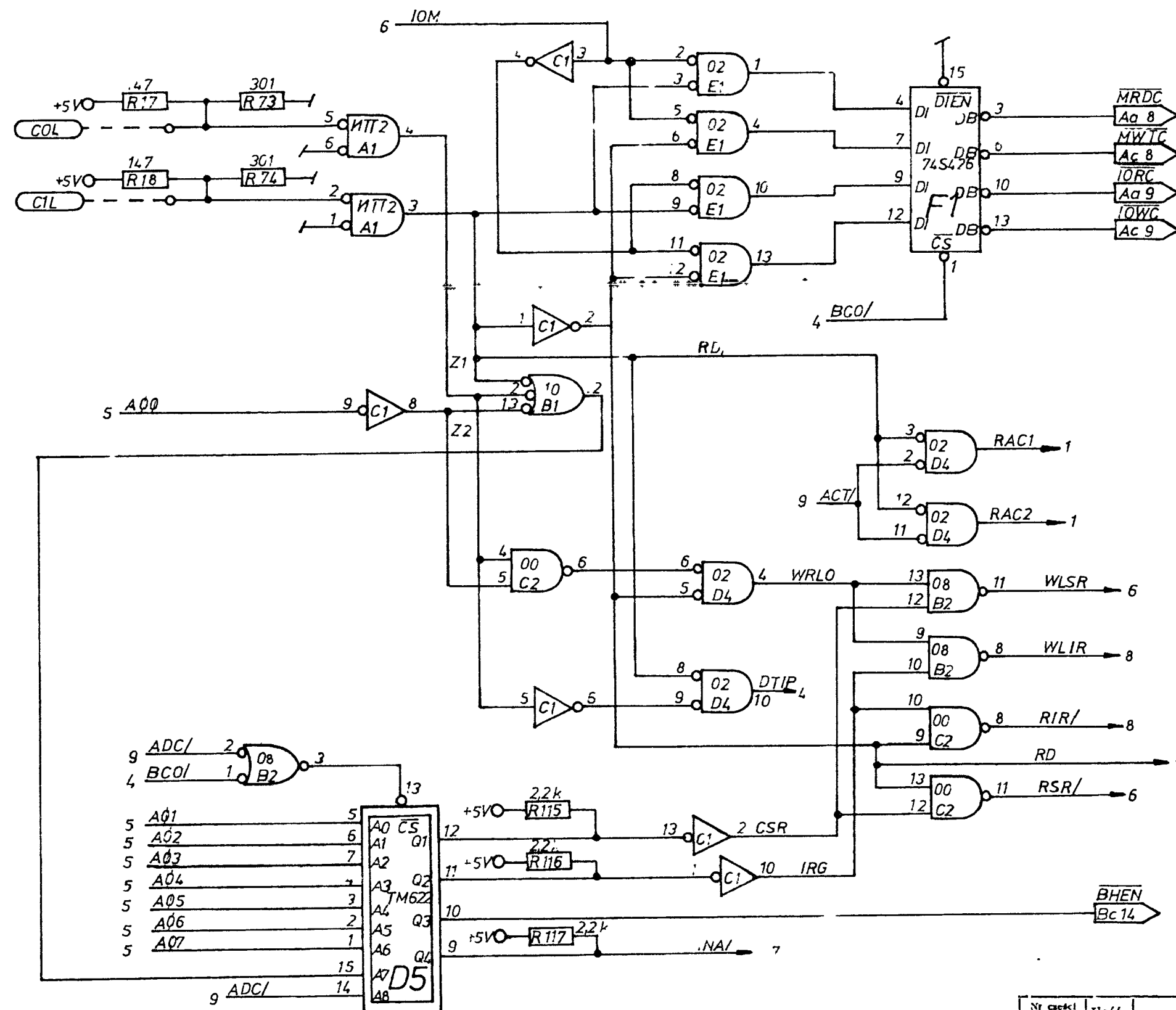
Lp.	Ilość	Nazwa zespołu lub części	Cecha, znak norma	Oznaczenie na rys.	Producent
35	4	kondensator	158D 33 μ F/25V	C6, C7, C12 C13	CERAD
36	2	dioda	BAVP 19	D1, D2	CEMI
37	1	dioda luminesc czerwona	COP 431	D3	CEMI
38	1	rez. kwarcowy	RS-3011-9984kHz	K1	OMIG d)
39	5	podst.16-styk.	Tx 7816	C3-C6, D5	CSSR b)
40	3	przeł.4-styk.	WD M1 - 4	B5, B7, G8	ZSRR
41	1	przeł.8-styk.	WD M1 - 8	A7	ZSRR
42	2	złącze pośr.	8.11.096.02.3 5.000.1		ELTRA
43	2	złącze szufladowe	8.71.037.04.4 1.1.00.1		ELTRA
44	2	złącze szufladowe	8.81.037.04.4 1.1.00.1		ELTRA
45	1	sznur interfejsu	WS 15-005686-06		ERA
46	18	kołek do owijania	styk gniazda 821 typ C1	F3	ELTRAc)
47	1	konstrukcja mech. pakietu	plyta czołowa wg rys. 4754/22		ZAP
48	12	szyna zasilająca	wg rys. 4754/23		e)
49	1	plyta drukowana	MI05 Laminat TSE - 2 = 1,5		
50	4	listwa terminatora	wg rys. 4754/25..32	T1 - T4	g)

- a) W przypadku braku rezystorów MFR należy wyselekcjonować :
- dla R1 - R56 z rezystorów MŁT 0,125W 150 Ω 5% rezystory w zakresie 144 Ω - 150 Ω .
- dla R57 - R114 z rezystorów MŁT 0,125W 300 Ω 5% rezystory w zakresie 295 Ω - 307 Ω .
- Rezystory R1 - R114 (z wyjątkiem R26, R27, R82, R83, R89) należy montować na listwach terminatorów T1 - T4 wg rys.4754/13-18
- b) Element D5 wluć po zaprogramowaniu. Podstawka pod element D5 przewidziana jest na etapie uruchomienia.
- c) Można wykorzystać krosy 18-stykowe produkowane przez p. Mazurka, Warszawa ul.Tyszkiewicza 14/24 m 51 t.32-90-45.
- d) Rezonator kwarcowy montować wg rys.4754/20 na podkładce plastikowej grubości 0,5-1,0 mm. Przed wlutowaniem rezonatora wlutować obejmę mocującą z drutu CuAg $\varnothing$ 0,6mm w izolacji.
- e) Szyny zasilające montować po odcięciu odpowiednich nóżek zgodnie z rys.4754/20. Zastępczo można wykorzystać zespół 10-005527 SM wyk.6 produkcji zakładów ERA. Należy wówczas odciąć niepotrzebne nóżki i lutować szynę do kołków z drutu CuAg $\varnothing$ 0,6mm.
- f) Kondensatory C14-C52 lutować pomiędzy szynami zasilającymi wg rys.4754/20.
- g) Można wykorzystać listwę LE01 po obcięciu do odpowiednich wymiarów wg rys.4754/25..32 .



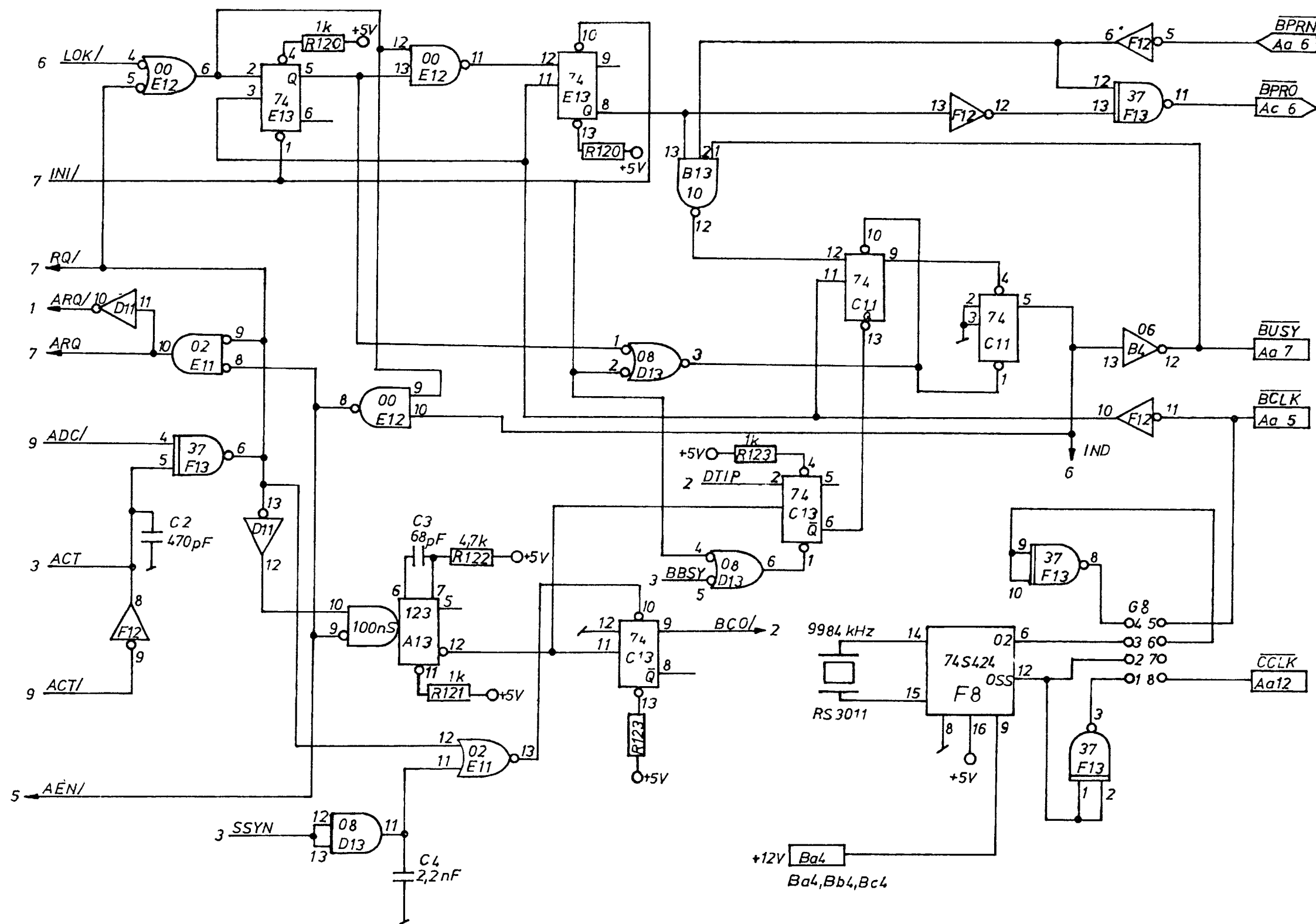
Nr części lub sepy		Ilość	Nazwa		Nr ark.	Uwagi
				Nazwa		Podpis
				UKŁAD PRZEKAZU SYGNAŁÓW DANYCH		
Wzrost	Ilość	Treść zmiany		Podpis	Data	
Przepracował		K. Sienicki			04.06	
Kontrolował						
Kreślił		T. Kucinski			10.06	
Sprawdził		K. Sienicki			04.06	
Podpis		T. Kucinski			04.06	

Wymiary	Uchylki

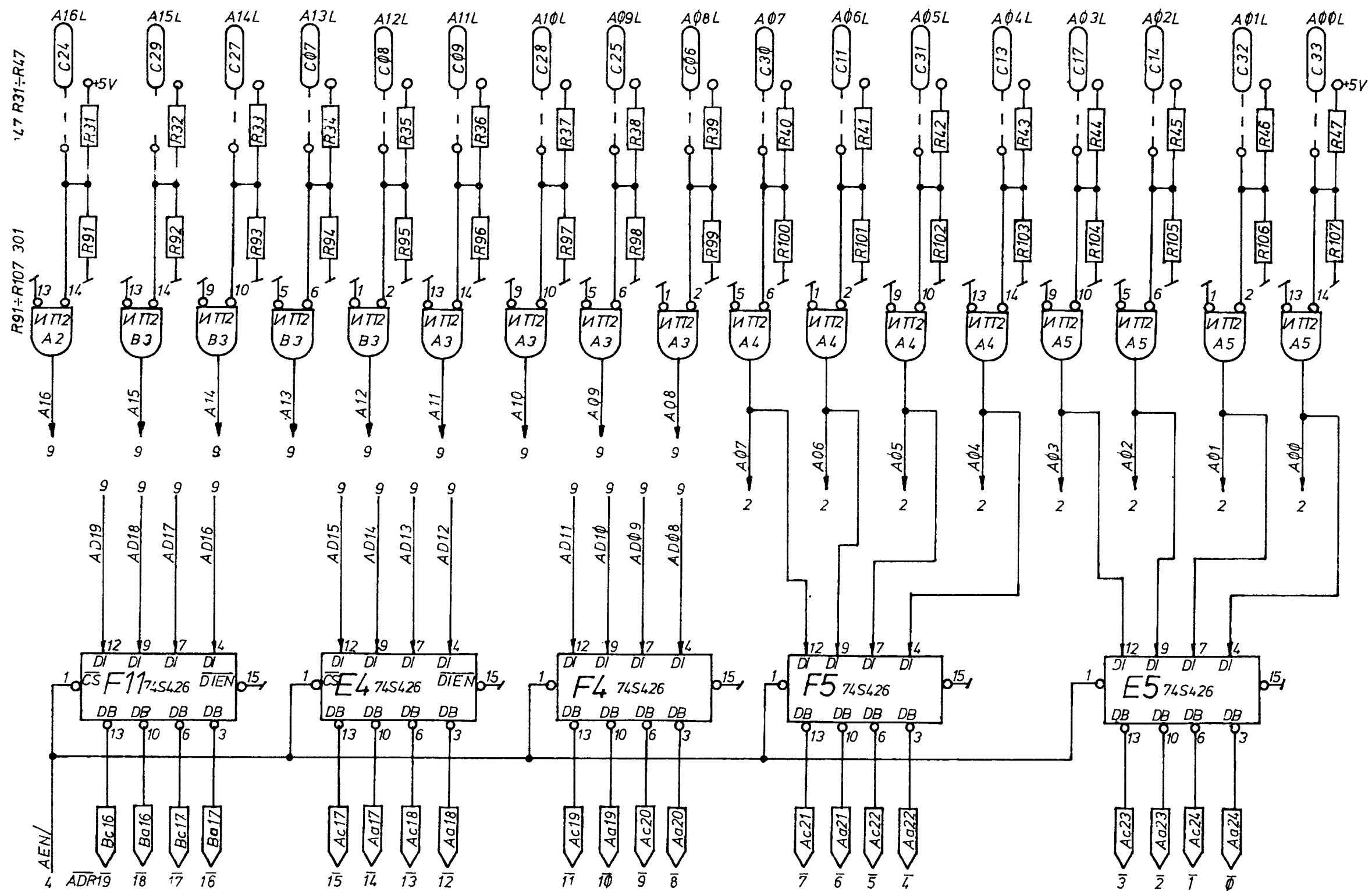


Nr części lub sepc		Ilość	Nazwa	Nr ark	Uwagi
Nazwa					
UKŁAD SYGNAŁÓW ROZKAZOWYCH					
Zastępuje rys. Nr		ark			
Zastąpiono przez rys. Nr		Nr rys. zesł			
Nr rysunku		Nr części			
Przemysłowy Instytut Automatyki i Pomiarów Warszawa		4754 12			
Zakład OAP					

Wymiary	Ouhyłki



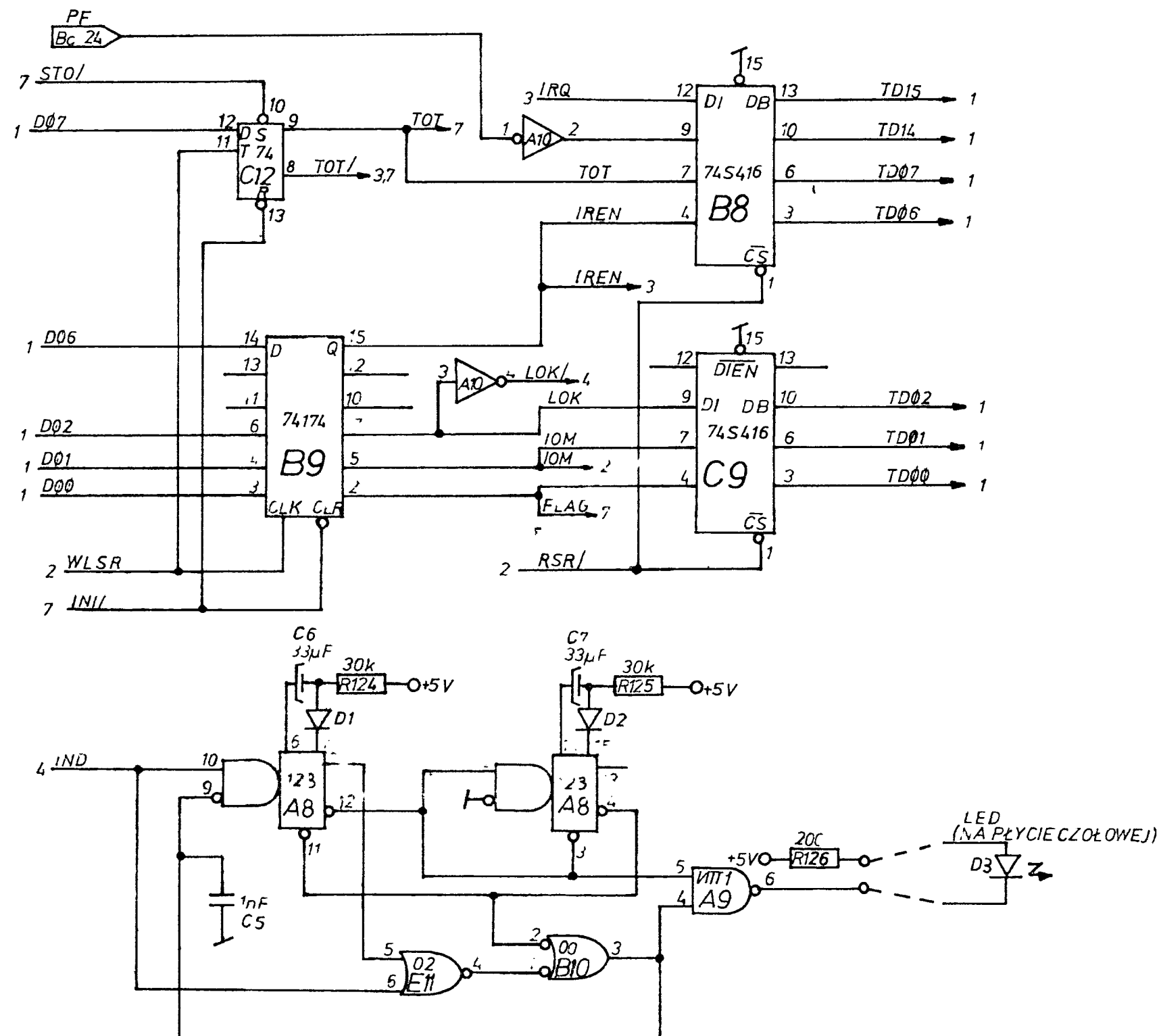
		Nr części lub zesp		Ilość	Nazwa	Nr ark	Uwagi
					Nazwa		Podziałka
					UKŁAD OBEJMOWANIA		
					MAGISTRALI KASETY		Utwor
Znak zmiany	Ido zmi	Treść zmiany	Podpis	Data	Materiał	Zastępuje rys. Nr	Nr ark
		Projektował	K Senderek	09.86			
		Konstruował				Zastąpiono przez rys. Nr	Nr rys. zesp
		Kreślił	J Kłuciniński	10.86	Przemysłowy Instytut Automatyki i Pomiarów Warszawa	Nr rysunku	Nr części
		Sprawdził	K Senderek	11.87		4754 / 4	
		Kier. Prac	A Wojtych	04.87			
		Wykonawca	K Senderek	04.87	Zakład OAP		



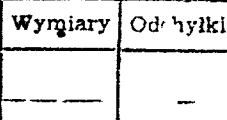
Wymiary	Odchyłki
---------	----------

Nr części lub zesp.		Ilość	Nazwa	Nr ark.	Uwagi
			Nazwa	Podpis	
			UKŁAD PRZEKAZU SYGNAŁÓW ADRESOWYCH	Ciepłota	
Materiał			Zastępuje rys. Nr	Nr ark.	
			Zastąpiono przez rys. Nr	Nr rys. test.	
Przemysłowy Instytut Automatyki i Pomiarów Warszawa			Nr rysunku	Nr części	
Zakład OAP			4754/15		

Insk zmiany	Pod pis	Treść zmiany	Podpis	Data
Projektował	<i>[Signature]</i>	K. Senderek		09.86
Korzystał	<i>[Signature]</i>	J. Kucińska		10.86
Kreślił	<i>[Signature]</i>	K. Senderek		04.87
Sprawił	<i>[Signature]</i>	A. Wajch		04.87
Kier. Prac.	<i>[Signature]</i>	K. Senderek		04.87
Wykonanie	<i>[Signature]</i>			

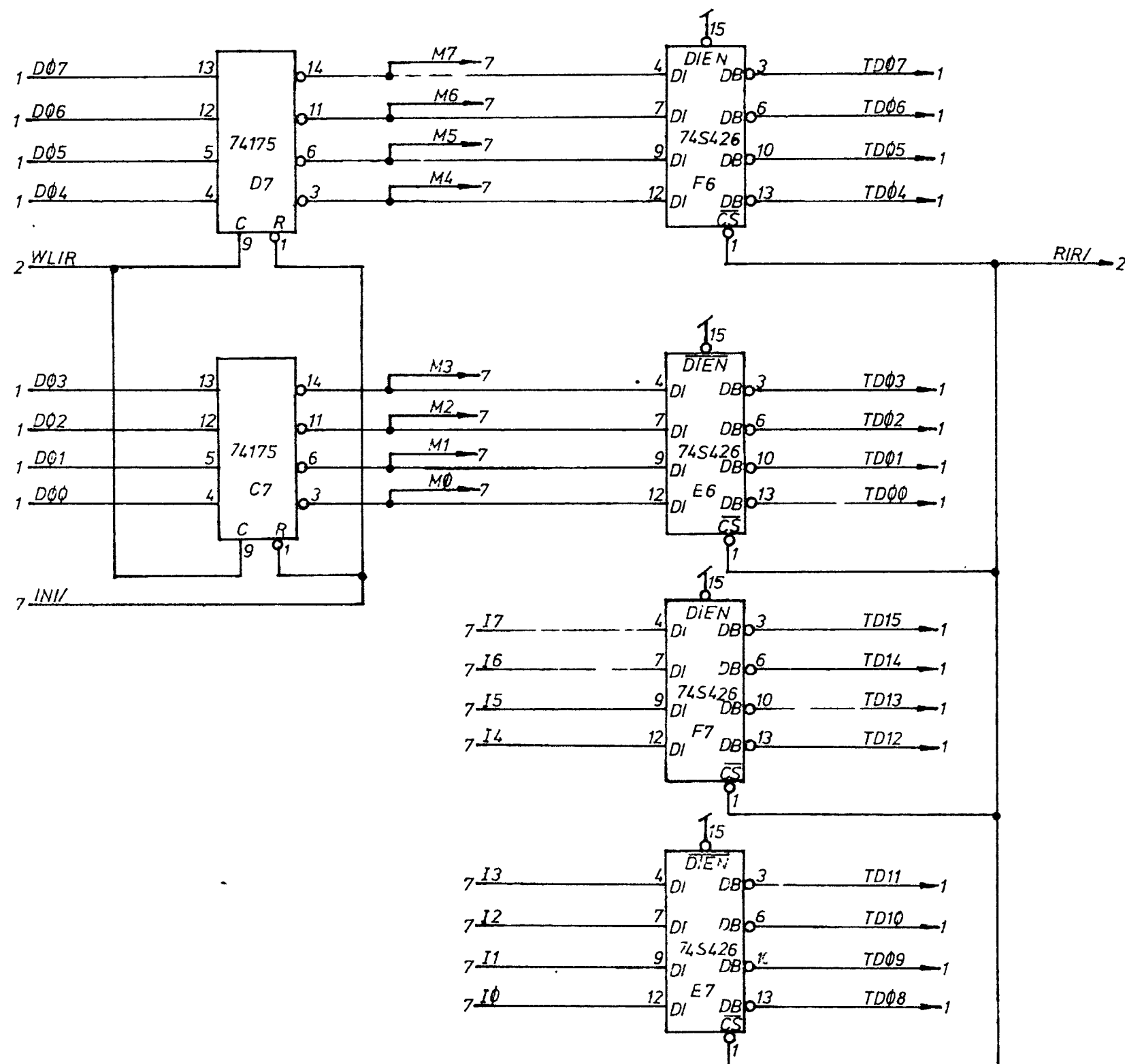


Nr części lub zapis		Ilość	Nazwa		Nr ark	Uwagi
Nazwa			REJESTR STANU CSR			
			I UKŁAD INDYKACJI			
Projektował	DR	K Senderek	09.86	Materiał		Nr ark
Kołodziej				Zastępuje rys. Nr		Nr rys. zest
Kreślił		J Kłucinski	10.86	Zastąpiono przez rys. Nr		
Sprawdził		K Senderek	14.87	Nr rysunku		Nr części
Kier. Prac		A Woitych	04.87	Przemysłowy Instytut Automatyki i Pomiarów Warszawa		
Wykonawca		K Senderek	04.87	Zakład OAP		
				4754 / 6		

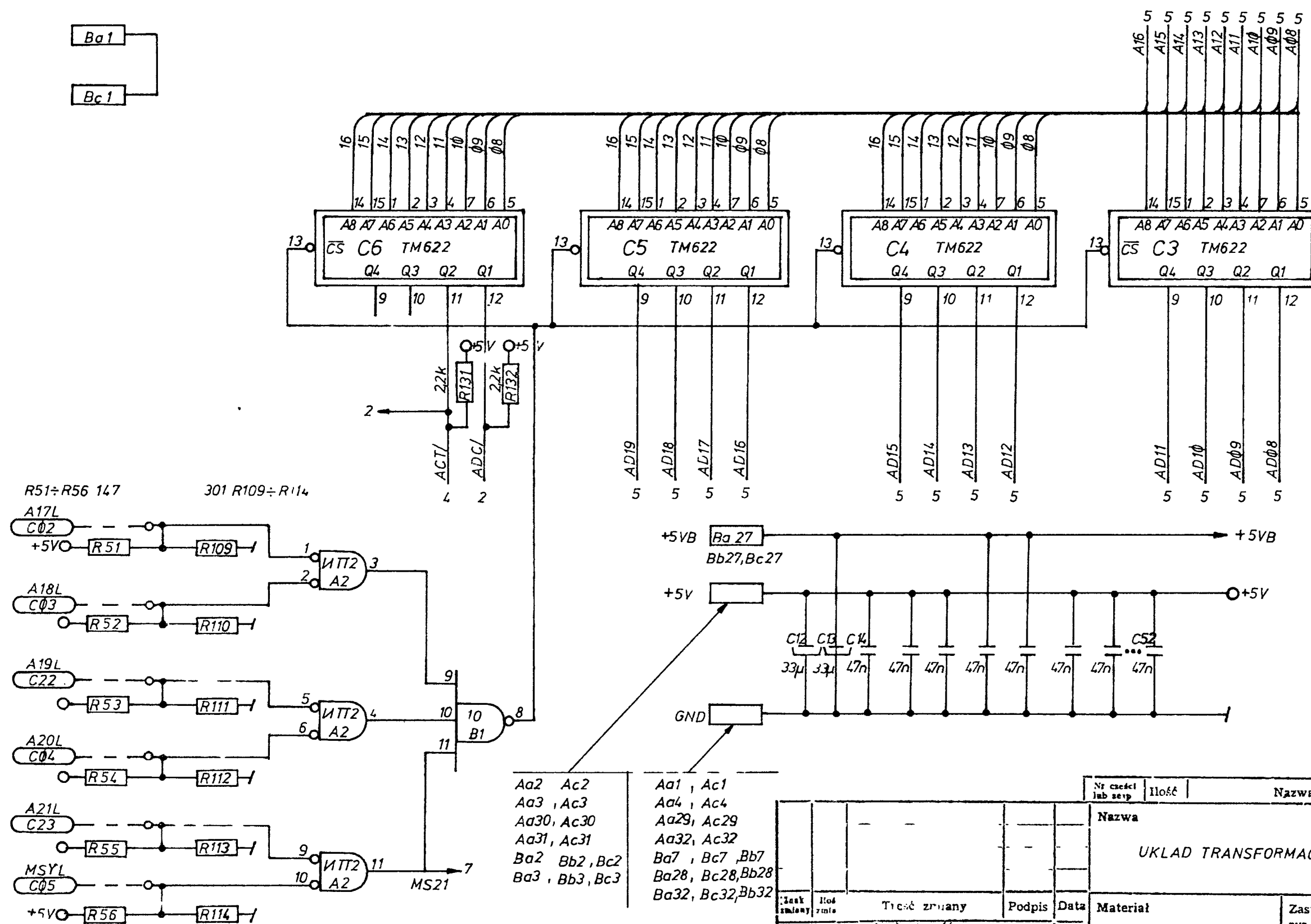


				Nr części lub zespołu	Ilość	Nazwa	Nr ark.	Uwagi
						Nazwa PRIORYTETOWY UKŁAD IDENTYFIKACJI PRZERWAŃ UKŁAD PRZEKAZU SYGNAŁÓW ZEROWANIA I ALARMU ZASILANIA		Podziałka
								Strona
Znak zmiany	Pod mia	Treść zmiany	Podpis	Data	Materiał	Zastępuje rys. Nr		Nr ark.
		Projektował	<i>K Senderek</i>	09.80				
		Ko. struował				Zastąpiono przez rys. Nr		Nr rys. zesp.
		Kreślił	<i>J. Kłwowski</i>	10.80				
		Sprawdził	<i>K Senderek</i>	09.81				
		Kon. Prac	<i>A. Wołtych</i>	09.82				
		Wykonawca	<i>K Senderek</i>	09.82				
					Przemysłowy Instytut Automatyki i Pomiarów Warszawa	Nr rysunku		Nr części
					Załącznik <i>CAP</i>	4754/7		

Wymiary	Odstępy

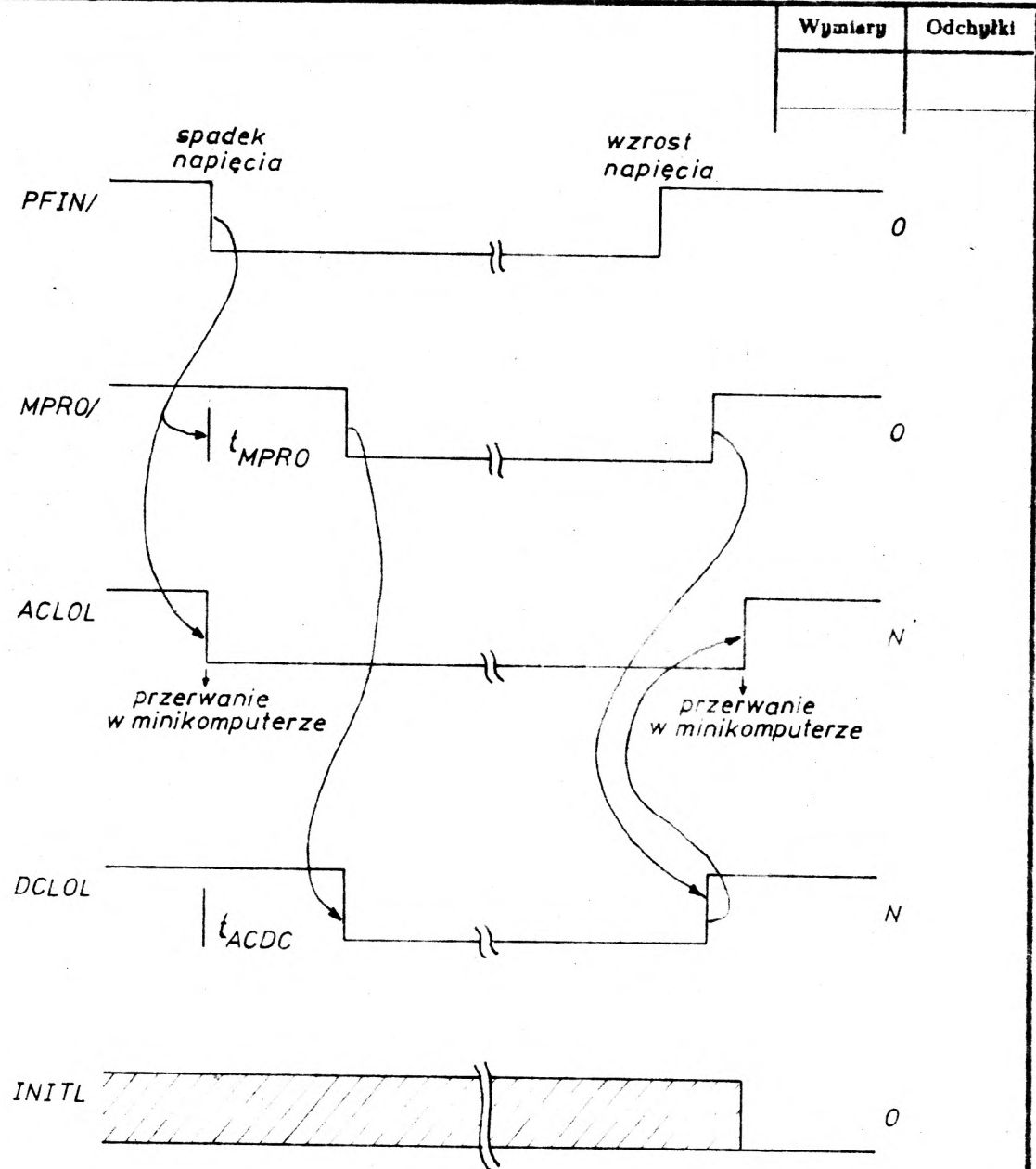


Nr części lub serię	Ilość	Nazwa	Nr ark	Uwagi
		Nazwa		Podziałka
		REJESTR PRZERWAŃ INTRG		
Link zmiany	Ilość zmian	Treść zmiany	Podpis	Data
Projektował		K Senderek		09.86
Ko. projekt		J Ktucinski		10.86
Kres.		K Senderek		04.87
Sprawdził		A Wsitych		04.87
Kier. Prac		K Senderek		04.87
Wykonawca				
		Przemysłowy Instytut Automatyki i Pomiarów Warszawa		
		Zakład OAP		
		Nr rysunku		
		4754/8		
		Nr ark		
		Nr rys. zest		
		Nr części		

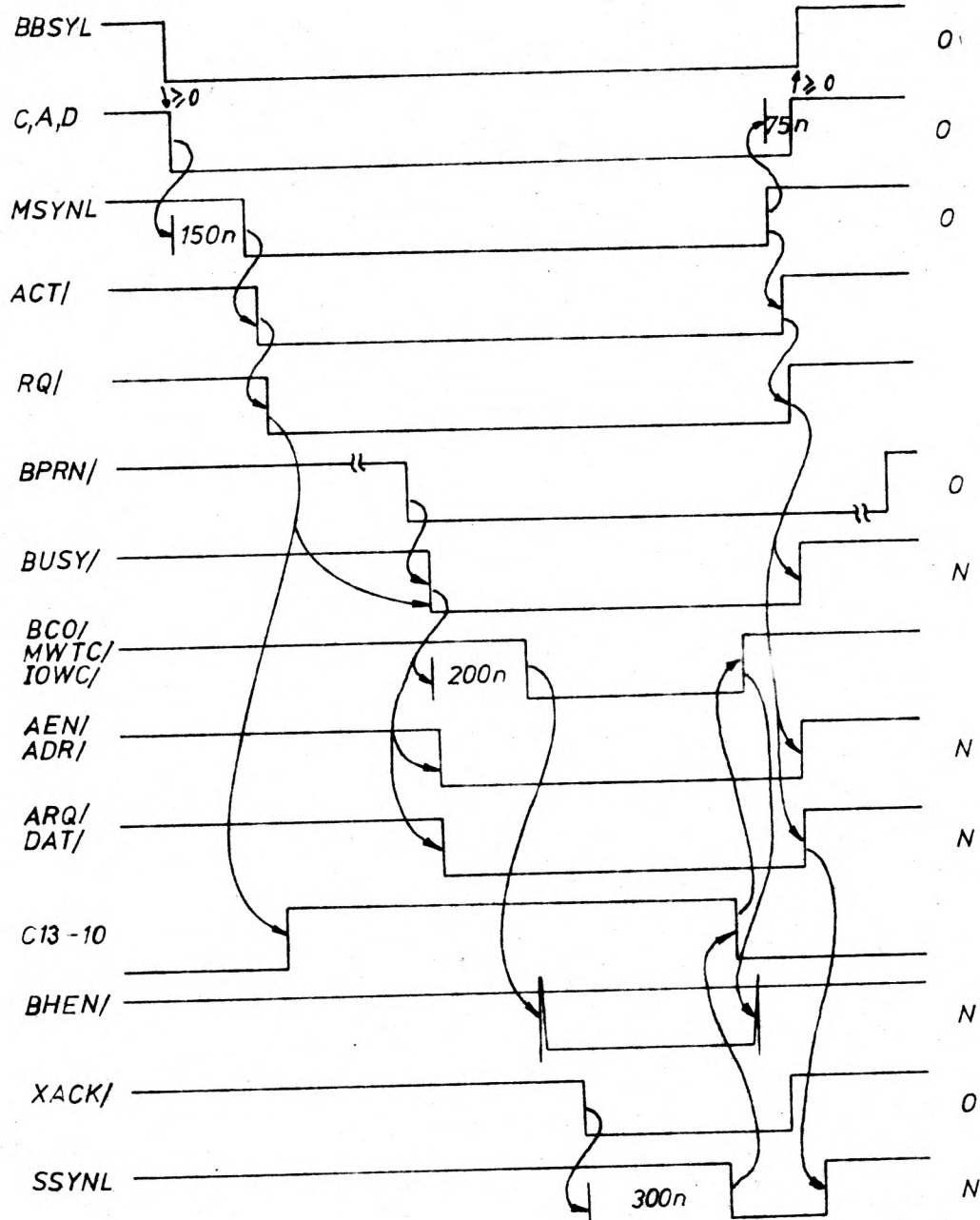


Aa2, Ac2
 Aa3, Ac3
 Aa30, Ac30
 Aa31, Ac31
 Ba2, Bb2, Bc2
 Ba3, Bb3, Bc3
 Aa1, Ac1
 Aa4, Ac4
 Aa29, Ac29
 Aa32, Ac32
 Ba7, Bc7, Bb7
 Ba28, Bc28, Bb28
 Ba32, Bc32, Bb32

Nr części lub sejp	Ilość	Nazwa	Nr ark	Uwagi
UKŁAD TRANSFORMACJI ADRESU				
Nazwa				
Materiał				
Zastępuje rys. Nr				
Zastąpiono przez rys. Nr				
Nr rysunku				
4754/9				
Przemysłowy Instytut Automatyki i Pomiarów Warszawa				
Zakład OAP				



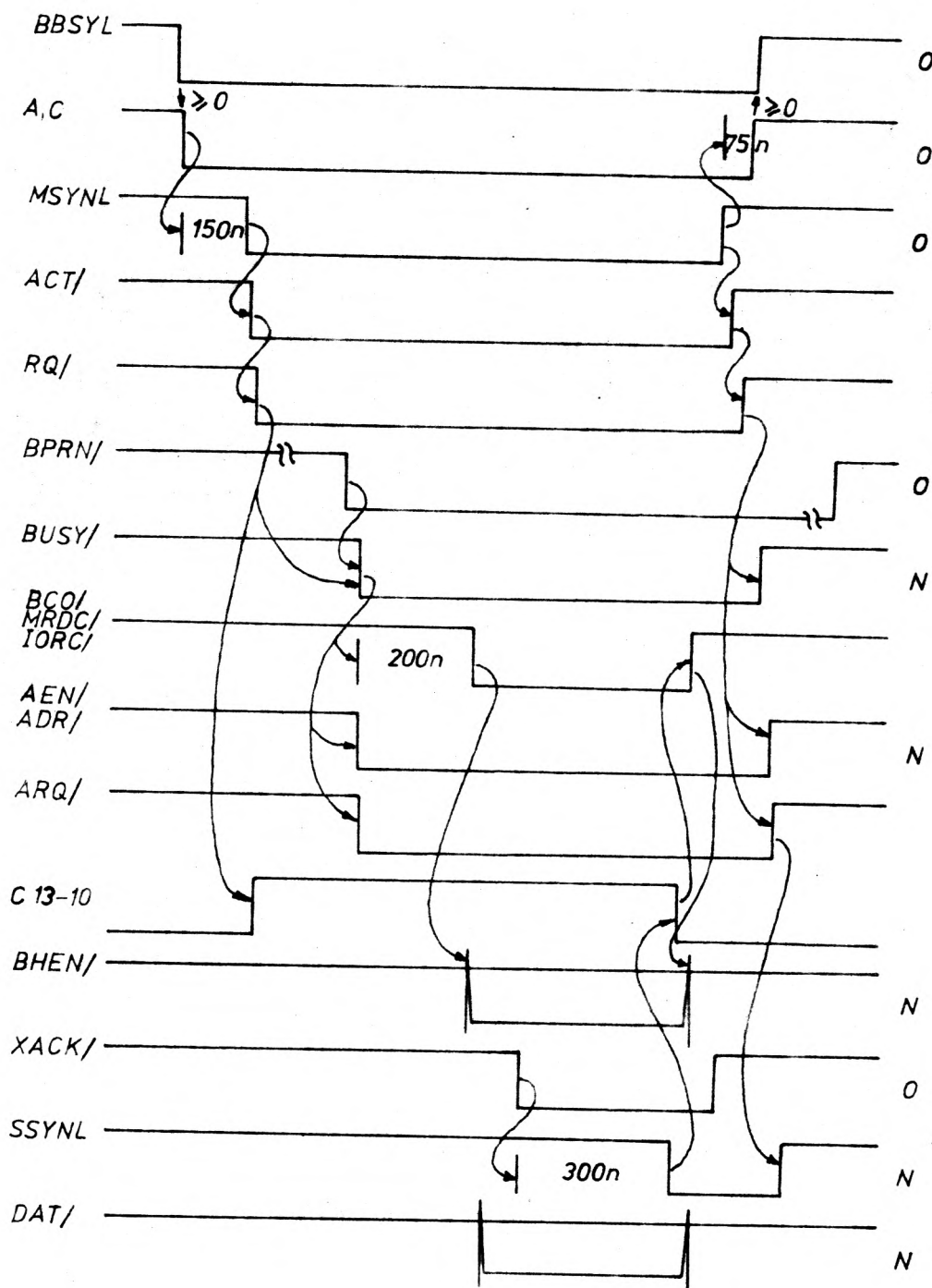
					Nr części lub sepc.	Ilość	Nazwa	Nr ark.	Uwagi
					Nazwa				Podziałka
					SEKWENCJA PRZEBIEGÓW CZASOWYCH				Ciężar
					SYGNAŁÓW ALARMU ZASILANIA				
Znak zmiany	Wzrost	Treść zmiany	Podpis	Data	Materiał		Zastępuje rys. Nr	Nr ark.	
Projektował		K. Senderek		09.86			Zastąpiono przez rys. Nr	Nr rys. zest.	
Kreślił		J. Kłuciński		10.86					
Sprawił		K. Senderek		04.87					
Kier. Pracowni		A. Wojskich		04.87					
Wykonawca		K. Senderek		04.87					
					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku		Nr części
					Zakład DAP		4754/10		46



[Literami N lub 0 z prawej strony zaznaczono czy dany sygnał jest przez pakiet nadawany, czy odbierany.]

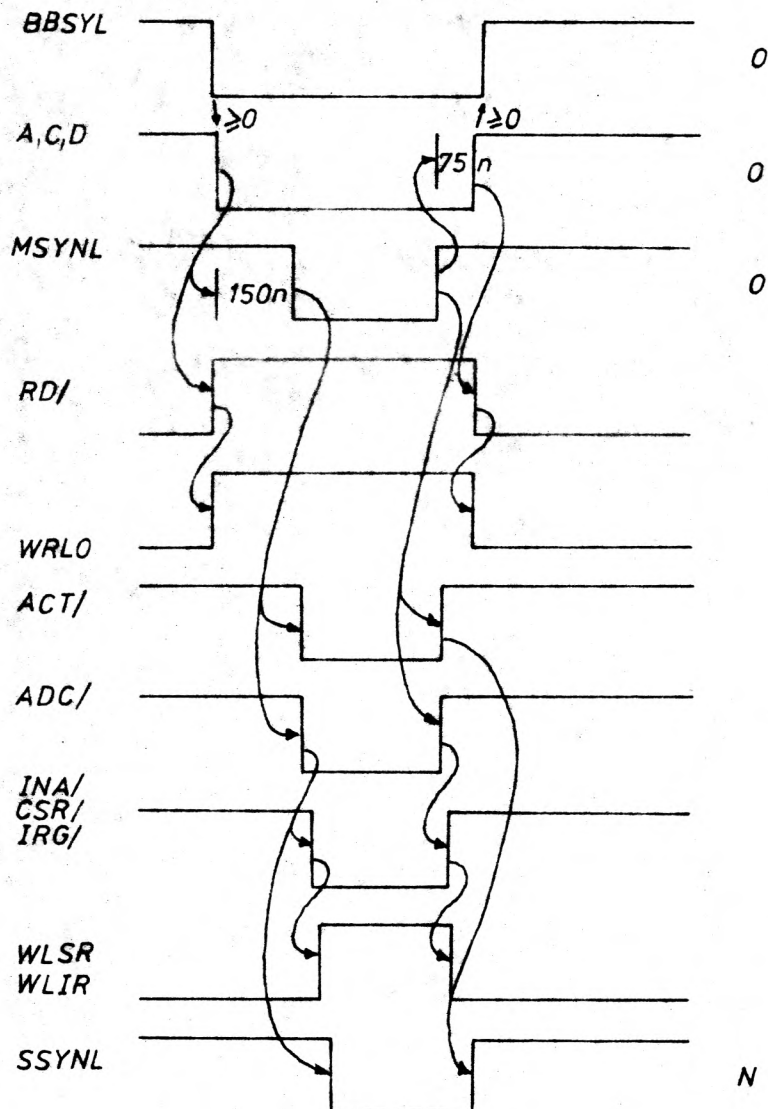
					Nr części lub sepc	Ilość	Nazwa	Nr ark	Uwagi
					Nazwa SEKWENCJA PRZEBIEGÓW CZASOWYCH OPERACJI PISANIA DANYCH				Podziałka
									Ciętar
Znak zmiany	Ilos. zmian	Treść zmiany	Podpis	Data	Materiał		Zastępuje rys. Nr	Nr ark.	
Projektował		K. Senderek		09.86			Zastąpiono przez rys. Nr	Nr rys. zest.	
Konstruował									
Kreślił		J. Kłucinski		10.86					
Sprawdził		K. Senderek							
Nier. Pracownik		A. Wołosz		04.86					
					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku 4754/11		
					Zakład DAP				

Wymiary	Odchyłk

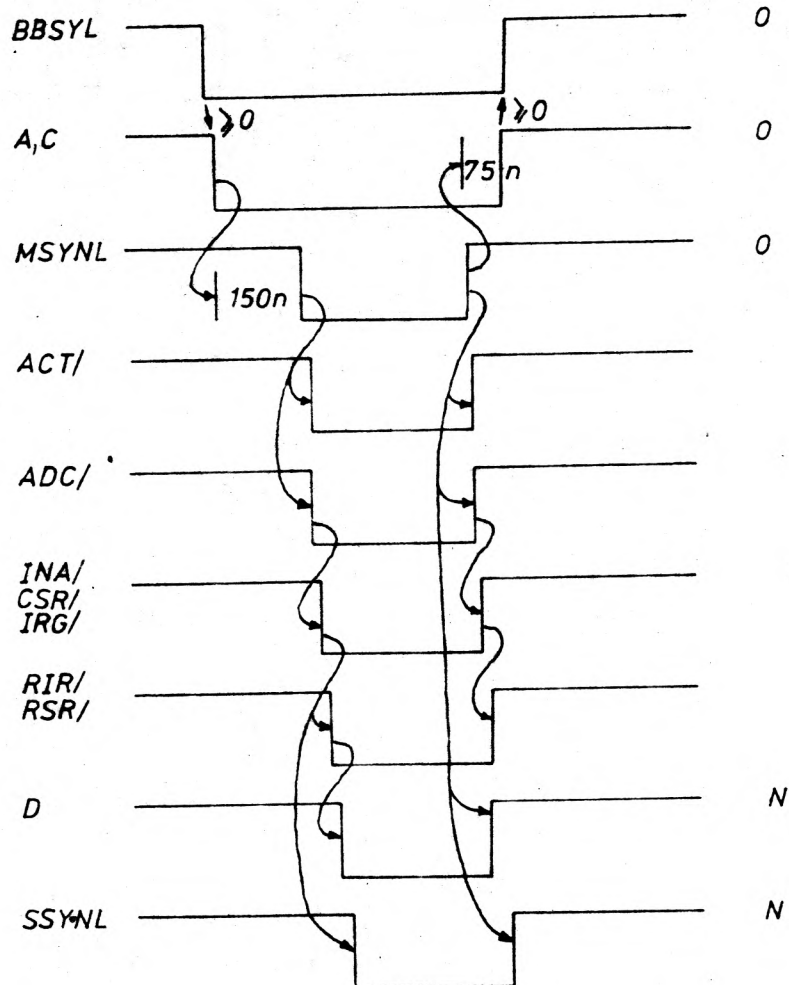


				Nr części lub secp	Ilość	Nazwa	Nr ark	Uwagi
						Nazwa SEKWENCJA PRZEBIEGÓW CZASOWYCH OPERACJI CZYTANIA DANYCH	Podziałka	
							Ciepłota	
Znak zmiany	Hasło zmiany	Treść zmiany	Podpis	Data	Material	Zastępuje rys. Nr	Nr ark.	
Projektował		K. Senderek		09.86		Zastąpiono przez rys. Nr	Nr rys. zest.	
Konstruował								
Kreślił		J. Kłuciński		10.86				
Sprawił		K. Senderek		04.87				
Nier. Pracownik		A. Woitych		04.87				
Wykonawca		K. Senderek						
						Przemysłowy Instytut Automatyki i Pomiarów Warszawa	Nr rysunku 4754/12	Nr części 48

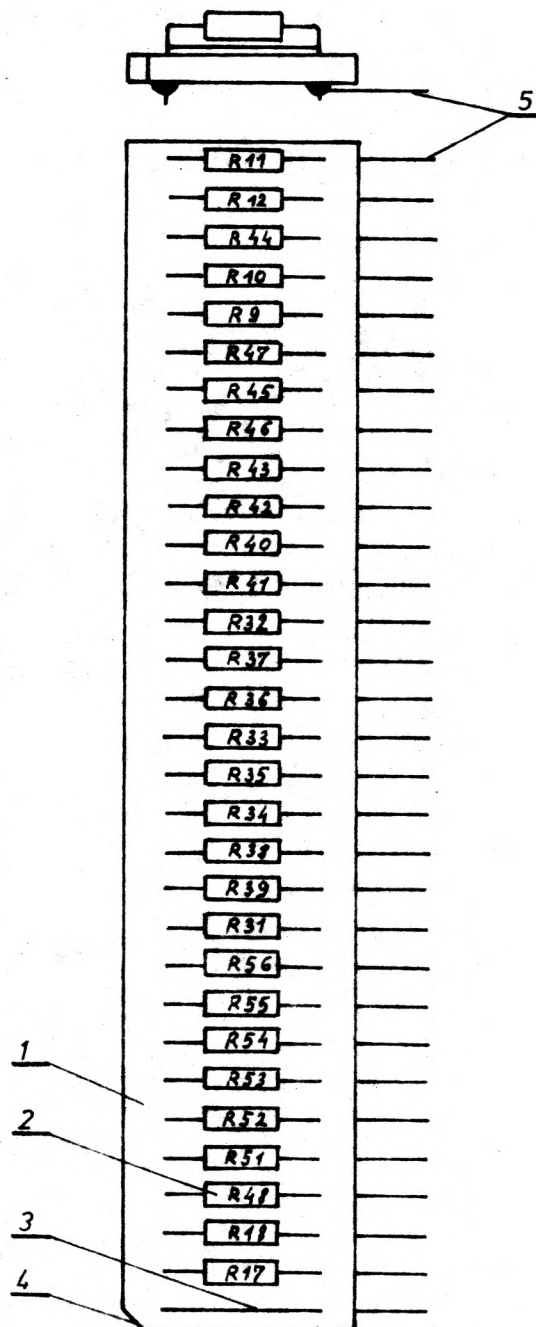
Wymiary	Odchylki



					Nr części lub sepc.	Ilość	Nazwa	Nr ark.	Uwagi
					Nazwa SEKWENCJA PRZEBIEGÓW CZASOWYCH OPERACJI PISANIA DANYCH DO REJESTRU WEWNĘTRZNEGO M105				Podziałka
									Ciężar
Zak. zintany	Ilość zintany	Treść zintany	Podpis	Data	Materiał		Zastępuje rys. Nr	Nr ark.	
Projektował		K. Senderek		09.86			Zastąpiono przez rys. Nr	Nr rys. zesp.	
Konstruował									
Kreślił		J. Kłuciński		10.86					
Sprawił		K. Senderek		04.87					
Kier. Pracowni		A. Woźnych		04.87					
Wykonawca		K. Senderek		04.87					
					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku	Nr części	
					Zakład OAP		4754/13	49	

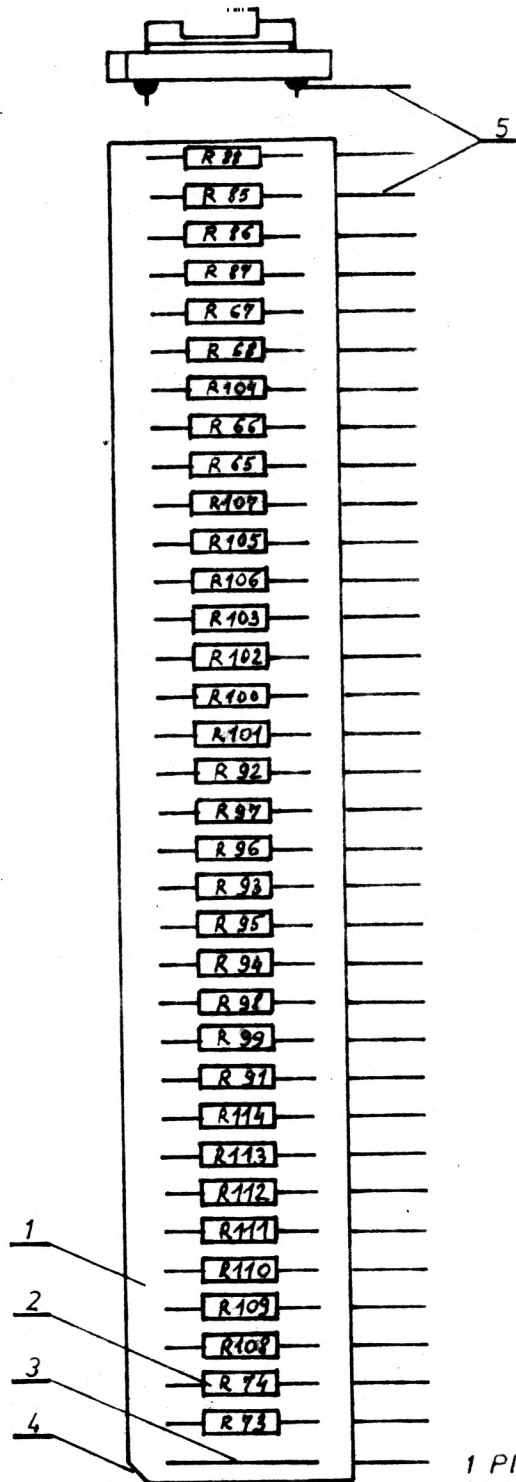


					Nr części lub secp.	Ilość	Nazwa	Nr ark.	Uwagi
					Nazwa SEKWENCJA PRZEBIEGÓW CZASOWYCH OPERACJI CZYTANIA DANYCH Z REJESTRU WEWNĘTRZNEGO MI05				Podziałka
									Ciężar
Znak zmiany	Ilość zmian	Treść zmiany	Podpis	Data	Materiał		Zastępuje rys. Nr	Nr ark.	
Projektował	1	K. Senderek		09.76			Zastąpiono przez rys. Nr	Nr rys. zesi	
Konstruował									
Kreślił	1	J. Kłucinski		10.86	Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku 4754/14	Nr części 50	
Sprawdził	1	K. Senderek		09.87					
Kier. Pracowni	1	A. Wołosz		09.87					
Wykonawca	1	K. Senderek		09.87	Zakład OAP				



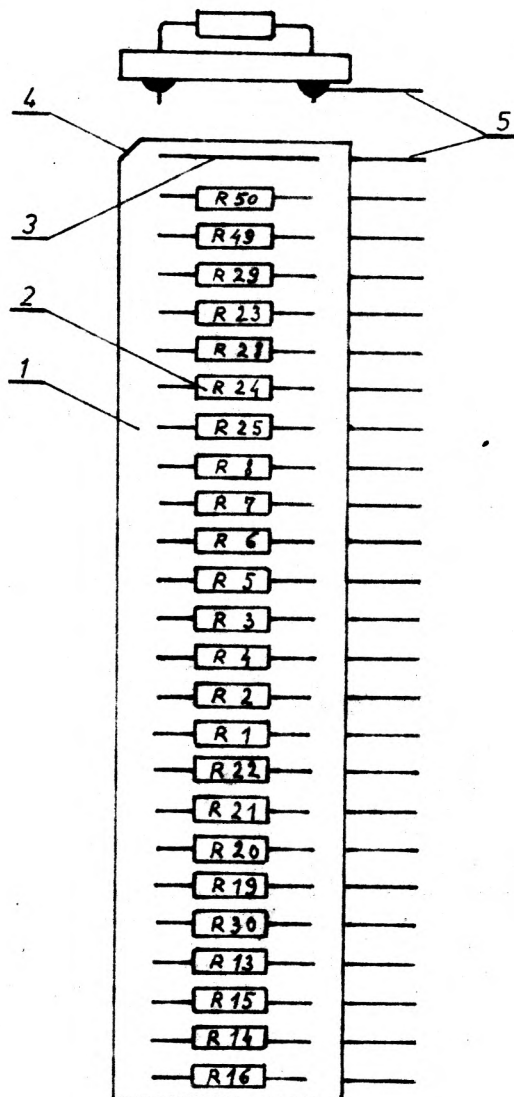
- 1 Płyta drukowana
2 Rezystor MFR 0,125 147 2%
3 Zwora CuAg $\varnothing 0,8$
4 Kierunek wkładania
5 Wyprowadzenia oporników

					Nr części lub zesp.	Ilość	Nazwa	Nr ark.	Uwagi
					Nazwa				Podziałka 2:1
					TERMINATOR T1 / STRONA ELEMENTÓW /				Ciężar
Znak zmiany	Ilość zmian	Treść zmiany	Podpis	Data	Materiał		Zastępuje rys. Nr	Nr ark.	
					TSE - 2 - Cu - 351 ± 15		Zastąpiono przez rys. Nr	Nr rys. zest.	
Projektował					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku	Nr części	
Konstruował							4754/16	51	
Kreślił									
Sprawdził									
Kier. Pracowni									



- 1 Płyta drukowana
2 Rezystor MFR 0,125 301 2%
3 Zwora CuAg $\phi 0,8$
4 Kierunek wkładania
5 Wyprowadzenia oporników

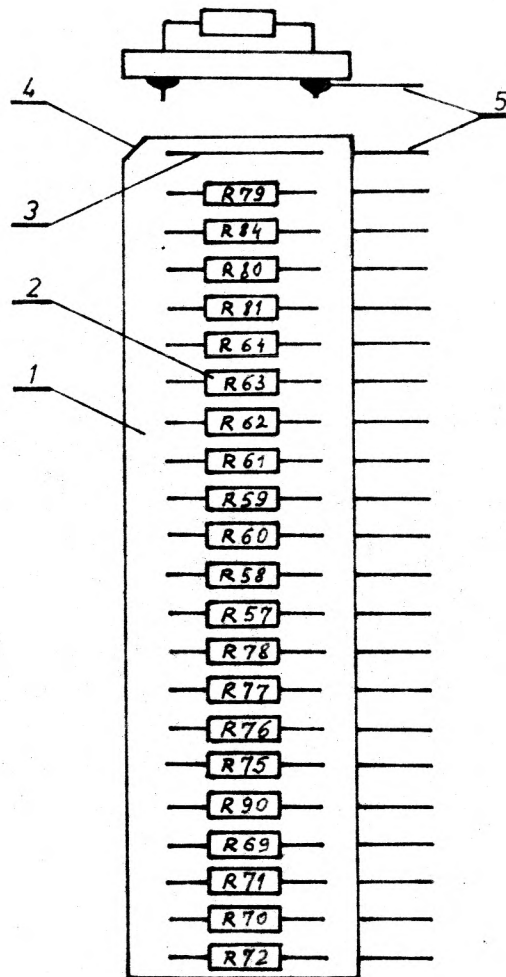
					Nr części lub zesp.	Ilość	Nazwa	Nr ark.	Uwagi
					Nazwa TERMINATOR T2 / STRONA ELEMENTÓW /				Podziałka 2:1 Ciężar
Znak zmienny	Ilust. zmienny	Treść zmienny	Podpis	Data	Materiał TSE - 2 - Cu - 351 #15		Zastępuje rys. Nr Zastąpiono przez rys. Nr	Nr ark. Nr rys. zes	
Projektował					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku 4754117	Nr części 52	
Konstruował		J. Ktuciński		04. 87					
Kreślił		J. Ktuciński		04. 87					
Sprawdził		K. Senderek		04. 87					
Kier. Pracowni		A. Woźnych		04. 87					



- 1 Płyta drukowana
2 Rezystor MFR 0,125 147 2%
3 Zwora CuAg Ø0,8
4 Kierunek wkładania
5 Wyprowadzenia oporników

					Nr części lub sepc	Ilość	Nazwa	Nr ark	Uwagi
					Nazwa TERMINATOR T3 / STRONA ELEMENTÓW I				Podziałka 2:1
									Ciepłota
Znak zmiany	Hasło zmiany	Treść zmiany		Podpis	Data	Materiał	Zastępuje rys. Nr	Nr ark.	
Projektował						TSE - 2 - Cu - 351 ≠ 1,5	Zastąpiono przez rys. Nr	Nr rys. zest.	
Konstruował		J. Kuciński		04.87		Przemysłowy Instytut Automatyki i Pomiarów Warszawa	Nr rysunku 4754/18	Nr części 53	
Kreślił		J. Kuciński		04.87					
Sprawdził		K. Sanderek		04.87					
Kier. Pracowni		A. Wojtych		04.87					
Wskazał		K. Sanderek							

Wymiary	Odchyłki



- 1 Płyta drukowana
 2 Rezystor MFR 0,125 301 2%
 3 Zwora CuAg $\varnothing 0,8$
 4 Kierunek wkładania
 5 Wyprowadzenia oporników

					Nr części lub zesp	Ilość	Nazwa	Nr ark	Uwagi
					Nazwa				Podziałka
					TERMINATOR T4 / STRONA ELEMENTÓW I				2:1
									Ciężar
Zest zmienny	Ilość zestawu	Treść zmienny	Podpis	Data	Materiał		Zastępuje rys. Nr		Nr ark.
					TSE - 2 - Cu - 351 ±15		Zastąpiono przez rys. Nr		Nr rys. zest
Projektował					Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Nr rysunku		Nr części
Konstruował	<i>[Signature]</i>	J. Kuciński	04.87				4754119		54
Kreślił	<i>[Signature]</i>	J. Kuciński	04.87		Zakład OAP				
Sprawił	<i>[Signature]</i>	K. Senderek	04.87						
Kier. Pracowni	<i>[Signature]</i>	A. Woitych	04.87						
Wykonawca	<i>[Signature]</i>	K. Senderek	04.87						