

OŚRODEK AUTOMATYKI ELEKTRYCZNEJ

074 ZESPÓŁ BUDOWY CYFROWYCH URZĄDZEŃ SYSTEMOWYCH A

Główny wykonawca dr inż. A. Syrczyński

Wykonawcy

Konsultant mgr inż. T. Kacprowski, mgr inż. M. Słodczyk

Nr zlecenia  
RP-58.1

Tester uruchomieniowy pakietów  
jednostek centralnych 16-bitowych.

Zadanie 1.3

ZREWIDOWANE ZAŁOŻENIA

Zleceniodawca CPBR 7.1

Pracę rozpoczęto dnia 87.02.25

Kierownik zespołu

dr inż. A. Syrczyński

zakończono dnia 87.04.15

Kierownik Ośrodka

prof. dr inż. T. Missala

Praca zawiera:

stron 8

rysunków 1

fotografii

tabel

tablic

załączników

Rozdzielnik - ilość egz: 4

Egz. 1 BOINTE

Egz. 2 OAE-3

Egz. 3 WA

Egz. 4 OAE-8

Egz. 5

Egz. 6

Nr rejestr. 5831

**Analiza deskryptorowa** URZĄDZENIA AUTOMATYCZNEJ REGULACJI  
I STEROWANIA: ROBOTY PRZEMYSŁOWE,  
TESTOWANIE.

### **Analiza dokumentacyjna**

Zrewidowane założenia testera uruchomieniowego pakietów jednostek centralnych 16-bitowych zawierają przyczyny zmiany koncepcji, opis nowej koncepcji oraz założenia na testy uruchomieniowe i stanowisko.

### **Tytuły poprzednich sprawozdań**

Tester uruchomieniowy pakietów jednostek centralnych 16-bitowych. Założenia.  
Sprawozdanie nr rejestr. 5651.

**UKD**

MAP-252/53-6000

2

SPIS TREŚCI

1. Wstęp
2. Przyczyny zmiany koncepcji
3. Zrewidowana koncepcja testera
4. Konfiguracja testera MT-86
5. Założenia na testy uruchomieniowe
6. Wymagania na stanowisko uruchomieniowe.

## 1. Wstęp

Celem tematu jest opracowanie środków, sprzętowych i programowych, do produkcyjnego uruchamiania i testowania pakietów:

MM 86 jednostki centralnej 16-bitowej,

ML 50 pamięci PROM 16-bitowej,

MI 50 sprzężenia z pamięcią kasetową PK 1,

opracowanych w ramach problemu węzłowego 06.1 i wykorzystanych w układzie sterowania robotów.

Pakiety typów ML 50 i MI 50 są pakietami pasywnymi /slave/ i mogą być w całości uruchamiane i testowane za pomocą "Urządzenia do uruchamiania i testowania układów sterowania robotów przemysłowych IRp", opracowanego w ramach zlecenia PR-58.2.

W niniejszym temacie zostały opracowane testy uruchomieniowe tych dwóch pakietów - w zadaniu nr 1.2.

Natomiast pakiet jednostki centralnej MM 86 jest pakietem aktywnym /master/ i nie może być uruchamiany za pomocą w.w. urządzenia.

Konieczne jest opracowanie specjalizowanego urządzenia - testera uruchomieniowego, co jest przedmiotem niniejszych założeń.

Założenia obecne są wersją zrewidowaną, zastępującą założenia opracowane i odebrane w zadaniu 1.1 - nr rej.5651.

### Uwaga

Ze sprawozdania nr rejestr. 5651 pozostają aktualne rozdziały 2 i 3.

## 2. Przyczyny zmiany koncepcji

W toku wykonywania zadania 1.3 "Dokumentacja prototypu" okazało się, że koncepcja testera przedstawiona w założeniach nie jest najkorzystniejsza i nie zapewnia testowania wszystkich funkcji pakietu j.c, w warunkach rzeczywistych. Koncepcja przyjmowała zasadę emulacji - czyli zastąpienia mikroprocesora w pakiecie uruchamianym przez pakiet emulatora. W pakiecie tym następowaloby symulowanie określonych funkcji mikroprocesora w sposób zadawany programowo - tak zwanymi procedurami emulacji podawanymi z zewnętrznego pakietu jednostki centralnej. Program emulacji przygotowywałby parametry każdego przekazu danych, następnie układy logiczne pakietu emulacji wykonałyby przekaz i dalej program emulacji czytałby wyniki przekazu. Ponieważ zadanie pełnej emulacji tak złożonego mikroprocesora jak I 8086 jest bardzo złożone, tak sprzętowo, jak i programowo /zadanie jest porównywalne z opracowaniem samego mikroprocesora/ założono emulację ograniczoną tylko do przekazów w obu kierunkach, do obszarów pamięci i portów I/O.

Przy projektowaniu układów testera i opracowywaniu procedur emulacji stwierdzono, że kontynuowanie pracy wg. koncepcji nie przyniesie oczekiwanych rezultatów. Wymienimy główne przyczyny:

1. Testowanie emulacyjne wprowadza znaczne odstępy czasu między kolejnymi przekazami w pakiecie testowanym. W tych odstępach działają procedury emulacji. Długie przerwy między instrukcjami zmieniają warunki w pakiecie j.c. W konsekwencji nie byłyby wykryte usterki polegające na spowolnieniu sygnałów, oraz niektóre przypadki za wolnej pracy układów dużej skali integracji, np. odpowiedników 8253, 8251.
2. Testowanie miałoby charakter statyczny. Mogłyby pozostać nie wykryte błędy sekwencyjne.
3. Ograniczenie emulacji do przekazów nie pozwala w pełni testować innych funkcji wykonywanych przez nadzwyczaj złożone wewnątrz mikroprocesora, które oddziałują zewnętrznie na testowany pakiet.

Dotyczy to sekwencji sygnałów przy obsłudze przerwania, dalej sekwencji oczekiwania na potwierdzenie, wprowadzanie stanów WAIT i przypuszczalnie przy innych jeszcze korelacjach sygnałowych.

4. Mikroprocesor I 8086 wykonuje zewnętrznie przekazy niekoniecznie w kolejności wynikającej z programu. Wewnętrzne kolejkowanie nie jest do odtworzenia w uproszczonym emulatorze przekazów.

W tej sytuacji prace wg. pierwszej koncepcji przerwano i podjęto poszukiwania, a następnie opracowanie zmienionej koncepcji. Po jej sformułowaniu i przeanalizowaniu wystąpiono do Dyrekcji pismem z dnia 12 lutego 1987r. o zmianę treści i terminów zadań 1.3 i 1.4, by dostosować formalne ramy zlecenia do zmienionej merytorycznie sytuacji. Decyzją DN z dnia 23 lutego uzyskano akceptację zmian. Niniejsze zrewidowane założenia są podstawą opracowania w zadaniu 1.3 dokumentacji testera.

### 3. Zrewidowana koncepcja testera

Nowa koncepcja nie stosuje zasady emulacji i przyjmuje bezpośrednio wykonywanie instrukcji testów uruchomieniowych na zasobach uruchamianego pakietu.

Istotą koncepcji jest zastąpienie pakietu emulatora /w którym programowo przygotowuje się wykonanie każdej instrukcji w pakiecie uruchamianym/ połączeniem zasobów testera i pakietu uruchamianego w jeden system mikrokomputerowy.

Przyjęte następujące ogólne zasady budowy testera:

1. Tester - pakiet MT 86 jest samodzielną jednostką mikrokomputerową, z własnym mikroprocesorem I 8086, zasobami pamięci i interfejsami. Zasoby pamięci pozwalają na przechowywanie testów i ich wykonywanie. Interfejsy pozwalają na testowanie wszystkich interfejsów uruchamianego pakietu.
2. Dla testowania pakietu jednostki centralnej MM 86 dołącza się magistralę wewnętrzną tego pakietu do magistrali wewnętrznej pakietu testera, sondą wprowadzaną do podstawki wyjętego mikroprocesora pakietu MM 86.

W ten sposób magistrala wewnętrzna pakietu uruchamianego staje się przedłużeniem magistrali wewnętrznej pakietu testera, a zasoby pakietu uruchamianego stają się zasobami pakietu testera.

3. Ażeby ewentualne usterki w pakiecie uruchamianym nie wstrzymały biegu programów testowych należy wprowadzić bufony, w postaci bramek, ewentualnie odpowiednio sterowanych, które izolują pakiet testera od usterek w pakiecie MM 86 i pozwalają na kontynuację programu testu celem wskazania operatorowi usterki.
4. Ponieważ właściwości mikroprocesora 8086 wymagają zawsze użycia tych samych skrajnych obszarów pamięci od 00000H do FFFFFH odpowiednio jako obszaru pamięci danych i pamięci programu, przy opisanym w punkcie 2 połączeniu magistral następowałaby kolizja adresów. W związku z tym następną zasadą nowej koncepcji jest transformacja adresów pamięci dokonywana w miejscu styku magistral. W pakiecie uruchamianym adresy pozostają bez zmian, natomiast procesor testera widzi je przesunięte w inne, wolne dla siebie, obszary.

Koncepcja ta wydaje się wolna od wad poprzedniej i powinna umożliwić sprawdzanie wszystkich funkcji pakietu j.c w rzeczywistych warunkach czasowych.

Poza wskazanymi poprzednio walorami użytkowymi przedstawiona obecnie koncepcja zmniejsza złożoność i koszt stanowiska uruchomieniowego. Pakiet testera MT 86 zastąpi dwa pakiety: pakiet emulatora i sterujący nim pakiet j.c.

Ponadto istnieje możliwość, że tester MT 86 będzie mógł być wykorzystany do uruchamiania także i pakietu kontrolera komunikacyjnego MK 40, w którym zależności czasowe i sekwencje sygnałów mikroprocesora mają jeszcze większe znaczenie.

#### 4. Konfiguracja\_testera\_MT\_86

Konfigurację testera typu MT 86 w nawiązaniu do konfiguracji pakietu uruchamianego typu MM 86 wraz z otoczeniem wymaganym do procesu uruchamiania przedstawiono na schemacie blokowym - rys.1.

Tester MT 86 będzie posiadać następujące bloki:

- mikroprocesor 8086 z zegarem typu 8284,
- pamięć danych, RAM do przechowywania bieżących parametrów testów, o pojemności 2 KB,
- pamięć programu, PROM o pojemności zależnej od typu zainstalowanych układów pamięci, przeznaczoną do przechowywania testów. Zarazem do przygotowywania testów część tej pamięci powinna umożliwiać zainstalowanie układów pamięci danych RAM,
- interfejs sondy zawierający bramy i bramki sprzęgające magistrale testera i pakietu uruchamianego, stanowiące zarazem barierę izolującą wpływ usterek pakietu uruchamianego na bieg testów,
- interfejs szeregowy służący do połączenia z monitorem ekranowym z klawiaturą, służącym do obsługi operatorskiej testów,
- drugi interfejs szeregowy, służący do testowania interfejsu szeregowego pakietu MM 86,
- interfejs równoległy, służący do testowania interfejsu równoległego w pakiecie uruchamianym,
- specyficzny interfejs do magistrali kasety służący do kontrolowania pracy pakietu uruchamianego na magistrali kasety i do wydawania sygnałów przychodzących do pakietu uruchamianego z magistrali kasety.

W pakiecie uruchamianym MM 86 na schemacie blokowym przedstawiono jego wszystkie główne bloki, z tym, że nie występuje mikroprocesor. Jest on na czas uruchamiania wyjęty. Pracuje natomiast zegar typu 8284, gdyż jego sygnały są konieczne do pracy innych układów pakietu.



Konfigurację do testowania uzupełniają jeszcze magistrala kasety typu MF 31, do której dołączone są zarówno pakiet testera jak i pakiet uruchamiany oraz pakiet pamięci ML 50 służący do sprawdzania przekazów magistralowych uruchamianego pakietu i standardowy pakiet kontroli MW 32 niezbędny do pracy całego stanowiska.

## 5. Założenia na testy uruchomieniowe

- 5.1. Testy powinny sprawdzać wszystkie układy i funkcje pakietu MM 86, za wyjątkiem układu zegara 8284.
- 5.2. Testy automatyczne powinny sprawdzać kolejne układy i funkcje, w miarę możliwości bez ingerencji operatora. Przy braku usterek ingerencje operatora i zatrzymania testów automatycznych powinny ograniczać się do koniecznych zmian w połączeniach, np. zmiany połączeń krosowych.
- 5.3. W przypadku wykrycia błędu test automatyczny powinien wydać komunikat informujący o stwierdzonym błędzie.
- 5.4. Do lokalizacji błędu służą testy repetycyjne, wywoływane przez operatora po zatrzymaniu się testu automatycznego. Każdy z testów repetycyjnych powinien pozwalać na wybór z klawiatury sygnałów/np. bitu adresu czy danych/ które w czasie testu są zmieniane w celu sprawdzania oscyloskopem.
- 5.5. Testowanie automatyczne powinno objąć kolejno sprawdzenie:
  - czytanie testowych układów PROM i porównanie z wzorcem,
  - test pamięci RAM,
  - timer, wszystkie kanały,
  - interfejs szeregowy w obu kierunkach, dla wszystkich sygnałów interfejsu,
  - interfejs równoległy,
  - przekazy po magistrali do/z pamięci danych zewnętrznej /ML 50/,
  - przerwania poprzez magistralę kasety,
  - przerwania generowane wewnątrz pakietu,
  - wszystkie sytuacje układu arbitracji magistrali,
  - sygnały kontroli zasilania, zerowania i inne pomocnicze.

- 5.6. Testy powinny rezydować w pamięci PROM testera MT 86.
- 5.7. W pamięci PROM pakietu uruchamianego MM 86 powinny być umieszczone układy z zapisami kontrolnymi do sprawdzenia przez test automatyczny.

6. Wymagania na stanowisko uruchomieniowe

Do uruchamiania pakietu j.c. MM 86 może być wykorzystane stanowisko do uruchamiania pakietów układu sterowania robotów opracowywane w zleceniu RP 58.2, a także dowolne stanowisko jednokasetowe INTEL DIGIT-PROWAY, zawierające poza testerem MT 86 następujące urządzenia:

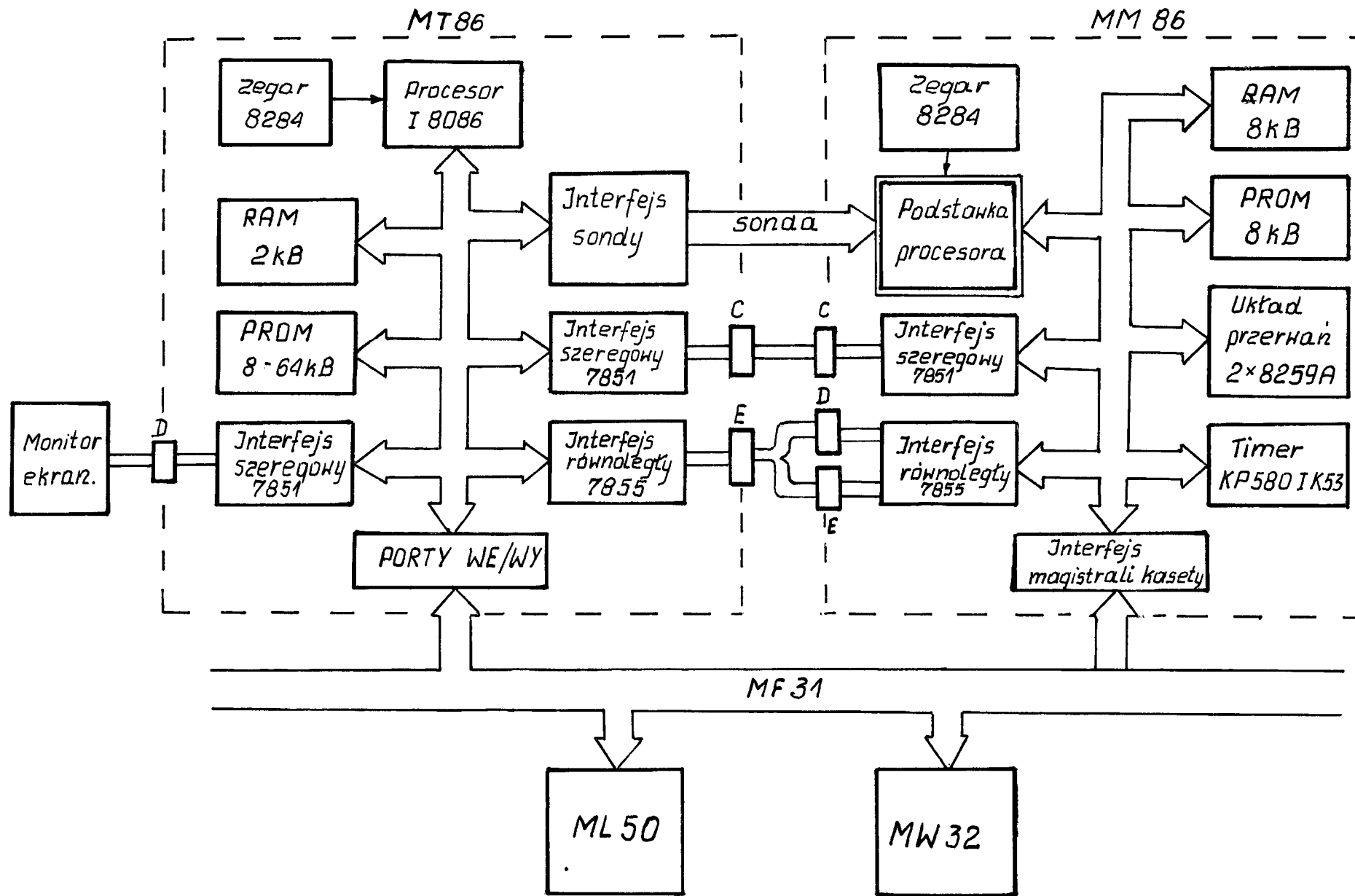
1. kasetę z magistralą MF 31,
2. zasilacz MZ 21 lub zasilacze indywidualne napięć +5V, -5V,
3. pakiet kontroli MW 32
4. pakiet pamięci ML 50
5. bierny przedłużacz magistrali MG 71

Ponadto wyposażenie stanowiska musi zawierać, poza kaseta:

6. monitor ekranowy z klawiaturą, np. typu MERA 7953,
7. oscyloskop 4-kanałowy, np. OS 150.

Uwaga - na stanowisku wg. zlecenia PR 58.2 w czasie uruchamiania pakietu MM 86 powinny być wyjęte z kasety inne pakiety poza wymienionymi w tym rozdziale.

Rys. 1. Schemat blokowy testera MT 86 z otoczeniem



AA