

PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW  
MERA-PIAP

Al. Jerozolimskie 202

02-222 Warszawa

Telefon 23-70-81

Ośrodek Automatyki Elektrycznej

Zespół Budowy Cyfrowych Urządzeń Systemowych

Główny wykonawca mgr inż. K.Stefański

Wykonawcy mgr inż.K.Stefański, dr inż.A.Syrczyński

Konsultant

Nr zlecenia

U-23.01.01.E

Opracowanie urządzeń we/wy analogo-  
wych systemu MIR-PROWAY z wewnętrzną  
cyfrową obróbką sygnałów.  
Etap 1. Analiza bazy elementowej i  
koncepcja urządzeń.

Zleceniodawca

Problem węzłowy 06.1

Pracę rozpoczęto dnia 15.06.81

zakończono dnia 30.11.81

Kierownik Zespołu

Z-ca Dyr. d/s Automatyki i Kierownik Ośrodka

dr inż.A.Syrczyński

po. dr inż. T.Gałązka prof. dr inż.T.Missała

Praca zawiera:

Rozdzielnik - ilość egz:

stron

Egz. 1 BOINTE

rysunków 6

Egz. 2 OAE

fotografii

Egz. 3 OAE

tabel

Egz. 4

tablic

Egz. 5

załączników

Egz. 6

Nr rejestr. 4740

**Analiza deskryptorowa URZĄDZENIA AUTOMATYCZNEJ REGULACJI  
I STEROWANIA.  
KSAP + MIKROPROCESOR + MIR-PROWAY.**

**Analiza dokumentacyjna**

Opracowanie zawiera analizę bazy materiałowej pod kątem jej zastosowania do budowy analogowych urządzeń systemu MIR-PROWAY z wewnętrzną cyfrową obróbką sygnałów oraz koncepcją budowy tych urządzeń.

**Tytuły poprzednich sprawozdań**

Koncepcja udoskonalenia urządzeń sprzężenia z obiektem INTELDIGIT-PI. nr rej. 2694.

Opracowanie założeń INTELDIGIT-PI-M nr rej. 2850.

62-50 Teoria i podstawy techn. prog. i ster.

## 1. Wstęp.

Temat będący treścią niniejszego opracowania należy rozpatrywać w kontekście ostatnich osiągnięć technicznych czołowych firm światowych w dziedzinie zbierania danych o charakterze analogowym i w związku z tym położono nacisk na zagadnienia nowych struktur systemów zbierania danych.

Rozwój czujników i przetworników a/c pociągnął najpierw za sobą powstanie systemów zbierania danych powiązanych z dużym centralnym komputerem.

Tak system zbierania danych jak i komputer znajdowały się wówczas w specjalnym klimatyzowanym pomieszczeniu, a analogowe sygnały informacyjne przesyłane były na znaczne odległości i w związku z tym były narażone na duży wpływ zakłóceń.

Pojawienie się minikomputerów spowodowało wyjście systemu zbierania danych poza klimatyzowane pomieszczenie komputerowe do laboratoriów i hal fabrycznych, powodując wzrost wymagań odpornościowo-narażeniowych - został zrobiony pierwszy krok na drodze do decentralizacji układów służących do zbierania danych i sterowania. W typowym systemie rozproszonym kilka minikomputerów zajmowało się zbieraniem danych i przekazywaniem ich po wstępnej obróbce do komputera nadrzędnego.

Nastąpiło zbliżenie przetwarzania do czujników. Minikomputery były jednak zbyt kosztowne do budowania systemów rozproszonych na szerszą skalę. Wymagały ponadto szybkiego przetwarzania analogowo-cyfrowego i cyfrowo-analogowego oraz dużych pamięci masowych.

Dalszy rozwój bazy elementowej, a szczególnie pojawienie się mikroprocesorów i rozwój techniki w zakresie szybkiego i dokładnego przetwarzania analogowo-cyfrowego i cyfrowo-analogowego umożliwił konstrukcję jednopłytkowych systemów zbierania danych /data acquisition/, bezpośrednio dołączanych do interfejsu mikrokomputera znajdującego się na drugiej płytce o tych samych wymiarach co płytka systemu zbierania danych.

Jednopłytkowy system zbierania danych stanowi następny krok na drodze do integracji systemu zbierania danych z mikrokomputerem. W rezultacie w latach 1980, 1981 powstały pierwsze systemy zbierania danych z wewnętrznym przetwarzaniem cyfrowym, inteligentne analogowe urządzenia peryferyjne mogące współpracować z

systemem mikrokomputerowym poprzez zewnętrzną magistralę, a wyposażone we własny mikrokomputer wewnętrzny.

## 2. Struktura Inteligentnych Analogowych Peryferii

Inteligentne Analogowe Peryferia /IAP/ zawierające na jednej płycie kompletny system zbierania danych i kompletny mikrokomputer stanowią nową generację urządzeń przeznaczonych do zbierania i przetwarzania danych o procesie. Na rys.1 przedstawiono strukturę IAP, stosowaną przez firmę Data Translation.

W skład inteligentnego urządzenia peryferyjnego /IAP/ wchodzi:

- moduł wejść analogowych zawierający przetwornik analogowy, układ próbkująco-pamiętający i komutator pozwalający na dołączenie zazwyczaj do 32 wejść różnicowych lub do 64 pojedynczych /w przypadku wejść niskiego poziomu dochodzi jeszcze wzmacniacz pomiarowy/ oraz:
- moduł wyjść analogowych /przetworniki c/a/ zwykle w ilości kilku sztuk
- jednostka centralna
- pamięć ROM
- pamięć RAM
- sterownik DMA
- sterownik przerwań
- kanał transmisji szeregowej.

Wszystkie wymienione wyżej moduły współpracują ze sobą poprzez magistralę wewnętrzną IAP. Pamięć RAM jest pamięcią dostępną zarówno od strony magistrali wewnętrznej IAP jak i magistrali systemowej. Wymiana informacji między IAP a systemem może przebiegać poprzez pamięć RAM bądź też przez łącze transmisji szeregowej.

Pakiet IAP jest wyposażony w złącze magistrali wewnętrznej umożliwiające jego połączenie z innymi pakietami IAP oraz pakietami inteligentnych we/wy cyfrowych.

## 3. Przegląd podstawowych parametrów IAP

Inteligentne peryferyjne urządzenia analogowe pojawiły się w katalogach kilku firm między innymi Analog Devices i Data Translation na przełomie lat 1980/1981. Parametry typowych pakietów IAP zestawiono w tabeli 1.

Produkowane obecnie pakiety wyposażone są w pamięć typu RAM o pojemności od 1 - 16 kbajtów i pamięć typu EPROM o pojemności 4 - 16 kbajtów, zależnie od zastosowania. Głównym ich zadaniem jest przyjęcie, przetwarzenie i wstępna obróbka wejściowych sygnałów analogowych. Przyjęto dwie zasady konstrukcji pakietów: z przetwarzaniem szybkim /bez izolacji/ i przetwarzaniem typu integracyjnego /z izolacją/. Ten ostatni rodzaj umożliwia osiągnięcie znacznych współczynników tłumienia zakłóceń /np. CMRR = 160dB, NMR = 86 dB/. Pakiet uMAC 4000 wyposażony jest ponadto w możliwość przyjęcia 8 wejść cyfrowych /izolowanych/ i wydania 8 sygnałów cyfrowych.

Tabela 1

Typ	Firma	Liczba kanałów we anal.	Wybrane parametry we analog.	Liczba kanałów wyjściowych analogowych	Liczba kanałów we cyfrowych	Liczba kanałów wejść cyfrowych	Uwagi
1	2	3	4	5	6	7	8
DT 3752	DATA TRAN- SLA- TION	16 niesym lub 8 różnicowych	Inped.we-100Mom Zakresy nap.wejściow wych: a/0-5V; $\pm 5V$ , 0-10V, $\pm 10V$ /dla modelu 12 bit./, b/0-10V; $\pm 10V$ /dla modelu 14 bit.lub 16 bit. Dokładność: $\pm 0,03\%$ zakresu/12 bit. $\pm 0,01\%$ zakresu/14 bit. $\pm 0,0075\%$ zakresu/ 16 bit. CMRR-76dB /60Hz/ Czas przetwarza- nia: a/ 8us /12 bit/ b/ 100us /14 bit/ c/ 400us /16 bit/ Interfejs:Multibus	-	-	-	Brak izolacji wew uP-8085 Pojemn. pam.RAM 16kbyte. Pojemn.pam.EPROM 4kbyte-16k byte
DT 3754	DATA TRAN- SLA- TION	16 niesym lub 8 różnicowych.	Inped.we-100Mom. Zakresy nap.wejścio- wych: 10mV-10V /uni- polarne bądź bipo- larne/.Dokładność dla zakresu: $\pm 10mV$ - $\pm 0,1\%$ $\pm 2,5mV$ - $\pm 0,08\%$ $\pm 50mV$ - $\pm 0,07\%$ $\pm 100mV$ - $\pm 0,05\%$ $\pm 1,0V$ - $\pm 0,03\%$ $\pm 2,5V$ - $\pm 0,03\%$	-	-	-	Brak izolacji wew uP-8085.Pojem. pam.RAM 16k byte Pojemn.pam.EPROM 4k byte-16k byten

1	2	3	4	5	6	7	8
			$\pm 5,0V - \pm 0,03\%$ $\pm 10,0V - \pm 0,03\%$ Czas przetwarzania dla zakresu: $\pm 10mV - 350us$ $\pm 25mV - 140uS$ $\pm 100mV - 60us$ $\pm 50mV - 90us$ dla pozostałych zakresów: - 32us. Interfejs- Multibus				
DT 3755	DATA TRANSLATION	4 różnicowe	Imped we: 10 Mom Max nap.wspólne: $\pm 250V$ .Max.nap. różnicowe: $\pm 15V$ . Zakresy nap.wej. 10mV-10V /unipolarne i bipolarne/. Dokładność jak dla DT-3754 CMRR - 126 dB NMR - 40 dB Czas przetwarzania 50ms Interfejs: Multibus				Izolacja wewn. uP-8085. Pojemn.pam.RAM 16k byte Pojemn.pam.EPROM 4k byte-16k byte
UMAC-4000	ANALOG DEVICES	12 różnicowych	Zakres sygnałów wej. $\pm 25mV, \pm 50mV, \pm 100mV$ $\pm 1V, \pm 5V, \pm 10V$ . Termopary J,K,T,S i termometry oporowe. Max.nap.wsp. $\pm 1000V$ . CMRR-160 dB,NMR-86dB Dokład.: dla termppar $\pm 1,3^{\circ}C$ ,dla termometr. opor. $\pm 0,3^{\circ}C$ ,dla zakre. nap./niskich/ $\pm 0,005\%$ /wysokich/ $\pm 0,1\%$ zakr. Czas przetwarz.30 lub 60ms.Rozdzielczość 13 bitów.	-	8we izolowanych Np.izolacji 300V	8	Izolacja wewn. uP-8085 Pojem.pam.RAM 1k byte Pojem.pam.EPROM - 6k byte.

h

#### 4. Zastosowania systemowe IAP

Struktura IAP rzutuje bezpośrednio na sposób jego wykorzystania w układach zbierania danych i sterowania procesem. IAP mogą być wykorzystywane zarówno do celów laboratoryjnych jak i przemysłowych. Zastosowania laboratoryjne wymagają zwykle zebrania danych z dużej ilości punktów pomiarowych o jednostce czasu. Dane są zapamiętywane, a następnie przetwarzane już w trybie off-line.

Przetwarzający wielkości analogowe przetwornik a/c powinien charakteryzować się małym czasem przetwarzania. Z reguły jest to przetwornik typu kompensacyjnego, wyposażony w układ próbkująco-pamiętający. Schemat blokowy przykładowego systemu zbierania danych dla opisanego wyżej typu zastosowań przedstawiono na rys.2. W skład systemu wchodzi: IAP, kontroler dysku elastycznego z interfejsem DMA i mikrokomputer zarządzający, pracujące na magistrali systemowej. Sygnały analogowe są przetwarzane w IAP i zapisywane na dysku elastycznym.

W zastosowaniach przemysłowych, a szczególnie w przypadku obiektów przestrzennie rozłożonych, można stosować IAP jako autonomicznie działające urządzenia zawierające wewnętrzną pamięć PROM, procedury obsługi we/wy obiektowych i komunikacji z procesem nadrzędnym. Te procedury są sterowane przez wielozadaniowy program zarządzający, który decyduje o priorytecie poszczególnych zadań IAP, takich jak: komunikacja z komputerem nadrzędnym/odbywająca się za pomocą linii transmisji szeregowej/, zbieranie danych, lub innych zadań wymagających natychmiastowej reakcji systemu. Schemat blokowy tego rodzaju zastosowań przedstawia rys.3.

W systemach wymagających spełniania bardziej skomplikowanych funkcji, IAP może pracować jako procesor typu "slave". W tym przypadku IAP zapewnia przetwarzanie danych analogowych, podczas gdy równolegle inny procesor zajęty jest komunikacją z komputerem nadrzędnym przez linie transmisji szeregowej, czy też wymianą informacji z mikrokomputerem zarządzającym poprzez magistralę systemową. IAP otrzymuje polecenia z komputera nadrzędnego bądź też mikrokomputera zarządzającego poprzez swoją wewnętrzną dwustronnie dostępną pamięć. Polecenia te powodują wypełnianie przez IAP funkcji zbierania danych i przekazania raportów wynikowych, ponownie przez dwustronnie dostępną strukturę pamięci, do komputera nadrzędnego. Strukturę IAP dla tego rodzaju zastosowań przedstawiono na rys. 4.



5. Baza elementowa

Stan krajowej bazy elementowej w zakresie elementów cyfrowych małej i średniej skali integracji można uznać za całkowicie zadawalający. Znacznie gorzej przedstawia się sytuacja w zakresie elementów mikroprocesorowych, które znajdują się obecnie na etapie uruchamiania produkcji /rodzina INTEL 8080/ i pamięci.

Krajowa baza elementowa w zakresie profesjonalnych scalonych elementów analogowych, znajdujących zastosowanie w układach automatyki przemysłowej, a stanowiąca główne zainteresowanie w/w rozdziału jest bardzo uboga.

W tabeli 2 dokonano zestawienia podstawowych grup elementów analogowych produkowanych obecnie w kraju i przewidywanych do wdrożenia do produkcji w najbliższych latach.

Z powyższego zestawienia wynika, że aktualnie dostępna krajowa baza elementowa w zakresie układów analogowych nie pozwala na produkcję sprzętu automatyki nawet na średnim poziomie światowym.

Sytuacja ulegnie poprawie w niektórych asortymentach po wdrożeniu do produkcji w OBREUS Toruń hybrydowych układów przeznaczonych do systemu sprzężeń komputerów z obiektami. Niestety terminy wdrożeń poszczególnych typów elementów nie odpowiadają istniejącym już potrzebom.

W tabeli 3 dokonano zestawienia elementów analogowych aktualnie produkowanych, bądź też przewidywanych do uruchomienia produkcji w krajach RWPG.

W podanym dotąd asortymencie brak wysokiej klasy wzmacniaczy operacyjnych, przetworników dc/dc, układów próbkujących pamiętających, przetworników a/c i c/a o wysokiej rozdzielczości /12,14 bitów/ i monolitycznych /takich jak nap. AD 7581 firmy Analog Devices/, bądź hybrydowych elementów zbierania danych analogowych /data acquisition system/.

Tabela 2

Nazwa rodzaj elementów	Typ	Producent	Typ odpowiednika	Uwagi
1	2	3	4	5
<u>Wzmacniacze operacyjne</u>	ULY 7701N	CEMI	SFC 2301 ADC	
	ULY 7741N	CEMI	SFC 2741	
<u>Komparatory</u>	ULY 7710N	CEMI	SFC 2710	
<u>Regulatory napięcia</u>	ULY 7523N	CEMI	SFC 2723	
<u>Stabilizatory napięcia</u>	ULY 7505L	CEMI	SFC 2805 RC	
	ULY 7512L	CEMI	SFC 2812 RC	
<u>Przetworniki c/a</u>	HRY 714OR	TELPOD	brak	8bit, I <sub>wy</sub> =8mA technika
	HRY 724OR			8bit, U <sub>wy</sub> =5V hybrydowa,
	HRY 734OR			8bit, I <sub>wy</sub> =2mA duże wymia-
	HRY 744OR			8bit, I <sub>wy</sub> =5mA ny i zna-
	HRY 715OR			10bit, I <sub>wy</sub> =2mA czny pobór
	HRY 725OR			10bit, I <sub>wy</sub> =5mA prądu
	HRY 735OR			10bit, U <sub>wy</sub> =10V
	HRY 745OR			10bit, U <sub>wy</sub> =5V
		OBREUS Toruń	DAC85 Burr Brown	prod.modelowa 1982
<u>Przetworniki a/c</u>		OBREUS Toruń	ADC84/ADC85 Burr Brown	prod.modelowa 1982
<u>Przetworniki dc/dc</u>		OBREUS Toruń	brak	U <sub>we</sub> = +5V, U <sub>wy</sub> = ±15V, +5V, P <sub>wy</sub> = 3W, U <sub>izolwe/wy</sub> = 2kV prod.modelowa 1981
<u>Multipleksery</u>		OBREUS Toruń	MPC8D Burr Brown	prod.modelowa 1982
		OBREUS Toruń	MPC16S Burr Brown	prod.modelowa 1982

NO

1  
6  
1

1	2	3	4	5
<u>Układy próbkująco- pamiętające</u>	-	OBREUS Toruń	SHC 85 Burr Brown	prod.modelowa 1984
<u>Wzmacniacze pomia- rowe</u>	-	OBREUS Toruń	3630 Burr Brown	prod.modelowa 1983
<u>Przetworniki napięcie- częstotliwość</u>		OBREUS Toruń	UFC 42 Burr Brown	prod.modelowa 1985

M

Tabela 3

Nazwa grupy elementów	Typ	Producent	Typ odpowiednika	Uwagi
1	2	3	4	5
Wzmacniacze operacyjne	MAA 501 MAA 502 MAA 503 MAA 504 MAA 725 MAA 741C MAA 748 MAA 748C uA 709PC uA 741PC uA 747PC uA 748PC uA 777PC K 553 YD1A K 553 YD1B K 544 YDI K 140 YD14 K 140 YD11	CSRS CSRS CSRS CSRS CSRS CSRS CSRR CSRR WRL WRL WRL WRL WRL ZSRR ZSRR ZSRR ZSRR ZSRR ZSRR NRD NRD NRD NRD CSRS BRL Rumunia	uA 709 uA 709A uA 740 uA 776 LM 108 LM 118 TL 080 TL 081 TL 082 TL 084 LF 156 LM 201A LM 324	prod. 1983 prod. 1983 prod. 1983 prod. 1983 prod. 1982 prod. 1983 prod. 1982
<u>Stabilizatory napięcia</u>	MA 7805 MA 7812 MA 7824 MAA 723	CSRS CSRS CSRS CSRS		
<u>Komparatory</u>	uA 710 uA 760	WRL WRL ZSRR CSRS Rumunia	uA 710 uA 760 LM 111 LM 160 LM 339	prod. 1984 prod. 1983

1	2	3	4	5
<u>Multipleksery</u> <u>i klucze</u>	K 190KT K 561 KT3	ZSRR ZSRR CSRS	MEM 2009 CD 4066A MUX 08 MUX 16 MUX 24 MUX 28	prod. 1983 prod. 1984 prod. 1984 prod. 1984
<u>Przetworniki c/a</u>	K 572 A1	ZSRR CSRS NRD	AD 7520 DAC 08-PMI DAC 80	prod. 1983 prod. 1983
<u>Przetworniki a/c</u>	KI 113 BI	ZSRR NRD	AD 571 AD 2020	prod. 1982

13

## 6. Koncepcja IAP dla systemu MIR-PROWAY

Przystępując do formuowania koncepcji pierwszej generacji IAP dla systemu MIR-PROWAY należy przede wszystkim przyjąć założenie że ze względu na ograniczoną bazę elementową i niższy, w stosunku do występującego u czołowych firm światowych, stopień integracji, realizacja jednopłytkowych IAP wymaga przyjęcia szeregu ograniczeń w stosunku do aktualnie najpełniejszych struktur IAP realizowanych przez firmy światowe.

1. Z powyższych powodów oraz ze względu na ogólną strukturę systemu i założenia jednolitej magistrali transmisyjnej PROWAY decyduje się zrezygnować z możliwości pracy pakietu IAP w wersji oddalonej powiązanej prostym kanałem transmisji szeregowej.
2. Z tych samych względów proponuje się zrezygnować z możliwości łączenia między sobą pakietów IAP za pomocą ich magistral wewnętrznych. W zestawie zawierającym wiele pakietów IAP komunikacja będzie odbywać się po magistrali kasety o standardzie MULTIBUS.
3. W odróżnieniu od spotykanych rozwiązań światowych, ze względu na występujące ograniczenia proponuje się zrezygnować z oddzielonych galwanicznie pomocniczych we/wy cyfrowych. W zestawach systemu MIR-PROWAY sygnały te będą obsługiwane odrębnymi pakietami we/wy dwustanowych.

W toku dalszych prac i w przypadku poprawy w zakresie bazy elementowej można przewidywać opracowanie pakietów IAP bez powyższych ograniczeń. Biorąc pod uwagę przyjęte wyżej ograniczenia, po dokonaniu przeglądu dostępnej bazy elementowej i po analizie parametrów IAP produkowanych przez czołowe firmy światowe proponuje się przyjąć następujące ogólne zalecenia konstrukcyjne:

- 1/ jako  $\mu$ P wewnętrzny przyjąć element typu 8080,
- 2/ mikrokomputer wewnętrzny zrealizować w sposób uproszczony maksymalnie ograniczając liczbę elementów towarzyszących,
- 3/ pojemność wewnętrznej pamięci RAM ograniczyć do 1-2k bajtów,
- 4/ pojemność wewnętrznej pamięci EPROM ograniczyć do 4k bajtów,
- 5/ sposób rozwiązania połączenia IAP z kasetową magistralą systemową MULTIBUS - komunikacja rejestrowa bądź pamięć dwustronna dostępna, powinien być rozstrzygnięty na etapie opracowania modeli; należy stwierdzić, że ze względów systemowych

14

korzystniejsze jest połączenie przez pamięć dwustronnie dostępną, jednak realizacja takiego połączenia może być trudną do zrealizowania ze względu na niedostateczny stan scalenia dostępnych elementów oraz trudności w wykonywaniu druków wielowarstwowych o dużym zagęszczeniu,

- 6/ jako elementy analogowe wykorzystać maksymalnie krajową, aktualnie dostępną bazę elementową, a w przypadku braku określonego asortymentu elementów wykorzystać elementy importowane, których odpowiedniki planuje się uruchomić w OBREUS - dotyczy to przede wszystkim układów probkująco-pamiętających, przetworników a/c i c/a.

W oparciu o powyższe zalecenia konstrukcyjne proponuje się realizację następujących pakietów IAP dla systemu MIR-PROWAY:

- 1/ pakietu wejść/wyjść analogowych przeznaczonego do obsługi procesów szybkozmiennych o następujących podstawowych parametrach:
- ilość kanałów wejściowych: 16 niesymetrycznych
  - ilość bitów: 12
  - zakres sygnałów wejściowych: 0 - 10V
  - czas przetwarzania: 20 us
  - ilość kanałów wyjściowych: 1 - 2
  - Zakres sygnałów wyjściowych: 0/20mA lub 0/5V lub 0/10V.
- Schemat blokowy pakietu przedstawiono na rys. 5;
- 2/ pakiet wejść analogowych z izolacją galwaniczną, przeznaczony do obsługi procesów wolnozmiennych o znacznej zawartości zakłóceń w sygnale mierzonym, o następujących parametrach:
- ilość kanałów wejściowych - min 4
  - ilość bitów - min 10
  - zakres napięć wejściowych: wybór z zakresów 10mV, 20mV, 100mV, 1V, 5V, 10V i 0/20mA, zależnie od zastosowania
- czas przetwarzania - 20 ms
- CMRR - 120 dB
- NMR - 40 dB
- Schemat blokowy pakietu przedstawiono na rys. 6.

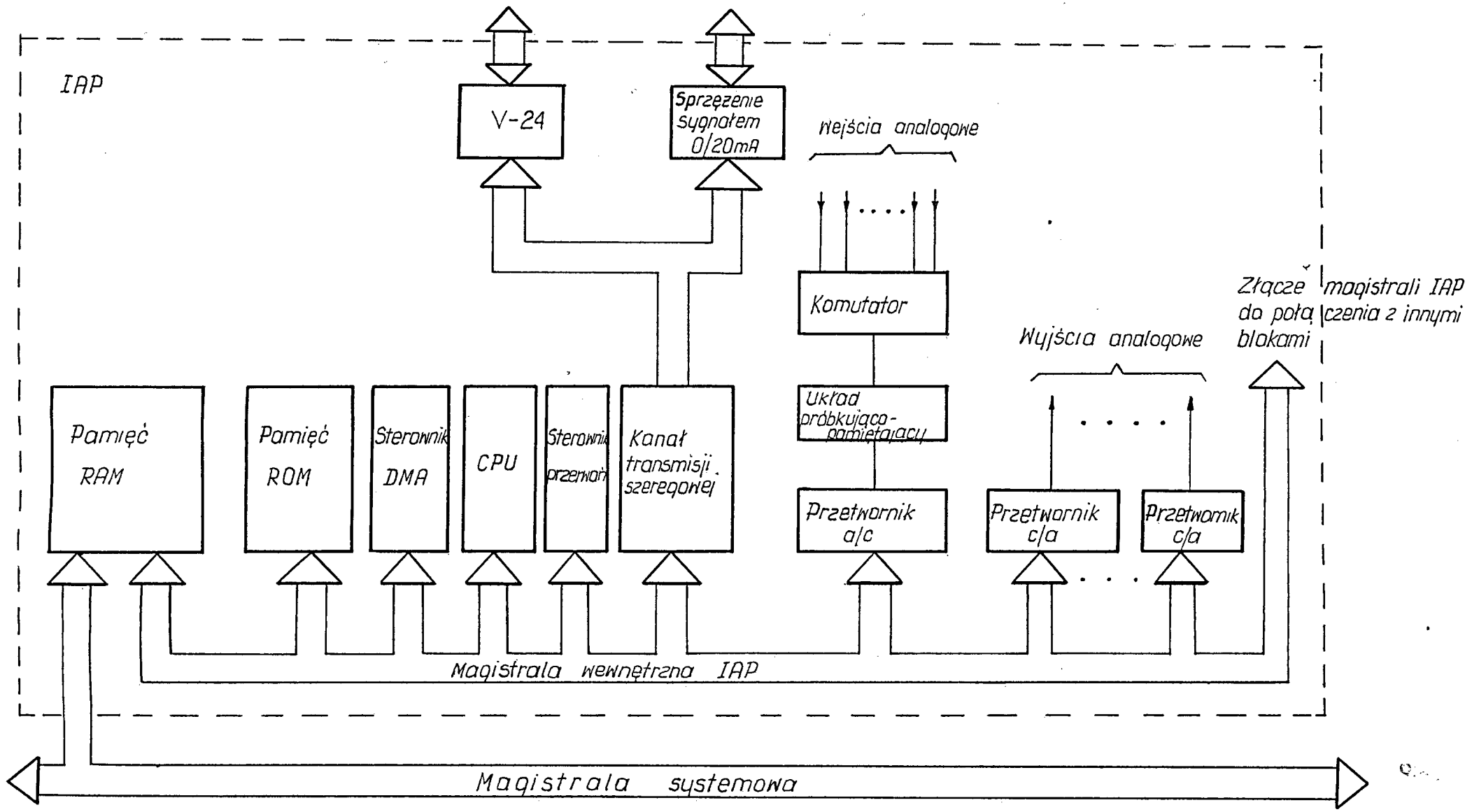
Zakłada się, że w pierwszej kolejności realizowany będzie pakiet wejść/wyjść analogowych przeznaczony do obsługi procesów szybkozmiennych, ze względu na brak możliwości obsługi tego typu procesów <sup>oraz</sup> znajdujące się aktualnie w opracowaniu pakiety MIR-PROWAY /INTELDIGIT-PI-M/ oraz ze względu na lepiej rozwiniętą bazę elementową niezbędną do ich konstrukcji, pakiet wejść analogowych z izolacją galwaniczną wymaga zastosowania integracyjnej metody przetwarzania, a aktualnie brak jest scalonych bądź hybrydowych przetworników a/c działających w oparciu o w/w zasadę.



## Spis treści

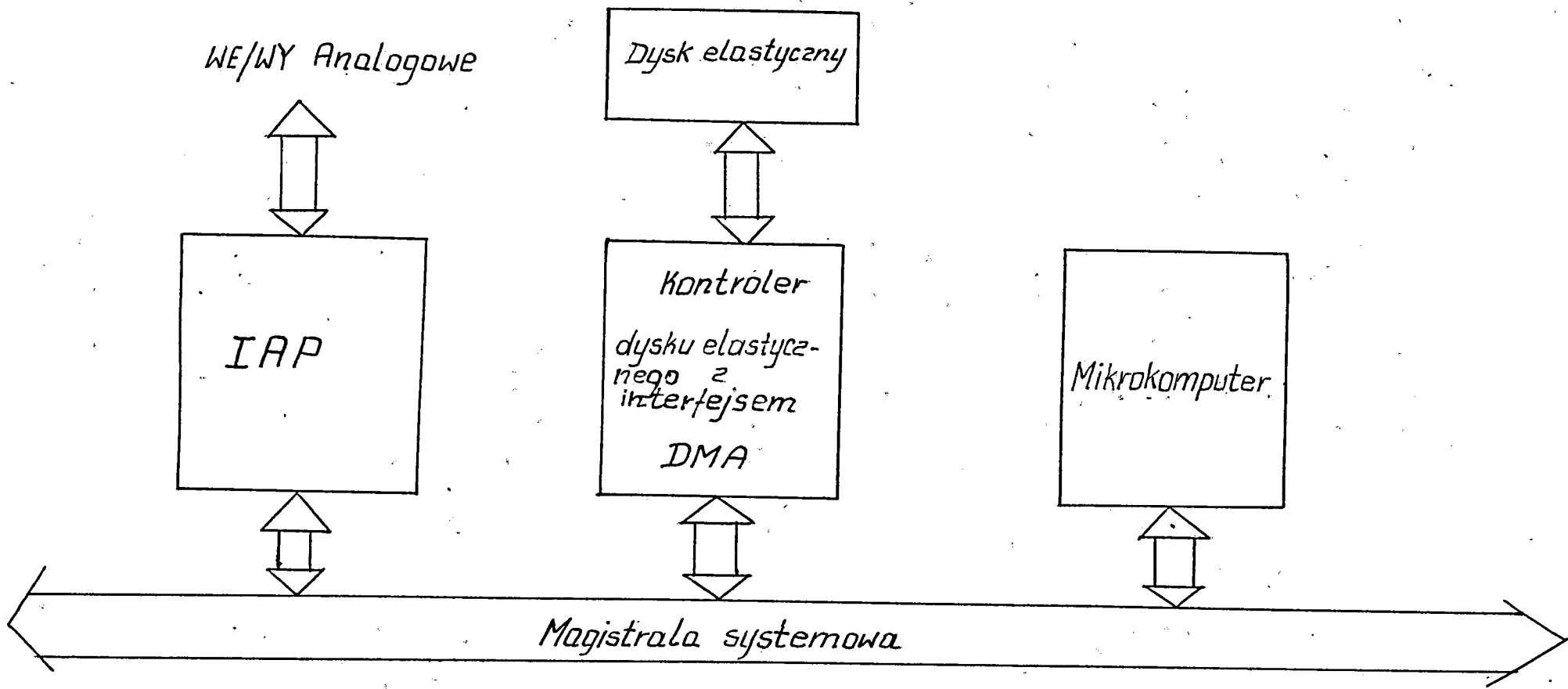
---

1. Wstęp
2. Struktura Inteligentnych Analogowych Urządzeń peryferyjnych JAP
3. Przegląd podstawowych parametrów JAP
4. Zastosowania systemowe JAP
5. Baza elementowa
6. Koncepcja JAP dla systemu MIR-PROWAY.

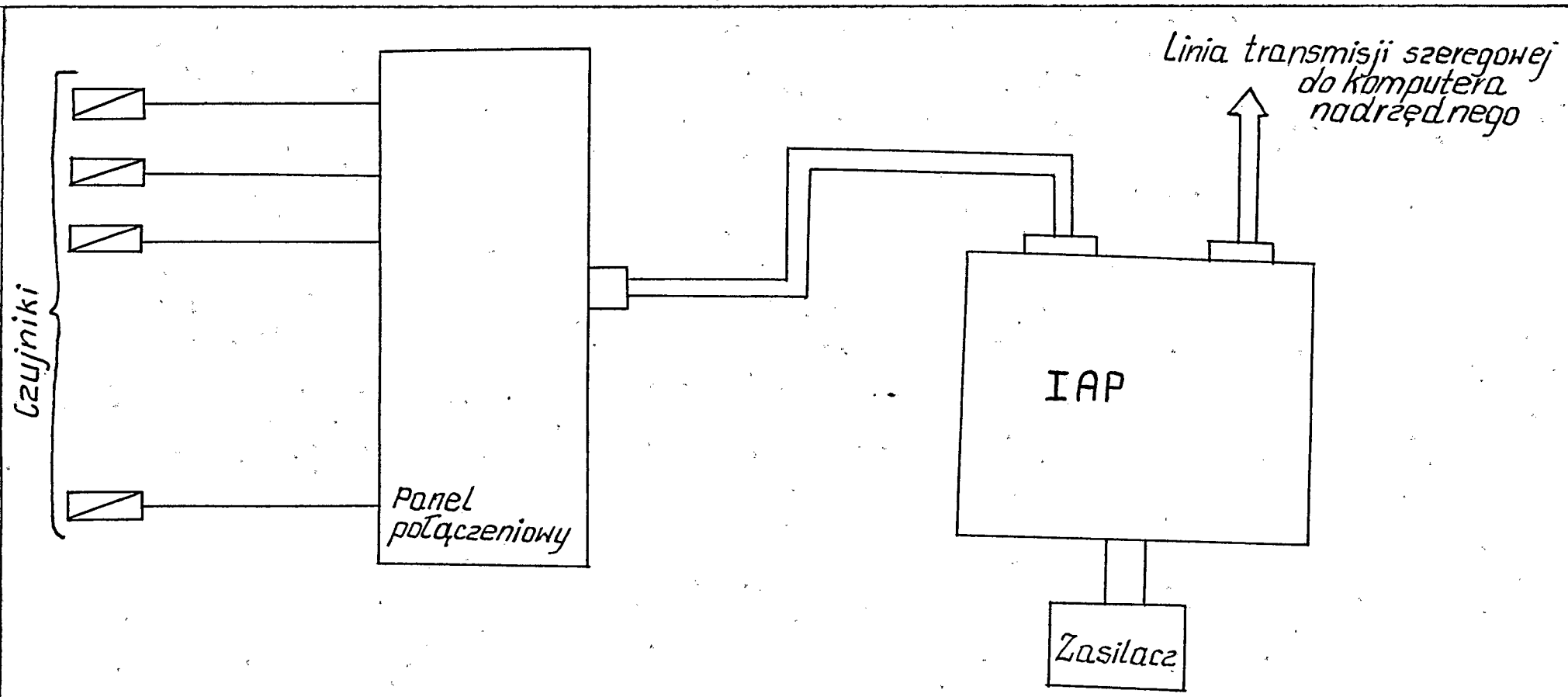


Rys.1. Struktura IAP

18



Rys. 2

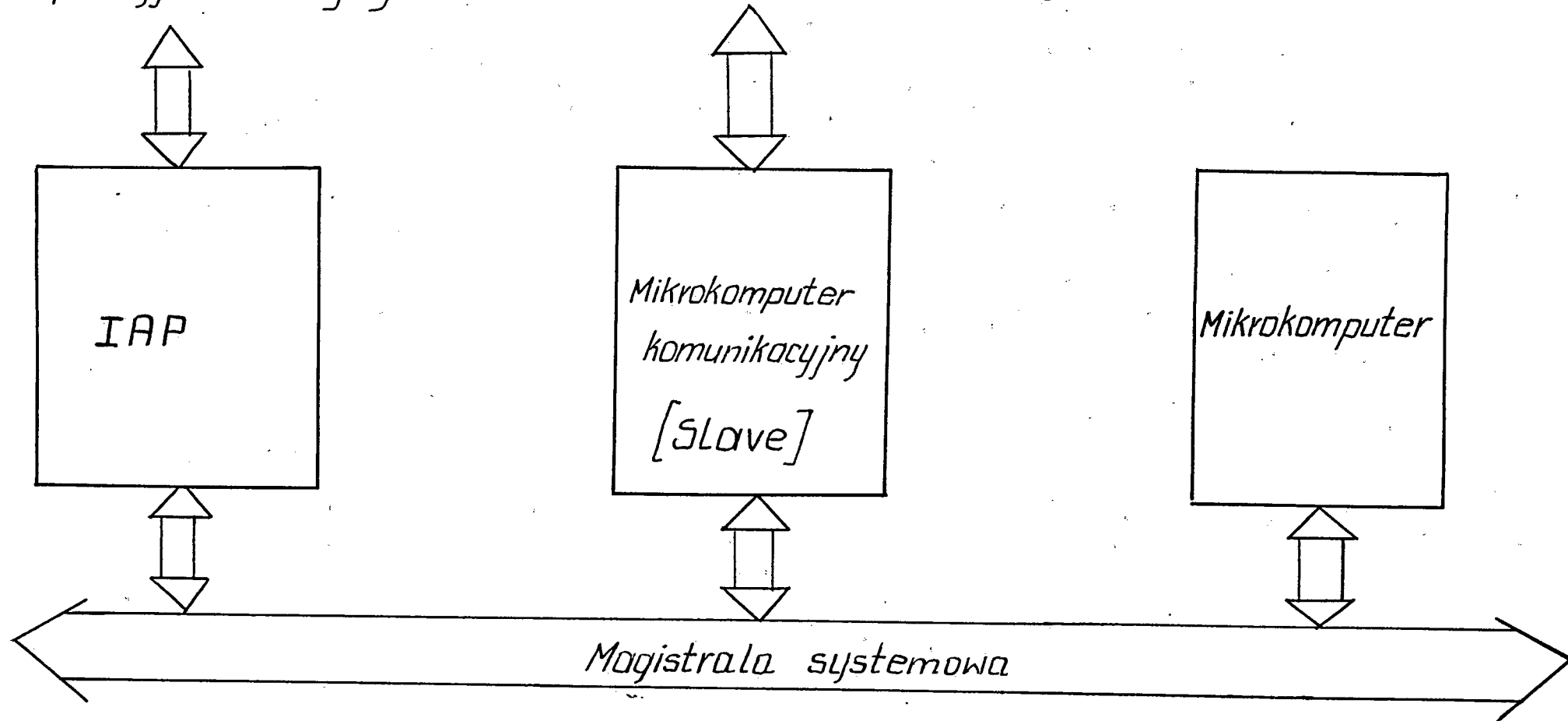


Rys. 3.

08

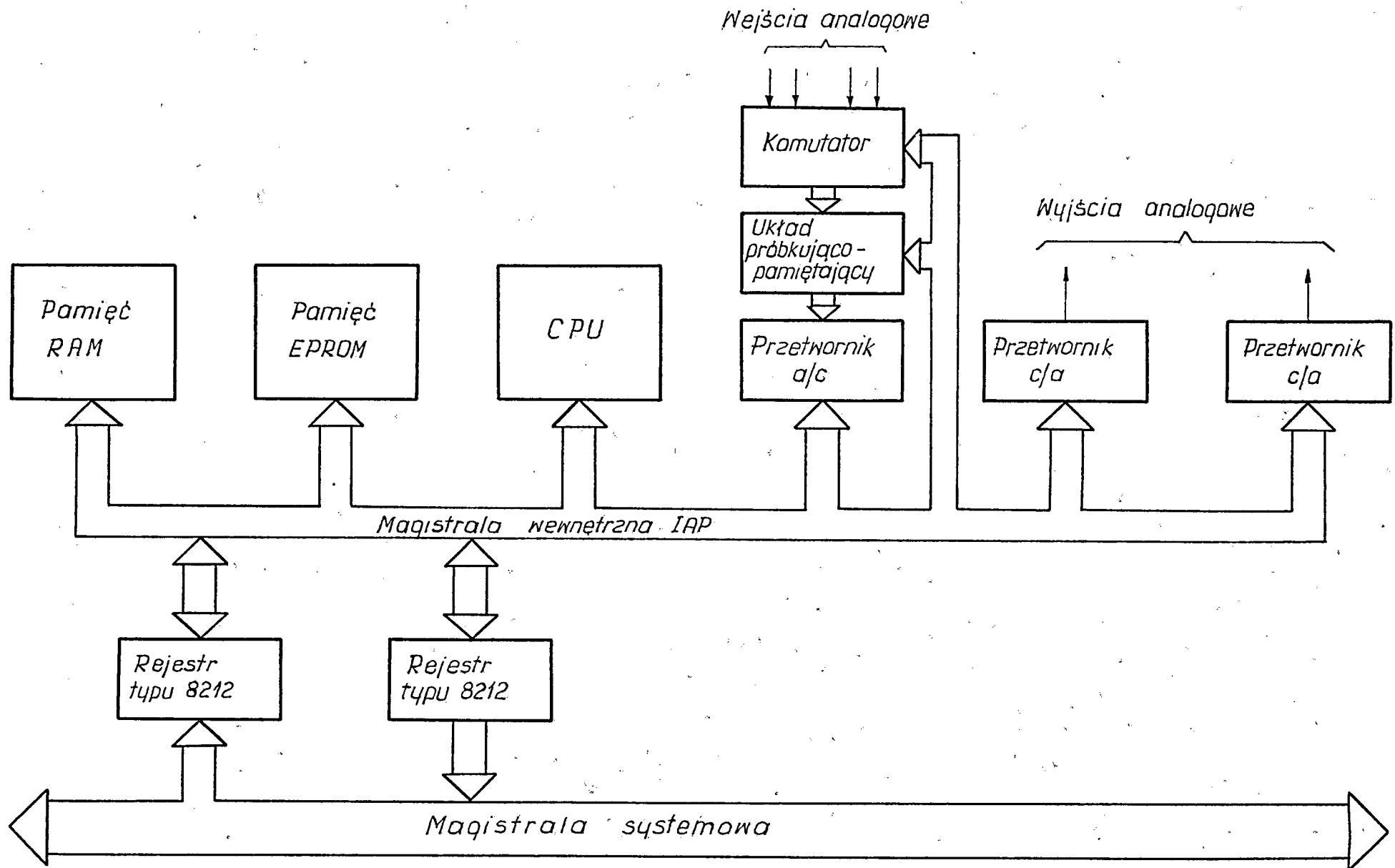
WE/WY sygnałów analogowych

Linie do komputera nadrzędnego



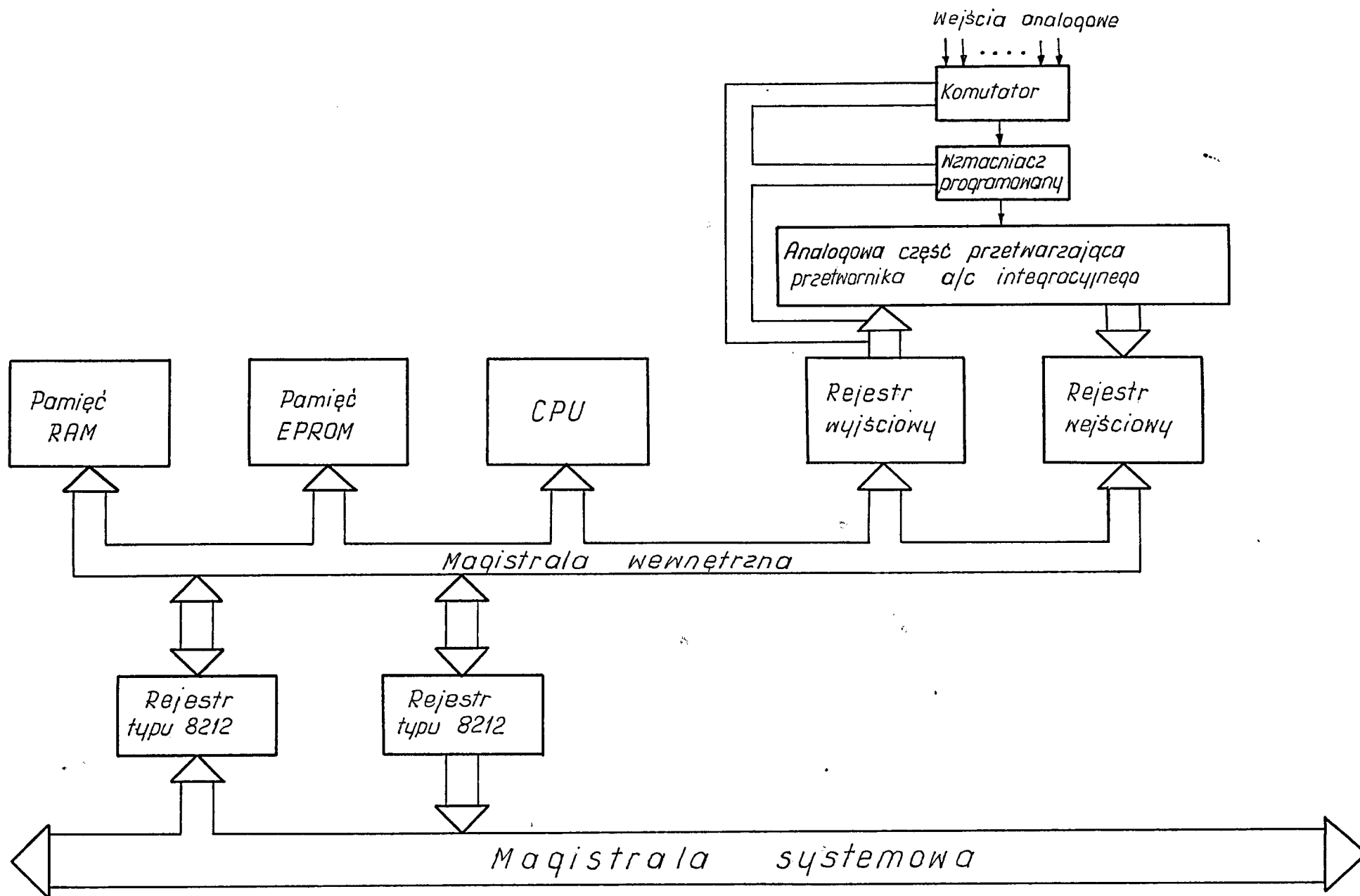
Rys. 4

176



Rys. 5

226



23

Rus. 6.