

PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW
MERA-PIAP
Al. Jerozolimskie 202 02-222 Warszawa Telefon 23-70-81

OSRODEK AUTOMATYKI ELEKTRYCZNEJ

ZESPOŁ BUDOWY CYFROWYCH URZĄDZEŃ SYSTEMOWYCH

074

A

Główny wykonawca zlecenia mgr inż. Krzysztof Stefański

Wykonawcy etapu mgr inż. Leszek Ciastyk

Konsultant.

Nr zlecenia
9391 et.2

Opracowanie i kontynuacja opracowania
pakietów we/wy systemu MIA+PROWAY
Etap 2 Opracowanie dokumentacji
do prototypów pakietów M-310, M-330
M-410, M-440
Dokumentacja Techniczno-Ruchowa
Pakietu MA11

Zleciłodawca praca wykonana

Pracę rozpoczęto dnia 15.02.83

Kierownik Zespołu

dr inż. A. Syryczyński

zakończono dnia 30.4.83

Kierownik Ośrodka

prof. dr inż. T. Mianala

Praca zawiera:

stron 20

rysunków 9

fotografii

tabel

tablic

załączników

Rozdzielnik - ilość egz:

Egz. 1 BOINTE

Egz. 2 OAE-8

Egz. 3 OAE-8

Egz. 4 OAE-8

Egz. 5 ZD

Egz. 6

Nr rejestr. 5028

Nr arch. 4345

1

**Analiza deskrytorowa URZADZENIA AUTOMATYCZNEJ REGULACJI
I STEROWANIA: KSAP + MIKROPROCESOR + MIR-PROWAY
+ dokumentacja techniczno - ruchowa**

Analiza dokumentacyjna

Dokumentacja Techniczno-Ruchowa pakietu przetwornika
analogowo-cyfrowego integracyjnego MA-11

Tytuły poprzednich sprawozdań

1. Dokumentacja do prototypu pakietu przetwornika
analogowo-cyfrowego integracyjnego MA11
nr arch 4342
2. MIR-PROWAY Założenia techniczne
nr rej. 4972
3. Projekt PN: Interfejs wielodostępnej magistrali kasety
systemów mikroprocesorowych

SPIS TRESCI

1. Przeznaczenie
2. Dane techniczne
3. Opis budowy
4. Opis działania
5. Połączenia z magistralą kasety
6. Obsługa programowa
7. Sposób krosowania
8. Instrukcja uruchamiania i eksploatacji
9. Sposób dołączenia sygnału obiektowego
10. Zestawienie materiałów
11. Spis rysunków

Opracował				Kier. Pracowni			
Sprawdził				Kier. Zakładu			
	Nazwisko	Podpis	Data		Nazwisko	Podpis	Data

3

1. Przeznaczenie

Przetwornik analogowo-cyfrowy integracyjny MA11 służy do sprzężenia analogowych torów pomiarowych z magistralą kasy. Przetwornik przetwarza sygnały analogowe o zakresach ± 100 mV, ± 1 V, ± 10 V. Wyboru zakresu dokonuje się programowo.

Cechą charakterystyczną przetwornika jest tłumienie zakłóceń szeregowych /SMV/ i wspólnych /CMV/

2. Dane techniczne

2.1. Wejście obiektowe

- rodzaj: trójprzewodowe, izolowane /"+", "-", ekran/

- zakresy przetwarzania

a/ - 100 mV ... 0 ... + 100 mV /102,35 mV/

b/ - 1V ... 0 ... + 1 V / 1,0235 V/

c/ - 10V ... 0 ... + 10V /10,235 V/

- rodzaj przetwarzania: liniowe

- zasada przetwarzania: podwójna integracja

- rozdzielczość na poszczególnych zakresach:

a/ 0,05 mV

b/ 0,5 mV

c/ 5 mV

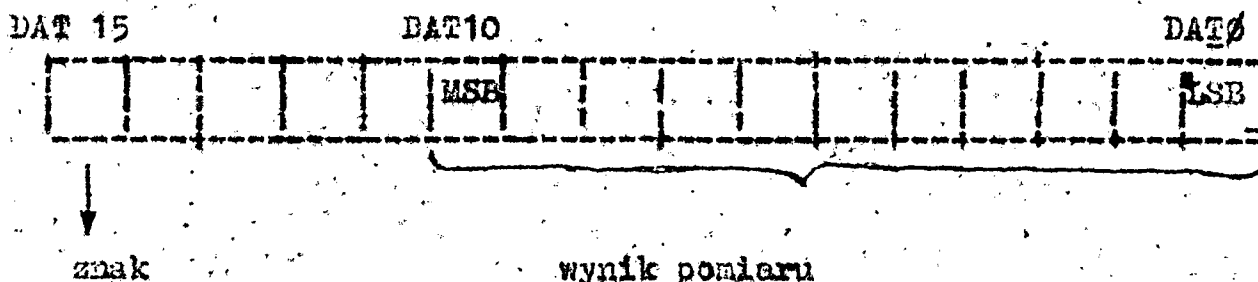
- Kod wyjściowy - binarny prosty

- 11 bitów wartości DAT0 - DAT10/

- bit znaku DAT 15/

- formaty informacji

a/ wynik pomiaru



DAT 15 = "0"

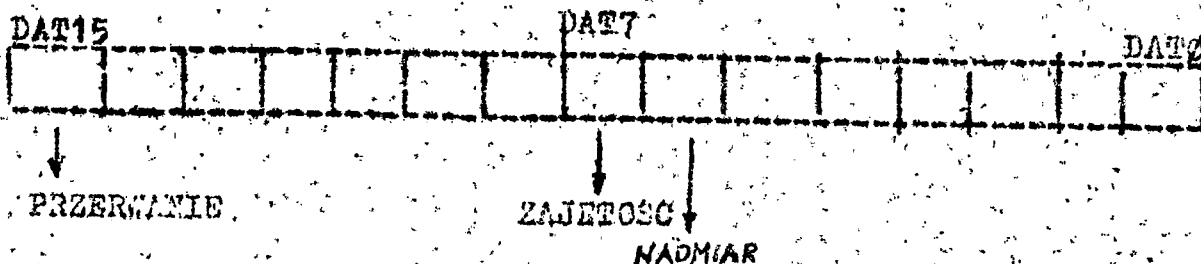
napięcie dodatnie

DAT 15 = "1"

napięcie ujemne

4

b/ słowo stanu



DAT 15 = "0" pakiet nie wysłał przerwania

DAT 15 = "1" pakiet wysłał przerwanie - wynik pomiaru gotowy do odczytania

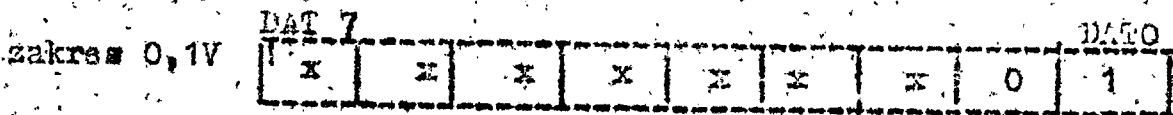
DAT 7 = "0" pomiar zakończony - GOTOWY

DAT 7 = "1" pomiar trwa - ZAJĘTY

DAT 6 = "0" zakres pomiarowy nieprzekroczony

DAT 6 = "1" zakres pomiarowy przekroczony - NADMIAR

c/ słowo zakresu



x - wartość dowolna

Współczynniki tłumienia dla 50 Hz
w układzie szeregowym $SMV \geq 40$ dB
w układzie wspólnym $CMV \geq 110$ dB dla zakresu 10V
 ≥ 120 dB dla zakresu 100 mV, 1V

- Rezystancja wejściowa przetwornika 10 kOm
- Maksymalna rezystancja wyjściowa źródła sygnału pomiarowego 10 kOm
- Maksymalne napięcie wejściowe jakie można przyłożyć do wejścia bez uszkodzenia pakietu ± 30 V
- Maksymalne dopuszczalne napięcie między wejściem a zerem układów cyfrowych 500 V
- Dokładność przetwarzania

Błąd podstawowy 0,05 % zakresu
 ± 1 bit L S B

Błąd dodatkowy od zmian temperatury 0,1 % / 10°C

2.3. Interfejsy

Podłączenie do magistrali kasety przez złącza A i B wykorzystującymi linie

adresów $ADR0 / \dots ADR7 /$, $MAP2 /$,

danych $DAT0 / \dots DAT10 /$, $DAT 15 /$

protokołu przekazu danych $MRDC /$, $JOHC /$, $INTC /$, $JOVC /$,

przerwań $INT0 /$, $\dots INT 7 /$.

zerowania $INIT /$,

zegara $CCLK /$,

zasilania GND , $+ 5$ V

Sygnał pomiarowy doprowadzony jest złączem B 25-stykowym

1.4. Warunki na przyjęcie czokowej.

"INT" - L 1 czarna - sygnalizuje zakończenie przetwarzania przez pakiet

"1V" L 2 biała - sygnalizuje pracę na zakresie 1 V

"100 mV" L 3 zielona sygnalizuje pracę na zakresie 0,1V /jednoczesne świecenie diod L2 i L3 wskazuje na błąd w oprogramowaniu pakietu/

2.4. Właściwości dynamiczne.

maksymalny czas przetwarzania - 42 ms

minimalny czas przetwarzania /kła $U_{wb}=0$ / - 22 ms

2.5. Pobór prądu z zasilacza +5V mA.

3. Opis budowy.

Przetwornik analogowo - cyfrowy integracyjny MA-11 składa się z :

- analogowego bloku przetwarzającego
- zasilacza
- bloku sterującego

Analogowy blok przetwarzający jest oddzielony galwanicznie od bloku sterującego i zasilany kasety przez transformatory i transformator zasilacza

3.1. Opis bloku sterującego.

Blok sterujący składa się z następujących układów funkcjonalnych :

- dekodera adresu zbudowanego na układach A3, A6, B4, B5, B6
- bloku sterowania czytaniem /pisanie zbudowanego na układach: A8, A9, A10, B7, B8, B11, B2
- Rejestru stanu zbudowanego na układach A11, B3, B13
- rejestru zakresu A4
- Ełoku sterowania przetwarzaniem A11, A12, B9

- czaisnika sygnału zegarowego B1, B2, C1
- łącznika zbudowanego na układach C4, C6, C8
- nadajnika i odbiorników linii A5, A13, C5, C7, C9
- 3 diod wskaźnikowych umieszczonej
z przodu pakietu "1mA", "1V", "100mV" L1, L2, L3
- Układu sterowania przetwornika zbudowanego
w oparciu o elementy B12, C10, C11

3.2. Opis analogowego bloku przetwarzającego

Analogowy blok przetwarzający jest oddzielony galwanicznie od części cyfrowej za pomocą tranzystorów J1 ... J6 oraz transformatora przetwornicy

Analogowy blok przetwarzający składa się z następujących układów funkcjonalnych :

- Wzmacniacza wstępnego o przekazanym wzmacnieniu zbudowanego w oparciu o elementy D3, T5, T6, T7, T9
- integratora zbudowanego w oparciu o element D4 wraz z układem rozładowania zbudowanym na tranzystorach T16, T18
- komparatora D5 wraz z układem wyjściowym zbudowanym w oparciu o tranzystor T19 i tranzystor I3
- źródła napięć odniesienia zbudowanego na skompensowanych termicznie diodach D22, D23
- przekaźników analogowych zbudowanych na tranzystorach T11, T13, T15 i tranzystorach I4, I5, I6

3.3. Opis zasilacza analogowego układu przetwarzającego

Zasilacz zbudowany jest w oparciu o przetwornicę obciążoną

Zasilacz dostarcza następujących napięć :

- stabilizowane + 15V i - 15V do zasilania wzmacniaczy operacyjnych i wytwarzania napięć odniesienia
- stabilizowane - 19V do zasilania przełączników analogowych
- niestabilizowane ok. + 4 V / V_K / do zasilania transoptera na wyjściu komparatora

4. Opis działania

=====

Przetwornik MA-11 zbudowany jest w oparciu o zasadę podwójnej integracji. Po zdekodowaniu w dekodery adresu i w bloku sterowania czytaniem /pisanem funkcji umożliwiającej zainicjowanie pomiaru /jeżeli pakiet nie jest w stanie ZAJĘTY/ zostanie wytworzony sygnał START POMIARU. Sygnał ten

- zeruje licznik i przerzutnik HADMIAR
- ustawia przerzutnik P_x sterujący kluczem P_x w części analogowej

W wyniku dołączenia poprzez klucz P_x napięcia mierzonego integrator ładuje się prądem wprost proporcjonalnym do wartości tego napięcia do chwili przepełnienia licznika

Sygnał PRZEPŁNIENIE zeruje przerzutnik P_x, co powoduje ustawienie przerzutnika P₊ lub P₋

w zależności od znaku napięcia mierzonego wskazanego przez komparator. Włączenie klucza P₊ lub P₋ powoduje rozładowanie kondensatora prądem o stałej wartości. Po rozładowaniu kondensatora stan komparatora zmienia się, co powoduje zablokowanie licznika. Stan zapełnienia licznika jest proporcjonalny do wartości napięcia wejściowego. Po zakończeniu pomiaru pakiet zgłasza przerwanie do komputera. Wartość zapamiętana w liczniku

może być odczytana na liniach danych jako wynik pomiaru.

5. Połączenie z magistralą kasety

=====

Pakiet MA11 dołączony jest do magistrali kasety za pomocą złącz 96-stykowych A i B

Opis sygnałów występujących na tych złączach podaje tab. 5.1 i 5.2

Tab. 5.1

Rozmieszczenia sygnałów na stykach złącza A magistrali kasety.

Styk złącza A	a	b	c
1	GND	+ 5V	GND
2	+ 5		+ 5V
3	+ 5		+ 5V
4	GND		GND
5			INIT/
6			
7			
8	LRDC/		LRWC /
9	IORC /		IOWC /
10	XACK /		
11			
12	CCLK /		
13	INT 6/		INT 7/
14	INT 4/		INT 5/
15	INT 2/		INT 3/
16	INT 0/		INT 1/
17			
18			
19			
20			
21	ADR 6/		ADR 7/
22	ADR 4/		ADR 5/
23	ADR 2/		ADR 3/
24	ADR 0		ADR 1/
25	DAT 6/		DAT 7/
26	DAT 4/		DAT 5/
27	DAT 3/		DAT 3/
28	DAT 2/		DAT 1/
29	GND		GND
30	+ 5V		+ 5V
31	+ 5V		+ 5V
32	GND		GND

11

Tab. 5.2. Rozmieszczenie sygnałów na stykach złącza B magistrali kasety

styk złącza B	Rząd złącza		
	a	b	c
1	1/		1/
2	+ 5V	+ 5V	+ 5V
3	+ 5V	+ 5V	+ 5V
4			
5			
6			
7	GND	GND	GND
8			DAT 15/
9			
10	DAT 10/		
11	DAT 8/		DAT 9/
12	MEMAP 2/		
13			
14			
15			
16			
17			
18			
19			
20			
21			
22			
23			
24			
25			
26			
27			
28	GND	GND	GND
29			
30			
31			
32	GND	GND	GND

1/ Kros kontroli włożenia pakietu

6. Obsługa programowa

=====
Pakiet przetwornika A/C integracyjnego MA-11 można będzie adresować w mikroprocesorze 16-bitowym jako komórkę pamięci lub jako urządzenie WE/WY, zaś w mikroprocesorze 8-bitowym tylko jako komórkę pamięci. W celu prawidłowej komunikacji z pakietem kros adresowy A2 należy ustawić odpowiednio do adresu występującego w oprogramowaniu

Rozmieszczenie sygnałów adresowych na krosie A2 podano poniżej

końcówki krosu	sygnał
1 - 16	ADR3/
2 - 15	ADR4/
3 - 14	ADR5/
4 - 13	ADR6/
5 - 12	ADR7/

Jeżeli odpowiedni bit adresowy ma być jedynką logiczną to odpowiadające mu końcówki krosu muszą być niepołączone

Jeżeli odpowiedni bit adresowy ma być zerem logicznym to odpowiadające mu końcówki krosu muszą być połączone

Sposób adresowania pakietu podano w tabeli 6.1

Tab 6.1.

Lp	Adres / LSB /	Funkcja
1	<div style="display: flex; justify-content: space-between; align-items: center;"> ADR7 ADR2 </div> <div style="border: 1px solid black; padding: 5px; display: flex; justify-content: space-around; width: 100%;"> KKKKKOOO </div>	Odczyt słowa stanu pakietu na liniach: DAT15/ przerwanie DAT 7/ zajętość DAT 6/ nadmiar
2	<div style="border: 1px solid black; padding: 5px; display: flex; justify-content: space-around; width: 100%;"> KKKKKO1O </div>	Wpis zakresu pomiarowego na liniach DAT 0/, DAT1/ bez inicjacji następnego pomiaru

c.d. tab. 6.1.

1	2	3								
3	<table border="1"> <tr> <td>K</td><td>K</td><td>K</td><td>K</td><td>K</td><td>1</td><td>0</td><td>0</td> </tr> </table>	K	K	K	K	K	1	0	0	Wpis zakresu pomiarowego na liniach DAT0/, DAT1/ bez inicjacji następnego pomiaru
K	K	K	K	K	1	0	0			
4	<table border="1"> <tr> <td>K</td><td>K</td><td>K</td><td>K</td><td>K</td><td>0</td><td>1</td><td>0</td> </tr> </table>	K	K	K	K	K	0	1	0	Odczyt wyniku pomiaru na liniach DAT0/..DAT10/ i DAT15/ bez inicjacji następnego pomiaru
K	K	K	K	K	0	1	0			
5	<table border="1"> <tr> <td>K</td><td>K</td><td>K</td><td>K</td><td>K</td><td>1</td><td>0</td><td>0</td> </tr> </table>	K	K	K	K	K	1	0	0	Odczyt wyniku pomiaru na liniach DAT0/a..DAT10/ i DAT 15/ z inicjacją następnego pomiaru
K	K	K	K	K	1	0	0			

K - "0" lub "1" wybrane krosem

Starszy bajt adresowy LSB może mieć wartość ustaloną przez projektanta systemu

14

7. Sposób krasowania

=====

7.1. Opis łączenia krosu adresowego A2 przedstawiono w punkcie 6.

7.2. Na krosie A1 ustawia się liczbę przez którą należy podzielić sygnał zegara CCLK aby otrzymać częstotliwość 102,4 kHz potrzebną do prawidłowej pracy pakietu MA 11. Dzielnik zbudowany na układach dzieli sygnał CCLK przez liczbę

$$256 - N$$

gdzie N - liczba w kodzie binarnym prostym ustawiona na krosie A1

koncówki krosu A1	wagi liczby N
1 - 16	20
2 - 15	21
3 - 14	22
4 - 13	23
5 - 12	24
6 - 11	25
7 - 10	26
8 - 9	27

7.3. Kros C3 służy do wyboru linii na którą podawane jest przerwanie z pakietu

końcówki krosu C3	linia przerwania
1 - 16	INT0
2 - 15	INT1
3 - 14	INT2
4 - 13	INT3
5 - 12	INT 4
6 - 11	INT5
7 - 10	INT6
8 - 9	INT7

W celu podania przerwania na odpowiednią linię należy połączyć jedną parę końcówek odpowiadających tej linii.

8. Instrukcja uruchomienia i eksploatacji

=====

Pakiet MA 11 należy uruchomić wykorzystując test dostarczony przez producenta umożliwiający wybór zakresów i dokonywanie pomiarów przy sterowaniu z klawiatury urządzenia peryferyjnego. Podczas eksploatacji pakiet nie wymaga obsługi ze strony użytkownika.

9. Dołączenia sygnału obiektowego

=====

Sygnał pomiarowy /obiektyowy/ doprowadzony jest do pakietu za pomocą złącza E 25 stykowego typu 88102503411004

Rozmieszczenie sygnałów na złączu podaje tabela 9.1.

tab. 9.1

styk złącza	sygnał
1	kontrola włożenia złącza
2	
3	SEKRA
4	
5	
6	
7	
8	
9	
10	
11	WE +
12	
13	WE -
14	kontrola włożenia złącza
15	
16	
17	
18	
19	
20	
21	
22	
23	
24	
25	

17

10. Zestawienie materiałów pakietu MA 11

Tabela 10.1.

Lp.	Ilość	Nazwa	Cecha, znak, norma	Opis, oznaczenie na rys.	Producent
1	2	3	4	5	6
1	1	Złącze szufladowe	8.81.025.034.1.1.00.1.	złącze C	ELTRA
2	2	Złącze pośrednie	8.11.096.023.5 000.1.	złącze A i B	ELTRA
3	1	Płytki drukarskie	MA11		
4	1	Płyta czołowa pakietu	w/g rys. 4342/8		
5	4	Układ scalony	UCY 745426	A5, C5, C7, C9	CENI
6	3	"	UCY 7400	A8, A10, C2	"
7	2	"	UCY 7404	C1, C8	"
8	1	"	UCY 7406	A13	"
9	2	"	UCY 7408	A9, B11	"
10	2	"	UCY 7430	A6, A7	"
11	6	"	UCY 7474	A11, A12, B3, B12, B13	"
12	1	"	UCY 7438	C11	"
13	2	"	UCY 7486	A9, B5	"
14	2	"	UCY 74193	B1, B2	"
15	2	"	UCY 74LS04	B4, B6	"
16	1	"	UCY 74165	B7	"
17	2	"	UCY 74123	B9, C10	"
18	1	"	UCY 7410	B10	"
19	3	"	UCY 7493	C4, C6, C8	"
20	1	"	UCY 7475	A4	"
21	1	"	K521 CA3	D5	ZARR
22	2	"	B 176B	D3, D4	NRD
23	2	"	ULY 7523	D1, D2	CENI
24	6	Transceptor	CQ 15BP	I1...I6	CENI
25	2	Tranzystor	BC 211	T3, T4	CENI
26	2	"	BC 137	T1, T2	"
27	7	"	BC 107	T8, T10, T12, T14, T6, T17, T19	"
28	1	"	BC 107C	T16	"

18

C.d. tab.10.1

1	2	3	4	5	6
29	7	Tranzyster	BF-245C	T5, T7, T9, T11 T13, T15, T18	CEMI
30	4	Diody	BAVF-21	D4...07	CEMI
31	18	"	BAVF-719	D8...020, D1-D3, D21, D22	"
32	3	Diody elektro- lim.	CQP 431 CQP 433 CQP 432	L1, L2 L3	CEMI
33	1	Diody Zenera	BZP CB3-C10	DZ1	CEMI
34	2	Diody Zenera	D818G	DZ2, DZ3	"
35	1	Rezystor	M&T 0,125W 5% 1,8 kom	R1	Centr. Tech UNITRA- UNIZET
36	1	"	M&T 0,125W 5% 12 om	R2	"
37	1	"	M&T 0,125W 5% 9,1 kom	R3	"
38	1	"	M&T 0,125W 5% 8,2 kom	R4	"
39	2	"	M&T 0,125W 5% 3 kom	R5, R7	"
40	1	"	M&T 0,125W 5% 12 kom	R6	"
41	1	"	M&T 0,125W 5% 3,6 kom	R8	"
42	1	"	M&T 0,125W 5% 2kom	R9	"
43	2	"	M&T 0,125W 5% 680 om	R10	"
44	8	"	M&T 0,125W 5% 240 om	R11...R15, R54, R52, R55	"
45	1	"	M&T 0,125W 5% 24 om	R16	"
46	1	"	M&T 0,125W 5% 5,1 kom	R17	"
47	6	"	M&T 0,125W 5% 120 kom	R18, R21, R23 R25, R27, R29	"
48	7	"	M&T 0,125W 5% 33 kom	R19, R22, R24 R26, R28, R20, R30	"
49	7	"	M&T 0,5W 5% 0,1 kom	R31-R34, R37, R38, R40	"

19

C.d. tab. 10.1

1	2	3	4	5	6
50	1	Rezystor	M&T 0,125W 5% 1 Mem	R36	Centr. Tech. UNITRA- UNIZET
51	1	"	M&T 0,125W 5% 2,2 Mem	R35	"
52	2	"	AT-DROAW 0,125W 0,2% 820 om	R39, R47	"
53	2	"	M&T 0,125W 5% 910 om	R40, R46	"
54	1	"	AT-DROAW 0,125W 0,2%	R41	"
55	1	"	AT-DROAW 0,125W 0,2% 868 om	R42	"
56	2	"	AT-DROAW 0,125W 0,2% 90,9 kom	R43, R45	"
57	1	"	AT-DROAW 0,125W 0,2% 10 kom	R44	"
58	2	"	AT-DROAW 0,125W 0,2% 48,7 kom	R49, R50	"
59	1	"	AT-DROAW 0,125W 1% 698 om	R51	"
60	2	"	M&T 0,125W 5% 510 kom	R52, R57	"
61	1	"	M&T 0,125W 5% 390 om	R53	"
62	1	Termistor	NTC 110 470 om	RT	"
63	2	Rezystor	M&T 0,125W 5% 47 om	R55, R56	"
64	17	"	M&T 0,125W 5% 1 kom	R58, R66-R78 R81-R83	"
65	1	"	RCW 0,5W 5% 10 Mem	R59	"
66	2	"	M&T 0,125W 5% 130 om	R60, R61	"
67	1	"	M&T 0,125W 5% 5,1 kom	R63	"
68	1	"	M&T 0,125W 5% 100 om	R64	"
69	1	"	M&T 0,125W 5% 4,7 kom	R79	"
70	1	"	M&T 0,125W 3,9 kom	R80	"
71	1	Potencjometr preazyjny	10k	H0,	WĘGRY
72	2	"	5k	H-, H+	"
73	2	"	200 om	HR1, HR01	"
74	1	"	100 kom	Hw Hw	"

20

C.d. tab, 10.1

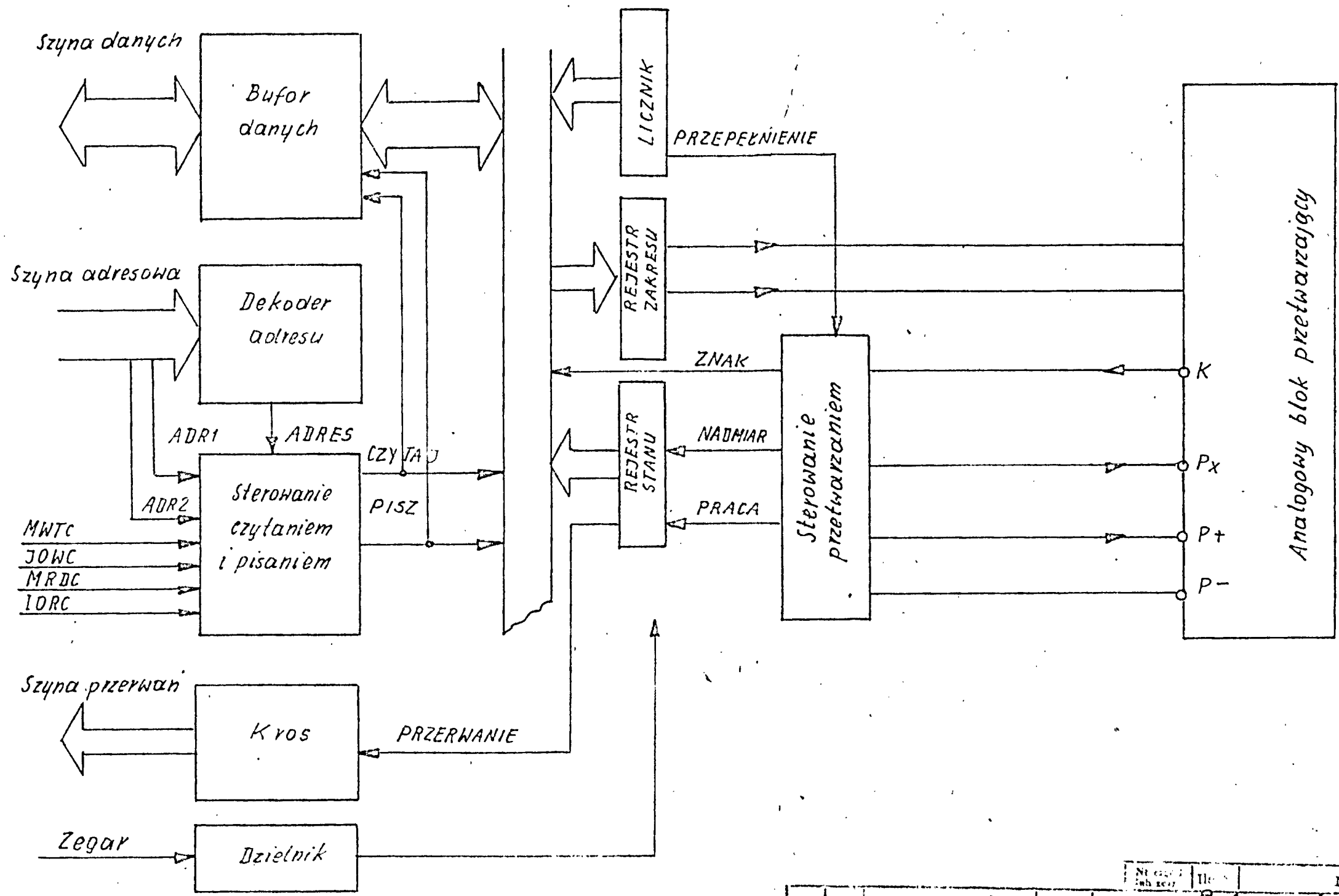
1	2	3	4	5	6
75	2	Kondensator	KFFm 15nF/63V	C1, C2	CERAD
76	1	- " -	04/U typ 2 220nF/6,3V	C3	ELMA
77	5	- " -	04/U typ 2 3,3nF/40V	C4, C5, C8, C10, C11	- "
78	1	- " -	04/U typ 2 220nF/6,3V	C6	- "
79	3	- " -	KFFm 110pF/63V	C7, C9, C46	CERAD
80	7	- " -	KFFm 56pF/63V	C12-C17, C19	- "
81	1	- " -	KFFm 330nF/63V	C18	- "
82	4	- " -	KFFm 10nF/63V	C20, C21, C24 C27	- "
83	2	- " -	KFFm 1nF/63V	C22, C23	- "
84	1	- " -	KFFm 27nF/63V	C25	- "
85	12	- " -	KFFm 33nF/63V	C26, C32-C34 C35-C43	- "
86	1	- " -	KFFm 300pF/63V	C29	- "
87	3	- " -	KFFm 3,3nF/63V	C30, C49, C50	- "
88	1	- " -	KFFm 33nF/63V	C51	- "
89	1	- " -	KFFm 6,8nF/63V	C44	- "
90	1	- " -	KFFm 1,5nF/63V	C45	- "
91	1	- " -	KFFm 2,2nF/63V	C47	- "
92	1	- " -	KFFm 3,9nF/63V	C48	- "
93	1	Ekran	wg. rys. 4342/13		
94	1	Szyba masy	wg. rys. 4342/14		
95	1	Konstr. mech. pakietu			ZAP
96	3	Płytki krosowa		A1, A2, C3	
97	3	Pods. pod wloty scalony DIL	6AF-49.769	A1, A2, A3	Centr. Techn. UNITRA-UNIZET

2/

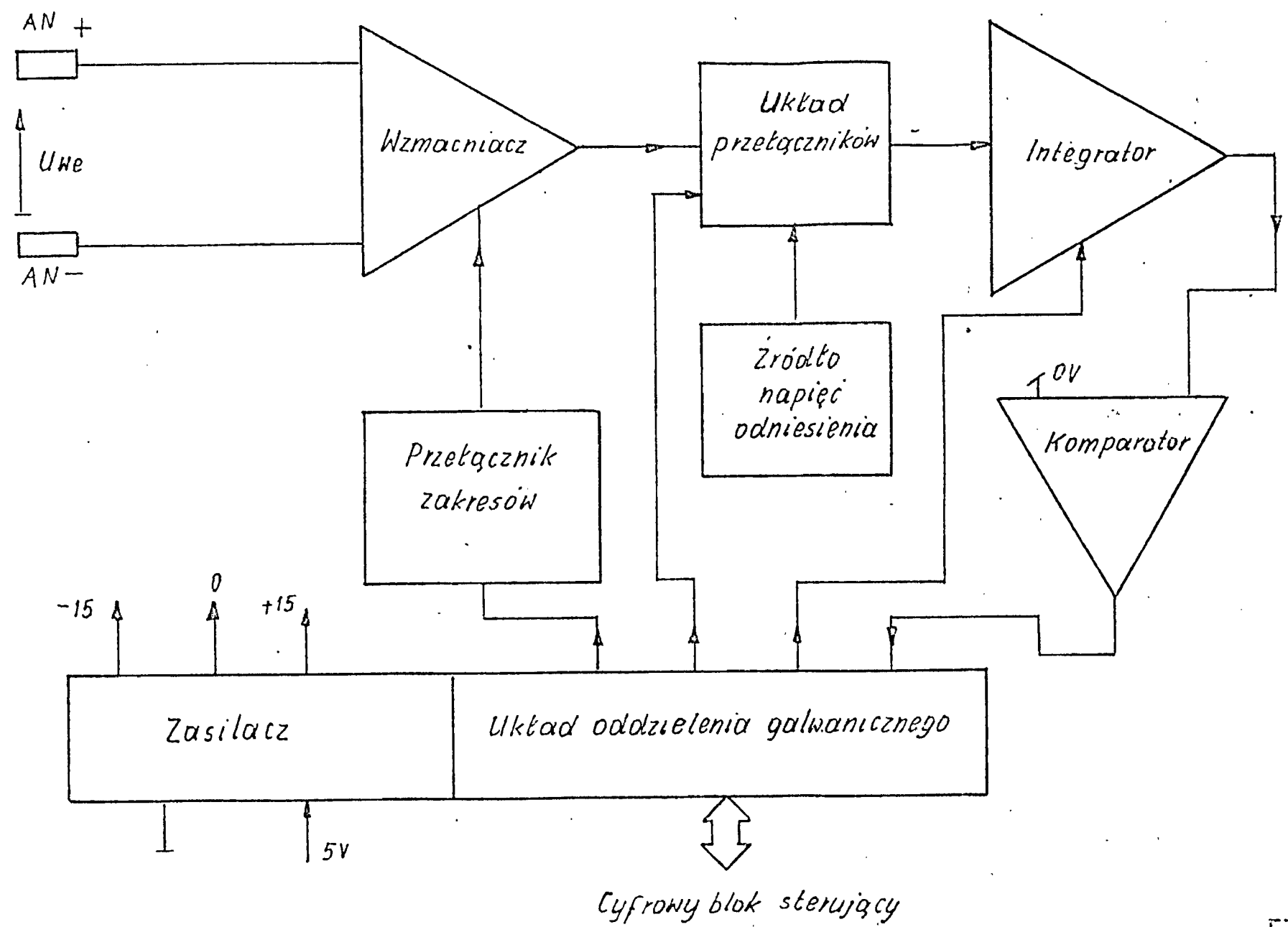
11. Spis rysunków

1. Schemat blokowy pakietu MA11
2. Schemat blokowy sygnalnego bloku sterującego pakietu MA11
3. Schemat blokowy analogowego bloku przetwarzającego pakietu MA 11
4. Schemat ideowy pakietu MA11
5. Diagramy czasowe pracy pakietu MA 11 /sygnal w granicach zakresu/
6. Diagramy czasowe pracy pakietu MA 11 /przekroczenie zakresu/
7. Rozmieszczenia elementów na obkiesie MA 11
8. Płyta czołowa pakietu MA 11
9. Rys. zestawieniowy pakietu MA 11

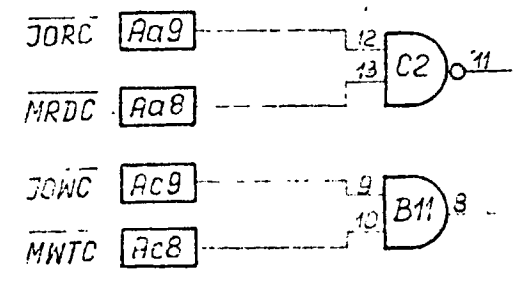
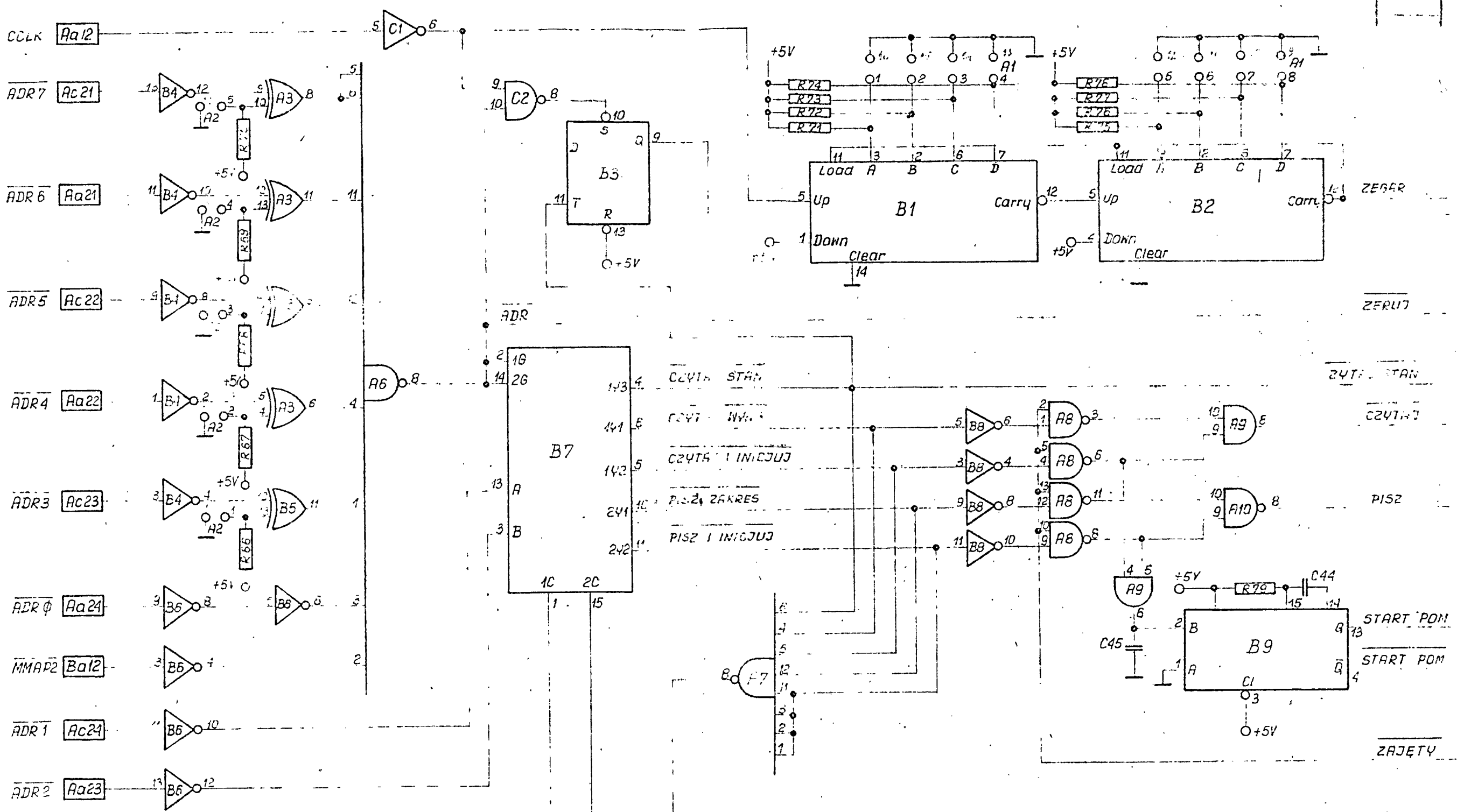
Powyższe rysunki zawiera dokumentacja nr. arch. 4342.



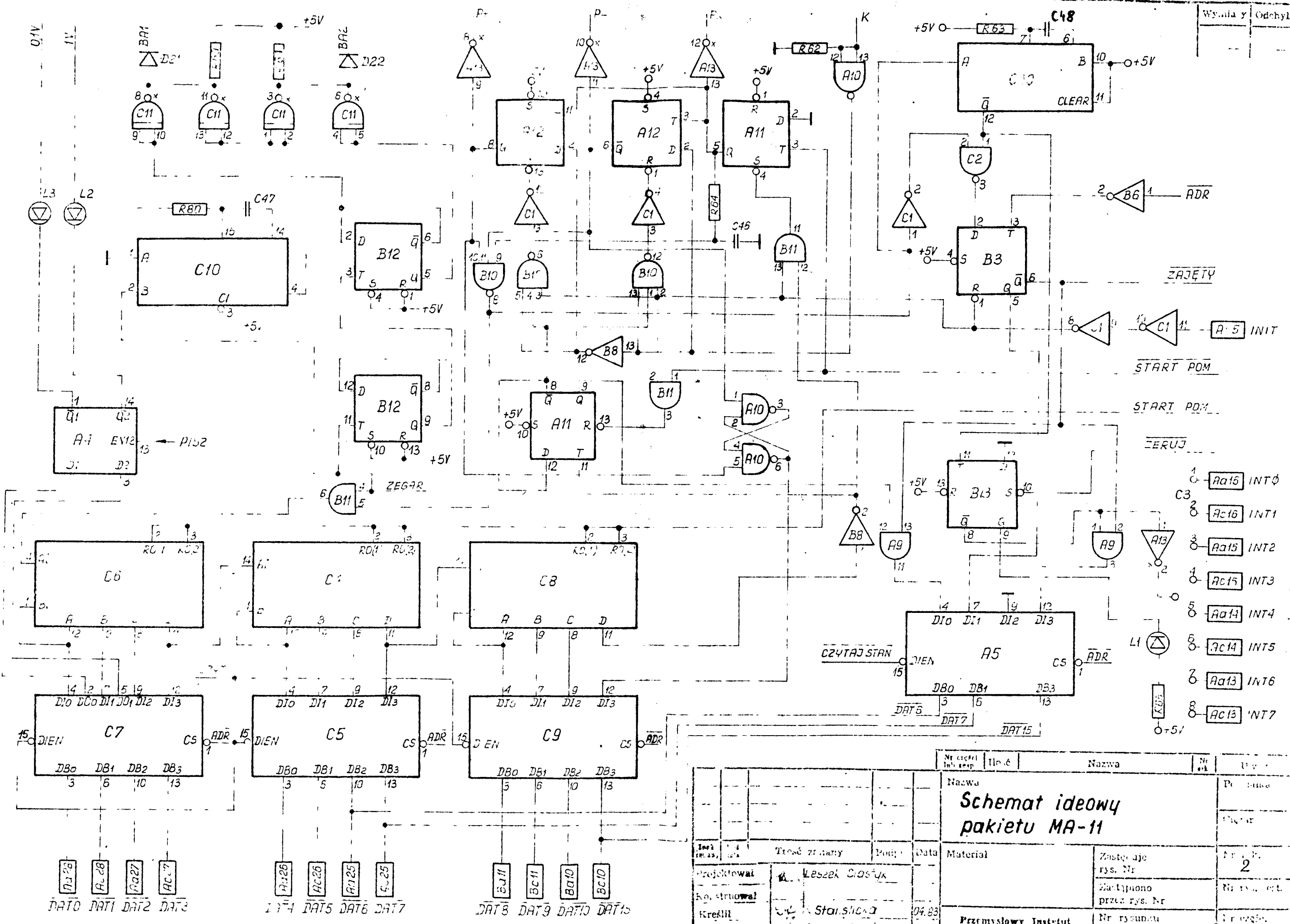
Nr. rysunku		Nazwa		Materiał		Miejscowość	
		Schemat blokowy cyfrowego bloku sterującego pakietu MA11					
Projektował	L. Ciastek	5.83					
Konstruował		5.83					
Kreślił	M. Piąrkowski	5.83					
Sprawił	L. Ciastek	5.83					
Kier. Prac	A. Syrczyński	5.83					
Gł. wyk.	K. Siejanski	5.83					
Przewodniwy Instytut Automatyki i Usług				Warszawa		2/4342	
OAE							



Nr części / rysunek	Ilość	Nazwa	Wzrost
		Schemat blokowy analogowego bloku przetwarzającego pakietu MA11	
Proj. wal		L. Ciastek	5.83
Wzrost wal		Pis M. Pisarski	5.83
Kreślił		L. Ciastek	5.83
Sprawdził		A. Syrczyński	5.83
Kier. Prac.		K. Stefański	5.83
Gł. Wyk.			
		Przetwarzający testy automatyczne i sterujące warsz.	
		Wzrost: OAE	
		3/4342	



Nr części lub serii		Ilość	Nazwa	Nr. ark.	Uwagi
Schemat ideowy pakietu MA-11					
Projektował: <i>[Signature]</i> Leszek Ciastyk					Podziałka
Kreślił: <i>[Signature]</i> K. Stanslicka					Ciepzar
Sprawdził: <i>[Signature]</i> A. Syrczyński					Nr ark. 1
Kier. Prac. <i>[Signature]</i> K. Szeński					Nr rys. 001
Gł. wyk. <i>[Signature]</i>					Nr części 1
Przemysłowy Instytut Automatyki i Pomiarów Warszawa					Nr rysunku 4/4342
Zakład CAE					



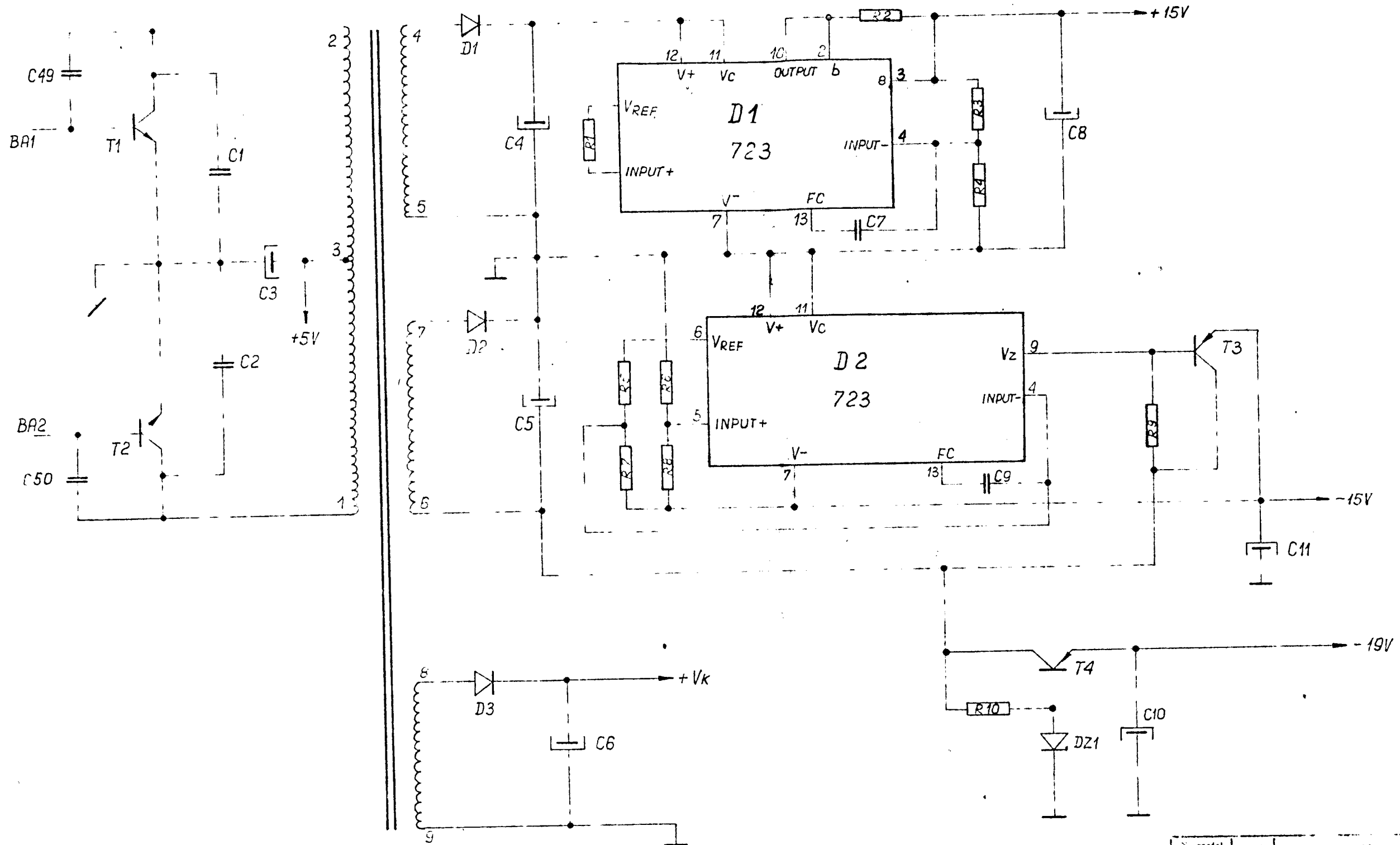
- ADR
- ZAJĘTY
- START POM
- START PDM
- ZERUJ
- 1 - Aa15 INT0
- 2 - Ac16 INT1
- 3 - Aa15 INT2
- 4 - Ac15 INT3
- 5 - Aa14 INT4
- 6 - Ac14 INT5
- 7 - Aa13 INT6
- 8 - Ac13 INT7

Nr części	Illosć	Nazwa	Nr ark.	Uw.
Schemat ideowy pakietu MA-11				
Nazwa		Przebieg		
Zastępuje rys. Nr		Nr. k.		
Zastipiono przez rys. Nr		Nr. rys. det.		
Nr rysunku		In. wjeń.		
4/4342		2		

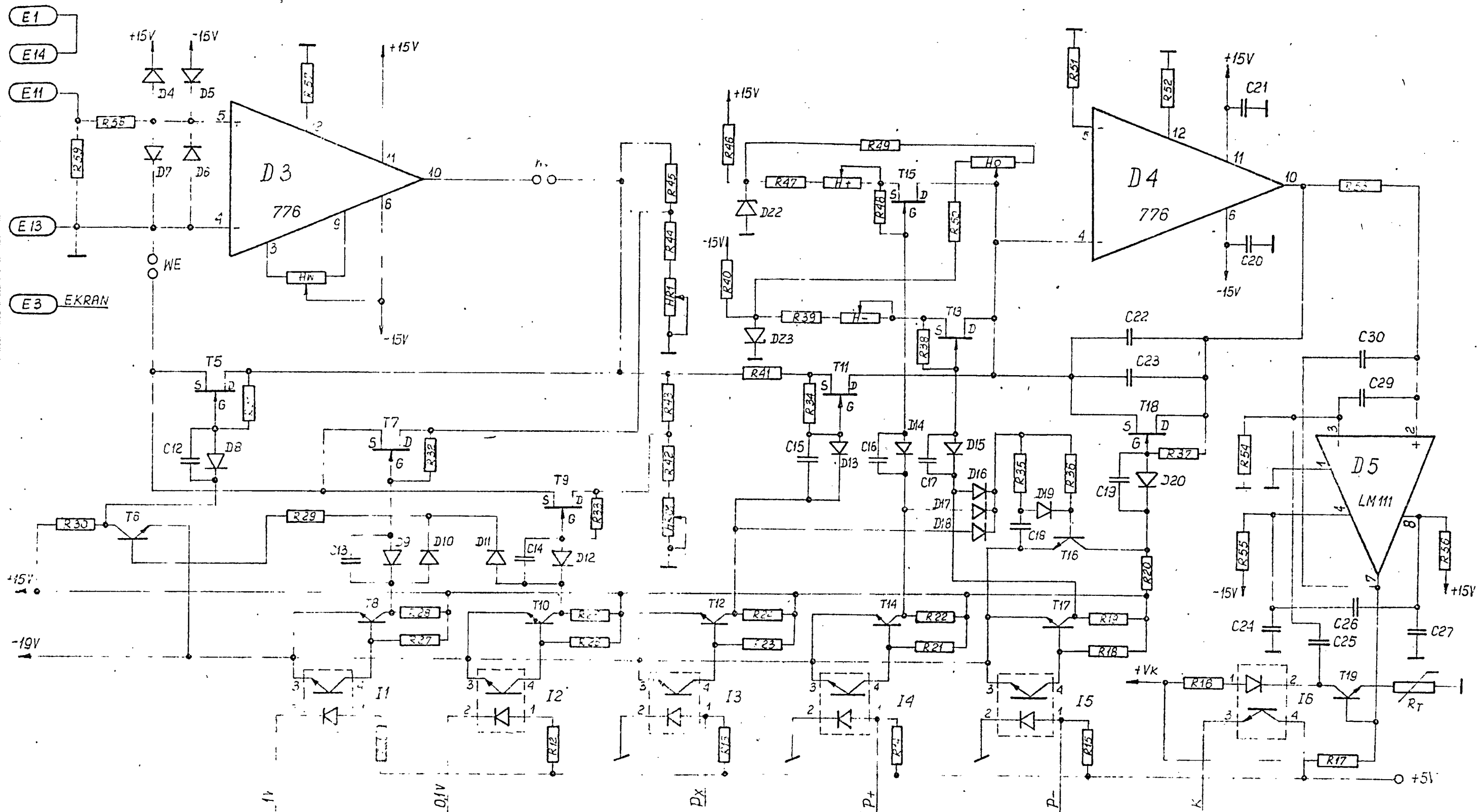
Imię i nazwisko	Treść zadania	Podpis	Data
Projektował	Leszek Ciołek		
Konstruował			
Kreślił	Stanisław		04.83
Sprawdził	Leszek Ciołek		05.83
Kier. Prac.	Syrczyński		05.83
Gr. WUK	Wojciechowski		05.83

Przemysłowy Instytut Automatyki i Pomiarów
Warszawa
Zakład OAE

Wymiar	Opis



N. części lub zespół		Materiał		Materiał		Materiał		Materiał	
N. 4/342									
Schemat ideowy pakietu MA-11									
Projektant	L. S. S. S. S.	1	1	1	1	1	1	1	1
Konstruktor	K. Star. Ska	1	1	1	1	1	1	1	1
Kier. Pr.	1575 C. 1575	1	1	1	1	1	1	1	1
Gr. Nuk.	1575 C. 1575	1	1	1	1	1	1	1	1
Przemysłowy Instytut Automatyki i Pomiarów Warszawa		4/4342		3		3		3	



Schemat ideowy
pakietu MA-11

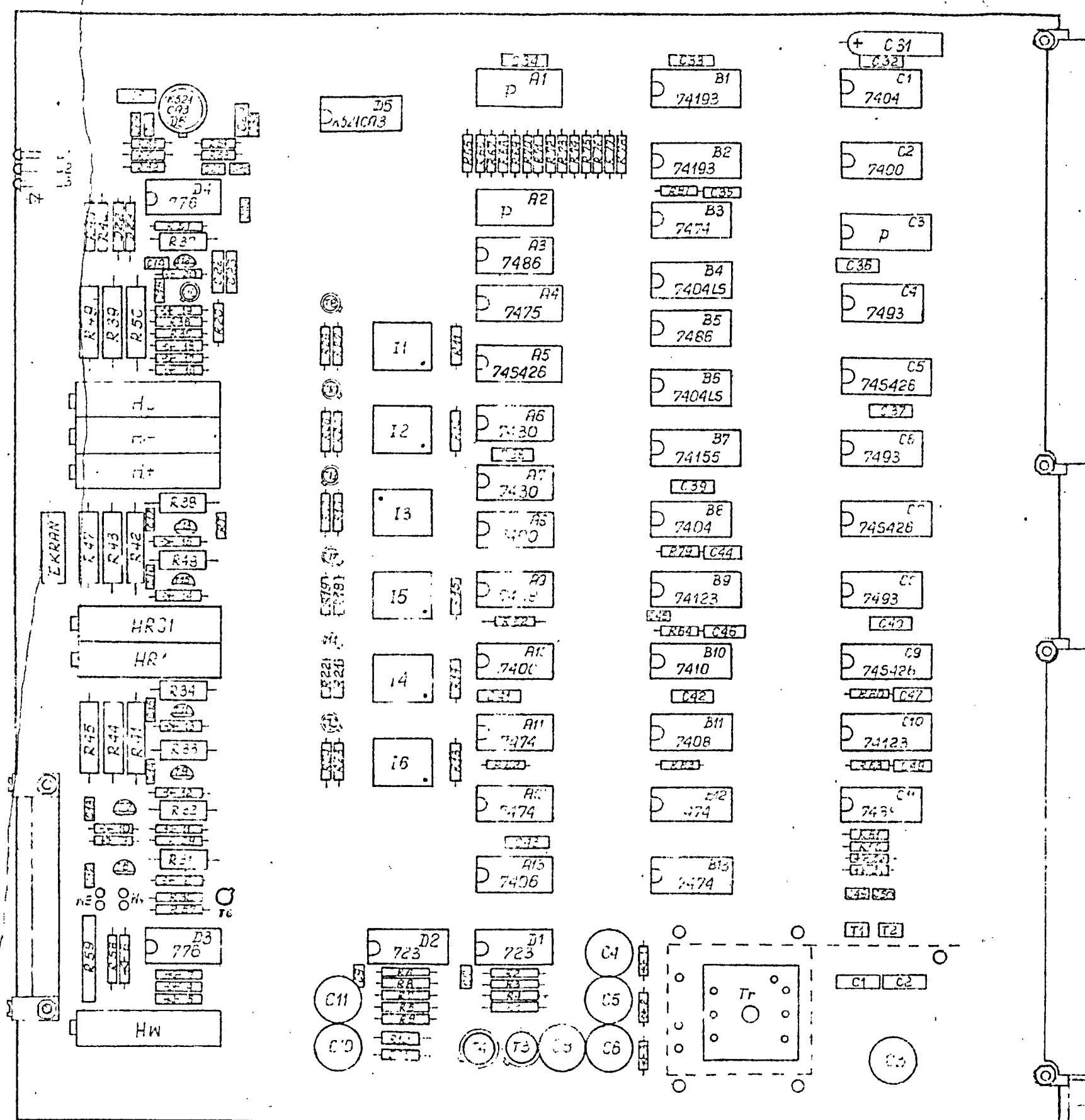
Leszek Ciastek

- K Staniłko 48
- L Ciastek 058
- A Syrczyński 058
- J Stejański 058

Gł. wyk

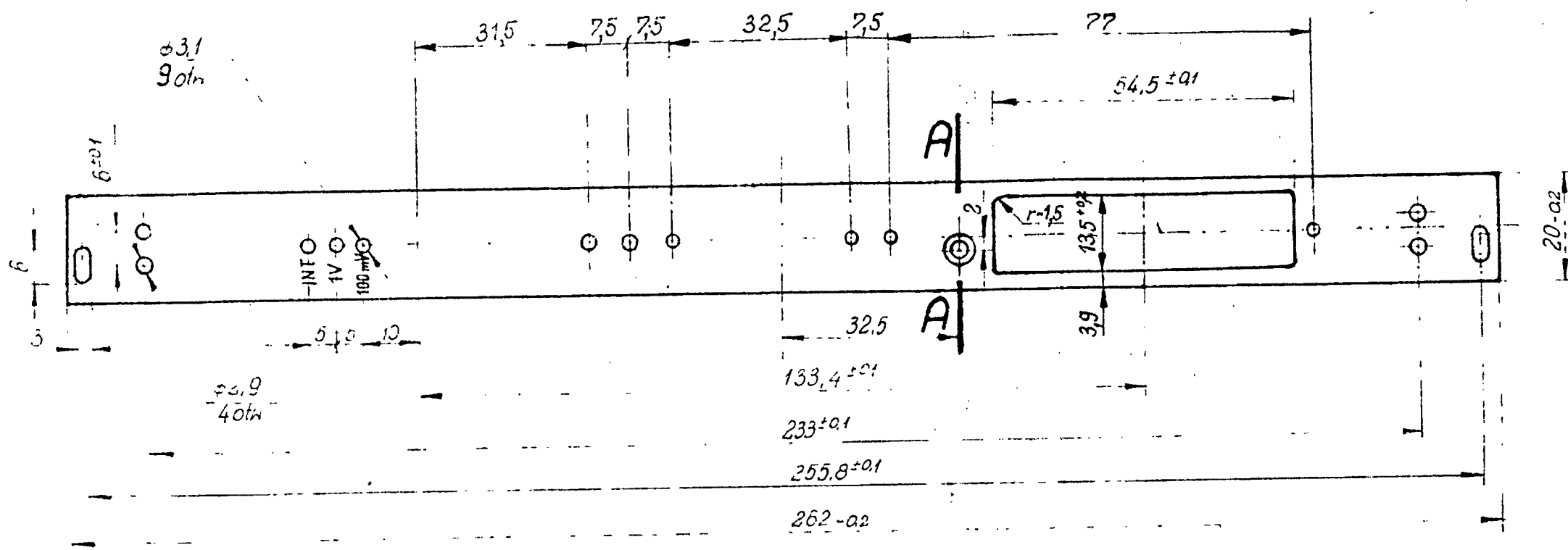
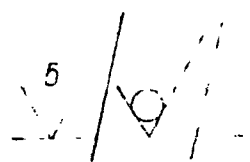
Oh

4/4342

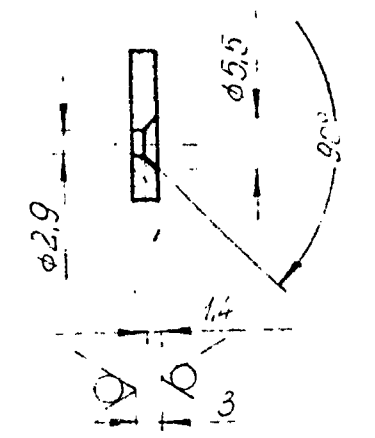


Nr części lub nazw		Ilość	Nazwa	Nr ark.	Wzrost
			Nazwa	Podziałko	
			Rozmieszczenie elementów płyty MA-11	1-1	
				Czytelny	
Projektor	Imię i nazwisko	Podpis	Data	Material	Zastępca rys. Nr
Konstruktor	L. Ciastyk				Nr ark.
Kreślił	K. Stanisłowska				Nr. zmont.
Sprawdził	K. Stanisłowska				Nr. zmont.
Kier. Prac.	L. Ciastyk				
Gł. wykon.	K. Stanisłowska				
			Przemysłowy Instytut Automatyki i Pomiarów Warszawa	Nr. projektu	Nr. zmont.
			Zakład OAE	7/4392	

Wynikowy	Odchyłki



A-A



Ostre krawędzie stępić.
 Anodować i impregnować.
 Powłoka Al An Us wg PN-65/H-97023.
 Napisy wykonać metodą sitodruku w kolorze czarnym.
 Pismo proste zwykłe wg PN-60/M-0'114, wysokość cyfr 2 mm.

Lp. zmian		Data		Materiał		Zmiany	
				Nazwa: Płyta czołowa pakietu		Podkład: 11	
				Materiał: Blacha PA 2N-2 1/4		Zmiany: 9	
				3x25x267		Zmiany: 8	
				PN-75/H-93741		Zmiany: 8	
				Przemysłowy Instytut Automatyki i Pomiarów Warszawa		Zmiany: 8	
				Zgodnie z DAE		Zmiany: 8	
Projektował: L. Ciesielski		Data: 5.83		Zmiany: 9		Zmiany: 8	
Konstruował: A. Olszan		Data: 5.83		Zmiany: 9		Zmiany: 8	
Kreślił: B. Lipiecka		Data: 5.83		Zmiany: 9		Zmiany: 8	
Sprawdził: A. Olszan		Data: 5.83		Zmiany: 9		Zmiany: 8	
Kier. Prac.: A. Syrczyński		Data: 5.83		Zmiany: 9		Zmiany: 8	
Gł. Wyk.: L. K. Stefanek		Data: 5.83		Zmiany: 9		Zmiany: 8	