

PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW
MERA-PIAP

Al. Jerozolimskie. 202

02-222 Warszawa

Telefon 23-70-81

442 OSRODEK AUTOMATYKI ELEKTRYCZNEJ

BELO

ZESPOŁ BUDOWY CYFROWYCH URZADZEN SYSTEMOWYCH

Główny wykonawca

dr inż A. Syrczyński

Wykonawcy

dr inż. A. Syrczyński, mgr inż. K. Stefański

Konsultant

Nr zlecenia 5301/OAE

Opracowanie koncepcji i założeń
pakietów z wewnętrzną obróbką danych
do obsługi wejść i wyjść obiektowych
systemu INTELDIGIT-PROWAY

Zleceniodawca Zakłady Automatyki Przemysłowej MERA ZAP Ostrów Wlkp

Pracę rozpoczęto dnia

29 września 85

zakończono dnia

29 listopada 85

Kierownik Zespołu

Kierownik Ośrodka

dr inż. A. Syrczyński

prof. dr inż. T. Missala

Praca zawiera:

Rozdzielnik - ilość egz: 6

stron 37 + 4

Egz. 1 BOINTE

rysunków 8

Egz. 2 ZAP

fotografii

Egz. 3 ZAP

tabel

Egz. 4 ZAP

tablic 4

Egz. 5 OAE

załączników 2

Egz. 6 OAE

Nr rejestr. 5518

Analiza deskryptorowa

Analiza dokumentacyjna

Tytuły poprzednich sprawozdań

62-50 Teoria i podst. jedn. regul. i sterow

UKD

PIAP-252/03-6000

SPIS TREŚCI

=====

1. Wstęp
2. Uwagi o stanie techniki światowej
3. Przeznaczenie pakietów, ich rola w systemie i funkcje
 - 3.1. Inteligentny pakiet wejść analogowych i wyjść dwustanowych
 - 3.2. Inteligentny pakiet liczący
 - 3.3. Inteligentny pakiet sterownika sekwencyjnego
 - 3.4. Oznaczenia systemowe pakietów
4. Koncepcja konstrukcji mechanicznej
 - 4.1. Podział pakietu na płyty
 - 4.2. Konstrukcja mechaniczna
 - 4.3. Połączenie płyt
 - 4.4. Typy złączy obiektowych i standaryzacja złączy w ramach grupy pakietów
5. Baza elementowa
 - 5.1. Wybór typu mikroprocesora
 - 5.2. Wymagania i wybór typów pamięci
 - 5.3. Baza elementowa dla wejść i wyjść dwustanowych
 - 5.4. Baza elementowa dla wejść i wyjść analogowych
6. Koncepcja struktury pakietów
 - 6.1. Interfejs wewnętrzny
 - 6.2. Terminal kieszonkowy
 - 6.3. Struktura płyty procesora
 - 6.4. Struktura wejść dwustanowych
 - 6.5. Struktura wyjść dwustanowych
 - 6.6. Struktura wejść analogowych
 - 6.7. Struktura wyjść analogowych
7. Produkcja
 - 7.1. Kontrola elementów
 - 7.2. Technologia montażu
 - 7.3. Automatyczne uruchamianie i testowanie

8. Zagadnienia aplikacji i eksploatacji

8.1. Konfiguracja stacji

8.2. Autodiagnostyka

8.3. Serwis

9. Założenia techniczne.

Załączniki:

1. Pismo UNITRA CEMI do MERA-PIAP znak DK/74/85/W z 85.06.03
2. Podstawowe dane układów OBREUS

1. Wstęp

Niniejsza koncepcja została opracowana zgodnie z decyzją Zespołu Dwustronnego z dnia 10 września, na podstawie zamówienia Zakładów Automatyki Przemysłowej MERA-ZAP nr ZAP/TS/884/85 z dnia 29 września 1985r.

Koncepcja obejmuje całość rozwiązań sprzętowych grupy pakietów inteligentnych i założenia techniczne.

W koncepcji nie ujęto oprogramowania podstawowego i użytkowego pakietów, gdyż Zespół postanowił zagadnienia oprogramowania podjąć po następnym posiedzeniu Zespołu.

Merytoryczną podstawą opracowania koncepcji było określenie przez Zleceniodawcę trzech typów pakietów inteligentnych, asortymentu ich wejść i wyjść oraz głównych funkcji w prospekcie "INTELDIGIT-PROWAY zdecentralizowany mikroprocesorowy system automatyki kompleksowej" MERA-ZAP 1985, oraz w protokole z narady na temat rozwoju systemu INTELDIGIT-PROWAY odbytej w MERA-ZAP w dniu 10 września 1985r. Autorzy koncepcji przyjęli ustalenia zawarte w protokole i jako swoje zadanie uznali opracowanie optymalnej ich zdaniem realizacji sprzętowej zadanych typów pakietów. Bardzo pomocne okazały się w tym zadaniu wyniki dyskusji przeprowadzonych w ZAP w dniach 9 i 10 września 1985r.

Ze względu na wiele aspektów rozpatrywanych w koncepcji, w niektórych miejscach przyjęte rozwiązania wyprzedzają w tekście, analizy prowadzące do tych rozwiązań.

Projekt harmonogramu zostanie opracowany po ustaleniu listy priorytetowej opracowań urządzeń systemu oraz wyjaśnieniu terminów uzyskania potrzebnej bazy elementowej.

2. Uwagi o stanie techniki światowej

Zasadniczymi zadaniami stawianymi przed urządzeniami systemu INTELDIGIT-PROWAY w ich aplikacjach obiektowych są:

- 1/ pomiary parametrów obiektów,
- 2/ sterowanie obiektem,
- 3/ proces regulacji.

Rozproszona struktura systemu umożliwia zbliżenie jego urządzeń do źródeł sygnałów obiektowych i do elementów wykonawczych, zwiększając funkcjonalność i niezawodność urządzeń.

Jednym z elementów umożliwiającym dalszy postęp w tych dziedzinach jest pojawienie się w urządzeniach czołowych firm światowych pakietów inteligentnych wejść/wyjść obiektowych, tzn. pakietów zawierających wewnętrzny mikrokomputer. Pierwsze dane takich pakietów przedstawiły w swoich katalogach firmy Analog Devices i Data Translation na przełomie lat 1980/1981. Pakiety były wyposażone w mikroprocesory typów Z80 lub I8085. Aktualnie, w katalogu firmy Analog Devices z r.1984, pojawił się system μ MAC 5000 z mikroprocesorem I8088. Również firma SIEMENS w katalogach z 1982 i 1984r. oferuje pakiety systemu TELEPERM-M omawianego typu.

Na przestrzeni kilku ostatnich lat następował wzrost pojemności wewnętrznych i zwiększenie funkcjonalności pojedynczego pakietu. Pojawienie się pakietów inteligentnych umożliwił rozwój bazy elementowej, a szczególnie mikroprocesorów, pamięci RAM i EPROM o dużej pojemności i rozwój techniki w zakresie szybkiego i dokładnego przetwarzania analogowo-cyfrowego i cyfrowo-analogowego.

Jedną ze spotykanych konstrukcji są jednopłytkowe systemy zbierania danych /data acquisition/, bezpośrednio dołączone do interfejsu mikrokomputera znajdującego się na tej samej płycie. Wewnętrzna pamięć RAM pakietu jest pamięcią dwudostępną i współpracującą zarówno z magistralą wewnętrznego mikrokomputera jak i z magistralą systemową kasety.

Wymiana informacji między pakietem inteligentnym, a innymi elementami systemu może więc przebiegać poprzez pamięć RAM w przypadku instalacji pakietu w kasecie. Stosowana jest również całkowicie autonomiczna praca każdego z pakietów inteligentnych nie tylko pod względem wypełnianych przez niego funkcji systemowych, ale również autonomicznej jego instalacji i połączenia z pozostałymi elementami systemu za pomocą łącza transmisji szeregowej. W rozwiązaniach pakietów inteligentnych podanych w katalogach są stosowane kanały transmisji szeregowej V24.

3. Przeznaczenie pakietów, ich rola w systemie i funkcje

Pakiety inteligentne są przeznaczone do obsługi wszystkich typów wejść i wyjść obiektowych w stacjach systemu, czyli wykonywania zadań automatyki na poziomie lokalnym.

Za pomocą trzech typów pakietów inteligentnych mają być wykonywane zadania wypełniane przez dotychczasowe systemy automatyki i pomiarów takie jak:

- komputerowe systemy automatyki i pomiarów, scentralizowane, z bardzo szerokim asortymentem pakietów sprzężenia z obiektem jak np. INTELDIGIT-PI,
- systemy mikroprocesorowe z wyodrębnionymi pakietami jednostek centralnych i biernymi pakietami sprzężenia z obiektem, jak np. pierwszy etap systemu INTELDIGIT-PROWAY
- systemy regulacji procesów ciągłych, analogowe i mikroprocesorowe, jak np. INTELEKTRAN,
- systemy programowego sterowania PC.

Wprowadzenie grupy pakietów inteligentnych zasadniczo podniesie walory systemu, jego funkcjonalność w wypełnianiu zadań automatyki obiektów przestrzennie rozłożonych, parametry eksploatacyjne, stopień nowoczesności. Szczególną zaletą będzie dostosowanie struktury sprzętu do wymagań i specyfiki projektowania i oprogramowania użytkowego systemów automatyki.

Proces projektowania, oprogramowania, uruchamiania i eksploatacji systemów ulegnie bardzo poważnemu uproszczeniu i skróceniu. Wszystkie zadania obsługi sygnałów obiektowych będą wykonywane przez wewnętrzne mikrokomputery pakietów inteligentnych, za pomocą standardowych procedur programowych. Pakiety jednostek centralnych stacji uwolnione od bezpośredniej obsługi sygnałów obiektowych będą mogły efektywniej wykonywać zadania zarządzania przekazem danych i sterowania na poziomie wyższym.

Ponieważ funkcje każdego z pakietów inteligentnych będą wyznaczone jego oprogramowaniem, to bardzo mała liczebnie grupa trzech pakietów, różniących się tylko zestawem wejść i wyjść obiektowych, zapewni ogromne zróżnicowanie wykonywanych funkcji. Funkcje poszczególnych typów pakietów, podane w następujących trzech punktach nie wyczerpują gamy

zastosowań jakie wynikną dopiero w toku przygotowywania różnorodnych aplikacji.

Każdy z pakietów może być stosowany systemowo, w stacjach systemu INTEL DIGIT-PROWAY, oraz może być stosowany całkowicie autonomicznie jako aparat. Z tą drugą możliwością związana jest konieczność opracowania obudowy. Aparatowa obudowa jednego pakietu powinna zawierać zasilacz, elementy nastawcze ew. sygnalizacyjne i zaciski. Proponuje się, by pakiet w przypadku pracy autonomicznej był zasilany z sieci lub z napięcia prądu stałego 24V /dwa wykonania zasilacza/.

3.1. Inteligentny pakiet wejść analogowych i wyjść dwustanowych.

Pakiet ma posiadać 16 wejść analogowych i 16 wyjść dwustanowych. Pakiet ma służyć do:

- sygnalizacji przekroczeń,
- regulacji krokowej,
- rejestracji i przetwarzania sygnałów analogowych.

Pakiet ma wykonywać całość zadań CRPD dla sygnałów analogowych, tj. pomiar, filtrację, skalowanie i przeliczanie na jednostki fizyczne, ew. linearyzację, następnie zadania nadzoru procesu, to jest wykrywanie i sygnalizowanie przekroczeń i alarmów przy dowolnej liczbie poziomów ostrzegania. Własne wyjścia dwustanowe pozwalają na wprowadzenie utworzonych sygnałów przekroczeń i alarmów do urządzeń systemu zabezpieczeń, w tym do innych pakietów, bez pośrednictwa magistrali kasety. Ponadto pakiet umożliwia wykonywanie regulacji krokowej, przy której wyjścia dwustanowe służą do sterowania dwustanowego /do 16 elementów wykonawczych/ lub do sterowania silników krokowych /do 4 silników czterofazowych/.

3.2. Inteligentny pakiet liczący.

Pakiet ma posiadać:

- 8 wejść analogowych,
- 4 wyjścia analogowe,
- 8 wejść dwustanowych,
- 8 wyjść dwustanowych.

Jego zadania to:

- regulacja cyfrowa według algorytmów P, PI, PID lub innych,
- korekcja parametrów procesu, np. przepływu,
- realizacja procedur arytmetycznych i logicznych.

Pakiet powinien umożliwić realizowanie dowolnych, to jest prostych i złożonych układów regulacji ciągłej, oraz przeliczanie, korekcję i obliczanie złożonych funkcji matematycznych. Asortyment wejść i wyjść umożliwia bezpośrednio dołączanie wszystkich typów sygnałów obiektowych oraz tworzenie struktur regulacyjnych wielopakietowych bez pośrednictwa magistrali kasety.

3.3. Inteligentny pakiet sterownika sekwencyjnego.

Pakiet ma posiadać:

- 16 wejść dwustanowych,
- 16 wyjść dwustanowych.

Pakiet ma realizować:

- obsługę wejść traktowanych jako statyczne,
- obsługę wejść traktowanych jako statyczno-przerywające
- sterowanie sekwencyjne,
- sygnalizację zdarzeń.

Podstawowym przeznaczeniem pakietu jest realizacja sterowania sekwencyjnego. Wejścia i wyjścia pakietów tego typu łączone z obiektem i ze sobą mogą tworzyć sterowniki sekwencyjne dowolnych wielkości. Ponadto pakiet przy zastosowaniach w automatyce kompleksowej powinien wykonywać całość zadań CRPD dla sygnałów dwustanowych, w tym filtrację cyfrową, wykrywanie zmian, generowanie sygnałów przerwań programowych, zliczanie zdarzeń, sygnalizację zdarzeń. Możliwe jest tworzenie z pakietów tego typu systemów sygnalizacji alarmowej.

3.4. Oznaczenia systemowe pakietów.

Proponuje się nadać pakietom następujące symbole, zgodnie z rozdziałami 4 i 6 założeń systemu /dok.PIAP nr rej.4972/.

Tab.1. Proponowane symbole pakietów.

Nazwa pakietu	Symbole		
	pakiet	płyta procesora	płyta wejść/wyjść
Inteligentny pakiet wejść analogowych i wyjść dwustanowych	MA 30	MM 30	MA 31
Inteligentny pakiet liczący	MB 30	MM 30	MB 31
Inteligentny pakiet sterownika sekwencyjnego	MC 30	MM 30	MC 31

Pierwszy z pakietów obsługuje sygnały analogowe i jego symbol MA 30 jest przewidziany na str. 6.1 w.w. założeń. Drugi pakiet będzie pełnił funkcje regulatora, stąd też należy do grupy o symbolach MB. Wreszcie trzeci pakiet, obsługuje sygnały dwustanowe, z grupy MC. Nadanie im tej samej liczby porządkowej 30 ułatwia orientację w asortymencie pakietów. Ten sam argument wykorzystano do określenia symboli płyt.

W przypadku opracowywania dalszych pakietów inteligentnych można wykorzystać kolejne liczby od 32 do 39 w grupach MA, MB, MC i MM. Dalsze pakiety mogą mieć zmienioną bądź płytę wejść/wyjść, bądź płytę procesora.

Alternatywą w stosunku do powyższej propozycji jest wykorzystanie grup rezerwowych w założeniach, np. grupy MU.

4. Koncepcja konstrukcji mechanicznej

4.1. Podział pakietu na płyty.

Ze względu na duży stopień autonomii pakietów, złożoną strukturę i dużą liczbę układów nie można zrealizować pakietów na jednej płycie.

Omawiana po posiedzeniu Zespołu Dwustronnego koncepcja małej płytki uzupełniającej, zawierającej tylko układ mikrokomputera nie jest rozwiązaniem korzystnym.

Zakładamy, że część mikroprocesorowa pakietów musi być jednakowa dla całej grupy pakietów i będzie montowana, uruchamiana i testowana jako odrębny zespół. Powinna zatem obejmować całość układów wspólnych dla wszystkich pakietów grupy, a więc nie tylko sam mikrokomputer ale także pamięć dwudostępną i całość interfejsu magistrali kasety. Pożądane by zawierała także część interfejsu wejść/wyjść, jeżeli taką jednakową dla całej grupy pakietów część można wyodrębnić.

Konkluzja I - płytą podstawową każdego pakietu obejmującą złącza magistrali kasety, interfejs magistrali kasety, pamięć danych dwudostępną i układ mikroprocesorowy jest płyta procesora. Inny podział jest nieuzasadniony funkcjonalnie, zwiększa liczbę połączeń międzypłytowych, utrudnia procesy technologiczne uruchamiania.

Konkluzja II - ze względu na wykorzystanie powierzchni płyt, dużą ilość układów obsługujących wejścia i wyjścia oraz perspektywę powiększenia jeszcze liczby kanałów wejść i wyjść, na płycie procesora należy umieścić również wspólną, jednakową dla całej grupy pakietów, część interfejsu wejść/wyjść, jak również interfejs do terminala kieszonkowego.

Konkluzja III - natomiast częścią zmienną, tworzącą różne pakiety obsługi sygnałów obiektowych, powinna być druga płyta - wejść/wyjść, zawierająca różne, ilościowo i jakościowo konfiguracje obwodów wejściowych i wyjściowych, analogowych i cyfrowych. Ta dodatkowa płyta nie powinna mieć złączy magistrali kasety.

4.2. Konstrukcja mechaniczna.

Propozycję rozwiązania konstrukcji mechanicznej pokazano na rys.1. Kompletny pakiet składa się z następujących zespołów:

- płyty procesora z dwoma złączami magistrali kasety,
- płyty wejść i wyjść, bez złączy magistrali kasety,
- płyty czołowej, podwójnej szerokości, przykręcanej do obu płyt drukowanych przy montażu końcowym,
- elementów mocujących obie płyty drukowane w kilku punktach,
- złącza wewnętrznego dla sygnałów przekazywanych między płytami.

11

Obie płyty drukowane mają standardowe wymiary
220 x 233,4 mm.

Wybór miejsc zajmowanych przez obie płyty w pakiecie zależy od ustalenia czynności serwisowych na każdej z płyt; pozycją prawa daje dostęp do całej powierzchni płyty w stanie złożonym pakietu. W koncepcji przyjęto, że prawą pozycję zajmuje płyta procesora ze względu na dostęp do podstawek pamięci.

Między dwoma płytami pakietu nie ma połączeń przewodowych, rozdzielenie pakietu na płyty wymaga tylko rozłączenia połączeń śrubowych i złączy.

Wybór typu złączy i ich wykorzystanie jest analizowane w p. 4.4.

4.3. Połączenie płyt.

W asortymencie złączy produkcji ELTRA nie ma typów umożliwiających połączenie płyt ustawionych równolegle. Ponieważ wykluczamy stosowanie połączeń przewodowych uzupełniających złącze, a żądamy by obie strony złącza były lutowane bezpośrednio do płyt, proponujemy do czasu podjęcia produkcji potrzebnych złączy, zastosowanie kompletu złączy jak do sprzęgania z magistralą kasety - pośrednich 96-stykowych /typy 811 096 023 10001 i 821 096 0212 0001/, z tym, że dla uzyskania lutowania do dwóch płyt równoległych względem siebie, pierwsze ze złączy /wtyk/ miałyby wyprowadzenia ucinane. Rząd "a" wyprowadzeń byłby ucinany przy korpusie złącza i niewykorzystany, rzędy "b" i "c" byłyby ucinane w odległości ok. 3,5 mm od korpusu, dając proste końcówki do wlutowania w płytę. Wymagana średnica otworu dla rozszerzonej w tym punkcie końcówki wynosi 1,1 mm /ew. 1,2 mm a średnica pola lutowniczego 1,8 mm.

Konieczne byłoby także zeszlifowanie korpusu wtyku na obu końcach. Adaptacje złącza i połączenie płyt ze sobą pokazano na rys. 2a i 2b.

Proponowane rozwiązanie daje możliwość przeprowadzenia 64 linii między płytami, co całkowicie spełnia wymagania dla wszystkich typów pakietów inteligentnych.

Uwaga - złącze 64-stykowe o 2 rzędach typu 811064 i 821064 nie daje wystarczającej długości styków do wlutowania, po obcięciu zagiętych części wyprowadzeń.

4.4. Typy złączy obiektowych i standaryzacja złączy w ramach grupy pakietów.

Proponuje się odejście od dotychczas stosowanych w systemach INTELDIGIT-PI i INTELDIGIT-PROWAY złączy szufladowych ELTRA na rzecz złączy do przewodu taśmowego produkcji NRD. Proponuje się wykorzystanie następujących typów:

- a/ złącze 26-stykowe do pakietu, z końcówkami zagiętymi do druku, o symbolu ELN 137 73 32 13-1021020,
- b/ złącze do przewodu taśmowego, o symbolu ELN 137 73 32 13-2721120,
- c/ kabel taśmowy, produkcji czeskiej o symbolu XSA 26 x 0,375 - 1,25.

Część pakietowa złącza ma końcówki zagięte, do lutowania w płytę drukowaną. Część kablowa złącza umożliwia połączenie z kablem taśmowym przez zaciśnięcie, bez zdejmowania izolacji żył.

Uzasadnieniem jest wielka oszczędność kosztów robocizny niezbędnej dotychczas przy przygotowywaniu skręcanych kabli, ich zakończeniu i lutowaniu.

Przy wykorzystaniu złączy 26-stykowych możliwe jest umieszczenie do 3 złączy na wysokości płyty czołowej pakietu. Propozycję standaryzacji wykorzystania złączy w ramach grupy pakietów podaje tabl.2 i rys.3.

Tabl.2 Standaryzacja złączy

Położenie	Symbol	MA30	MB30	MC30
lewe górne	C	8 wejść anal.	8 wejść anal.	8 wejść dwust.
lewe środkowe	D	8 wejść anal.	4 wyjścia anal.	8 wej. dwust.
lewe dolne	E	8 wyjść dwust.	8 wejść dwust.	8 wyj. dwust.
prawe górne	F	terminal	terminal	terminal
prawe środkowe	G	kanał V-24	kanał V-24	kanał V-24
prawe dolne	H	8 wyjść dwust.	8 wyjść dwust.	8 wyj. dwust.

Według tej propozycji stałe miejsca mają w każdym pakiecie: F - złącze terminala; G - złącze kanału V-24 oraz H - złącze grupy 8 wyjść dwustanowych występującej w każdym typie pakietu. Złącza C,D,E są lutowane do płyty wejść/wyjść, natomiast złącza F,G,H są lutowane do płyty procesora.

5. Baza elementowa.

5.1. Wybór typu mikroprocesora.

Dla omawianej grupy pakietów wydaje się wystarczającym mikroprocesor o słowie 8-bitowym, lecz o stosunkowo dużej mocy obliczeniowej, a to ze względu na złożone zadania funkcjonalne.

Wymaganiami dodatkowymi są poziom nowoczesności i dostępność.

Mikroprocesory 16-bitowe nie odpowiadają specyfice pakietów wejść/wyjść z następujących przyczyn:

- wymagają 16-bitowej struktury pamięci wewnętrznych, do znacznie powiększa konfigurację /dwa razy więcej układów pamięci/,
- rozproszczenie 16-bitów danych zajmuje większą powierzchnię płyty,
- są droższe, zarówno sam mikroprocesor, jak i układy pamięci,
- moc obliczeniowa może przekraczać przewidywane zadania.

Rozpatrzone zostaną dalej najbardziej rozpowszechnione mikroprocesory 8-bitowe.

Autorzy koncepcji uważają, że krajowy 8-bitowy mikroprocesor trzykostkowy MCY 7880 - UCY 74S424 - UCY 74S428, produkowany również w ZSRR i Czechosłowacji, nie może być zastosowany w nowej generacji pakietów. Przyczynami są:

- ogromny dystans do aktualnego stanu techniki światowej,
- wycofanie z produkcji u głównych producentów,
- unikalne w stosunku do wszystkich innych mikroprocesorów 8-bitowych zasilanie trzema napięciami,
- podzielenie mikroprocesora na trzy układy scalone,
- bardzo małe możliwości adresowania,
- brak instrukcji operacji na bitach,
- bardzo długi czas obsługi przerw,
- szereg innych braków ubogiej listy instrukcji,
- mała szybkość pracy.

Wymienione wyżej główne wady i szereg innych są zrozumiałe dla wyrobu który wszedł na rynek w 1974r., jako pierwszy mikroprocesor 8-bitowy, gdy nie było jeszcze żadnego doświadczenia i ustalonych wymagań w tej dziedzinie.

Nieperspektywiczność tego mikroprocesora należy rozpatrywać dla przewidywanego okresu produkowania w ZAP grupy pakietów będących przedmiotem koncepcji.

Omawiane pakiety wejdą do produkcji w przybliżeniu za dwa-trzy lata, a powinny być produkowane jeszcze w latach 90-tych.

Zapowiadane przez CEMI mikrokomputery jednocukładowe MCY 7835 i MCY 7843 w żadnej mierze nie spełniają wymagań omawianych pakietów ze względu na małą szybkość, minimalną listę rozkazową i skrajnie małe obszary adresowania pamięci.

Obecnie nie ma perspektyw produkcji w kraju nowocześniejszych mikroprocesorów - por. pismo UNITRA CEMI - załącznik 1.

Produkowane w Bułgarii odpowiedniki typu MC 6800 firmy MOTOROLA w przybliżeniu odpowiadają poziomem technicznym i mocą obliczeniową układom I8080, a więc są poniżej stawianego poziomu wymagań. Ponadto z uwagi na swą odmienność od szerzej rozpowszechnionej w Polsce rodziny INTEL brak w ZAP i PIAP doświadczeń i środków do ich programowania.

Produkowany w NRD odpowiednik mikroprocesora Z80, o symbolu U880, spełnia większość wymagań. Jego zalety w stosunku do I8080 są powszechnie znane, dotyczą jednocukładowej struktury mikroprocesora, jednego napięcia zasilania, rozszerzonej listy rozkazowej, trybów adresowania, operacji na bitach, obsługi przerwań. Wszystkie udoskonalenia w stosunku do I8080 wydają się korzystne dla omawianej grupy pakietów.

Główne zastrzeżenie dotyczy poziomu nowoczesności, szczególnie w perspektywie końca lat osiemdziesiątych. Obecnie układ ten ma 10 lat, a zatem w odniesieniu do aktualnego poziomu techniki światowej jest już przestarzały. Tym bardziej w okresie uruchomionej produkcji pakietów z całą pewnością zostanie uznany za przestarzały, szczególnie przez wyższe uczelnie - najlepiej śledzące najbardziej aktualne rozwiązania i trendy produkcyjnych firm. Coraz mniej spotyka się wzmianek w czasopiśmie o wykorzystaniu Z80 w nowych konstrukcjach.

Drugie zastrzeżenie, mniejszej wagi, dotyczy nie pełnej kompatybilności mikroprocesora Z80 z dostępną w kraju rodziną układów peryferyjnych do mikroprocesorów rodziny INTEL.

Zdaniem autorów koncepcji obecnie, w końcu 1985r. wybór powinien paść na układ I8088, mikroprocesor o 8-bitowej zewnętrznej szynie danych, ale o wewnętrznej strukturze i liście instrukcji mikroprocesora 16-bitowego I8086. Został on wprowadzony na rynek w 1979r. Według danych firmowych moc obliczeniowa 8088 jest od 4 do 6 razy wyższa od I8080 /podczas gdy dla I8086 mnożnik ten wynosi 7 do 10 zależnie od charakteru aplikacji/.

Za wyborem 8088, poza mocą obliczeniową i możliwościami funkcjonalnymi przemawiają:

- pełna zgodność listy instrukcji, środków sprzętowych i programowych do przygotowywania aplikacji z typem 8086 stosowanym w pakietach jednostek centralnych systemu INTEL DIGIT-PROWAY,
- zamiary ZAP i PIAP wyposażenia się w systemy IBM PC do przygotowywania oprogramowań na mikroprocesor 8086 a zatem i 8088,
- unifikacja również sprzętu i oprogramowań do produkcji /testowanie, uruchamianie/ i serwisu między grupą pakietów inteligentnych a resztą systemu.

Warto podkreślić, że typ 8088 jest obecnie najniższym /pod względem funkcji i ceny/ stopniem kompatybilnej ze sobą gamy najnowocześniejszych mikroprocesorów firmy INTEL, do której wchodzi dalej 8086, 8087, 8089, 80186, 80286. Należy przewidywać, że ta grupa mikroprocesorów będzie w przyszłości stosowana w naszych krajach.

Z aspektów technicznych dotyczących typu I8088 należy wymienić:

- 1 - konfiguracja minimalna, którą należy wykorzystać w pakietach inteligentnych jest w tym przypadku bardzo mała, ogranicza się do dwu kostek - zegara i demultipleksera bitów 7...0 adresu,
- 2 - wymagane konstrukcją mikroprocesora obsadzenie obu końców obszaru 1 MB adresowania pamięci układami pamięci a zatem demultipleksowanie dwóch bajtów adresu i pełne dekodowanie nie jest konieczne, gdy ograniczyć obszar do 64K przez pominięcie bitów adresu A19...A16.

Ponieważ decyzja wyboru I8088 wiąże się z koniecznością nakładów dewizowych na import do czasu uzyskania dostaw z ZSRR w ramach uruchamianej tam produkcji rodziny INTEL 8086, autorzy uważają ostateczną że/decyzję powinien podjąć zakład wdrażający.

Jednakże bez względu na wybór typu mikroprocesora proponuje się przyjąć założenie, że rozwiązanie każdej z płyt wejść/wyjść pakietów inteligentnych nie może być związane z konkretnym typem mikroprocesora. Inaczej mówiąc, sprzężenie między obu płytami w pakietach inteligentnych nie może stosować sygnałów i zależności czasowych charakterystycznych dla konkretnego mikroprocesora. Założenie takie pozwoli w przyszłości na wykorzystanie zbioru płyt wejść/wyjść - zbioru o charakterze otwartym - z innym jeszcze bardziej nowoczesnym czy łatwiej dostępnym typem mikroprocesora, tylko przez opracowanie jednej nowej płyty procesora.

5.2. Wymagania i wybór typów pamięci.

Pakiety inteligentne wymagają trzech typów pamięci:

- pamięci danych RAM, z dostępem z magistrali kasety i zabezpieczeniem od zaniku,
- pamięci programu EPROM,
- pamięci parametrów EEPROM, zapewniającej trwałe przechowywanie np. granic przekroczeń i alarmów, parametrów regulatora, struktury sterownika sekwencyjnego, ale zarazem umożliwiającej zmianę powyższych danych z terminala kieszonkowego jak i z magistrali w procesie eksploatacji "on line", przez elektryczne przeprogramowanie.

Podstawowe wymaganie dotyczy struktury pamięci. Ze względu na 8-bitowy mikroprocesor i ograniczenie miejsca na płycie mogą być zastosowane tylko układy scalone o organizacji 8-bitowej, a nie 1- czy 4-bitowej.

Dalszym wspólnym wymaganiem na układy pamięci jest spełnienie standardu JEDEC wyprowadzeń układów scalonych pamięci o 24 i 28 wyprowadzeniach. Standard ten zapewnia wzajemną zamiennność pamięci RAM i PROM, potrzebną przy uruchamianiu oprogramowania oraz zamiennność typów pamięci od pojemności 2 kB do stale rosnącej górnej granicy dostępnych typów układów scalonych. Ta ostatnia właściwość będzie bardzo pożyteczna w omawianej grupie pakietów o bardzo różnorodnych zastosowaniach, umożliwi instalowanie potrzebnej pojemności pamięci dostosowanej do

konkretnego oprogramowania użytkowego.

Z pamięci RAM powyższe wymagania spełniają układy CMOS typów 6116 /pojemność 2KB/ i 6264 /pojemność 8KB/ produkcji firm japońskich, o bardzo małym poborze mocy w stanie niezaadresowanym $< 0,1$ mW.

Z pamięci EPROM wymagania spełnia cały typoszereg pamięci 2716 /2 KB/, 2732 /4 KB/, 2764 /8 KB/, 27128 /16 KB/, 27256 /32 KB/ firmy INTEL i producentów japońskich.

Odnosnie pamięci elektrycznie programowalnej EEPROM proponuje się wybór typu 2817 INTEL, ze względu na umieszczenie wewnątrz układu scalonego buforów i interfejsu zapisu, utrzymującego stan adresu i danych przez długi czas 75 ms potrzebny do zapisu.

Przy innych typach konieczna byłaby zewnętrzna realizacja rejestrów zapisu. Układ 2817 pozwala na kasowanie i zapis oddzielnie każdego bajtu bez kasowania pozostałej zawartości pamięci.

5.3. Baza elementowa dla wejść i wyjść dwustanowych.

Stan krajowej bazy elementowej niezbędnej do rozwiązania zarówno wejść jak i wyjść dwustanowych można uznać za zupełnie zadawalający. UNITRA-CEMI oferuje szeroką gamę tak tranzystorów jak i elementów optoelektronicznych.

Natomiast brak dotąd w kraju scalonych bądź hybrydowych elementów zabezpieczających wyjścia cyfrowe - odpowiedników funkcjonalnych elementów E435 firmy SIEMENS.

Według informacji podanych na posiedzeniu TGR5 SM EMC tego rodzaju elementy są wdrażane do produkcji w NRD i CSRS.

Również Ośrodek Badawczo-Rozwojowy Mikroelektroniki Hybrydowej i Rezystorowej w Krakowie przygotowuje produkcję grubowarstwowych układów wejść i wyjść dyskretnych /4 kanały w układzie/, z izolacją 500V dla napięcia sieci i 2,1 kV dla napięcia stałego.

Układ wyjściowy GC-063 ma parametry 24V 100 mA, z zabezpieczeniem na poziomie 120 mA i sygnalizacją zwrotną przeciążenia każdego wyjścia. Poprzez dołączenie do układu GC-063 tranzystora mocy i rezystora można uzyskać prąd obciążenia do 1A, z zabezpieczeniem przeciwzwarciovym.

Układ wejściowy GC-062 jest opracowany dla sygnałów wejściowych napięciowych 0/24V przy prądzie poniżej 10 mA.

Podany przez OBREUS termin wykonania pierwszej partii produkcyjnej w 1986r. umożliwiłoby wykorzystanie tych układów przy skorelowaniu harmonogramu opracowań z terminami OBRMHR.

5.4. Baza elementowa dla wejść i wyjść analogowych.

Znacznie gorzej niestety kształtuje się sytuacja w zakresie profesjonalnych elementów analogowych. Dla rozwiązania wejść analogowych niezbędne są chociażby takie podstawowe elementy jak przetworniki analogowo-cyfrowe, układy próbkująco-pamiętające, monolityczne multipleksery, wzmacniacze o programowym wzmocnieniu i przetworniki dc/dc. Natomiast w nowych rozwiązaniach są stosowane kompletne hybrydowe elementy zbierania danych analogowych /data acquisition system/, gdyż dopiero one umożliwiają osiągnięcie dużej funkcjonalności pojedynczej płyty przy bardzo wysokich parametrach. Ten ostatni rodzaj elementów wytwarzany jest już od kilku lat przez takie firmy jak: Analog Devices, Burr-Brown, Data Translation i inne.

Zestawienie wybranych przetworników analogowo-cyfrowych firm zachodnich podano w tabl.3, według katalogów z 1984r. Ceny przetworników i pozostałych niezbędnych układów dla opracowania wejść analogowych są znaczne i w związku z tym trudno jest liczyć na znaczący import który umożliwiłby ich szersze zastosowanie. Należy się liczyć z tym, że obecnie dostawy są realizowane przez pośredników i koszt sprowadzanych elementów 2 do 3 razy przekracza ceny producenta.

W związku z tym należy do wejść analogowych pakietów inteligentnych zastosować krajowe układy wdrażane przez OBREUS-TORUŃ /załącznik 2/. Do czasu wdrożenia ich pełnego asortymentu w celu nie hamowania prac konstrukcyjnych i prac nad oprogramowaniem pakietów inteligentnych proponuje się stosować ich funkcjonalne odpowiedniki /wzorce/ tj. elementy ADC 84, DAC 85, SHC 85, MPC 8D/MPC 16S i 3630 firmy Burr Brown.

Podstawowym elementem dla wyjść analogowych jest przetwornik cyfrowo-analogowy od kilku już lat wytwarzany zarówno w kraju /produkty PIE, ZD PVH i wdrażane przez OBREUS HPAC 12/ jak i dostępne w KS /np. odpowiedniki AD 7520/.

Tabl.3. Przetworniki analogowo-cyfrowe.

Typ	Rozdzielczość, bit	Czas przetw.	Obudowa	Sygn.we	Zasada pracy	Firma	Uwagi
AD575	10	20 μ s	14 pin DIP/mo- nolit/	5,10,20 V	komp. wag.	Analog Device	ma wyj- ście szereg.
AD7571	10	80 μ s	28 pin DIP	10V	komp. wag.	- " -	wy.szer i równ
AD ADC71	16	45 μ s	32 pin DIP/mo- nolit/	2,5;5 10,20V	"-"	"-"	" " -
AD ADI816	10	800ns	32 pin DIP hy- bryd.	- " -	"-"	"-"	" " -
HAS 1201	12	1 μ s	46 pin hybryd.	5,10 V	"-"	"-"	zawiera wew.uka TRACK and.Hol
HAS 1409	14	125 kHz	40 pin DIP hybryd.	5,10 V	"-"	"-"	zawiera wew.uka TRAC an Hold.
AD572	12	25 μ s	32 pin DIP	2,5 5,10 V	"-"	"-"	
AD7550	13	40ms	40 pin DIP/mo- nolit/		integ- racyj. Q uad Slope	"-"	kod dw dopełn niowy
AD7552	12+ znak	160ms	40 pin DIP		"-"	"-"	komp- tybiln z μ P
AD ADC84	12	10 μ s	32 pin DIP	2,5; 5,10 V	komp. wag.	"-"	
ADC 1131	14	12 μ s	72 pin 51x102 mm	5,10 20 V	"-"	"-"	wy.sze reg.i równol
ADC803	12	1,5 μ s	32 pin 45x30mm	5,10 V	"-"	Burr Brown	
ADC73	16	150 μ s	116x76 mm	5,10 20 V	"-"	"-"	
ADC71	16	50 μ s	32 pin 44x30mm	2,5,5 10,20 V	"-"	"-"	
ADC76	16	15 μ s	32 pin 44x30mm	+5,10 V	"-"	"-"	
ADC10	12	50 μ s	28 pin DIL ceramic	5,10V	"-"	"-"	
ADC100	16	30ms	32 pin 100x50 mm	10 V	delta sigma	"-"	

20

6. Koncepcja struktury pakietów

6.1. Interfejs wewnętrzny.

Interfejs wewnętrzny łączy płytę procesora z układami wejść i wyjść. Zakłada się, że będzie on rozwiązany przy wykorzystaniu układów programowanego interfejsu równoległego typu MCY 7855, w sposób jednolity dla trzech typów pakietów. Do określenia ilości koniecznych układów 7855 i ilości przenoszonych sygnałów zostaną wykorzystane ustalenia struktury układów wejść i wyjść podane w następujących punktach. Ponadto przyjmuje się wykorzystanie hybrydowych układów wejść i wyjść, co ma tu o tyle duże znaczenie, że układy wyjściowe typu GC-063 posiadają indywidualną dla każdego kanału sygnalizację zwrotną stanu wyjścia, a więc ilość sygnałów przenoszonych przez interfejs będzie większa niż przy sygnalizacji dla całego bajtu - jak rozwiązano np. w pakiecie typu MC21.

Konieczne ilości sygnałów zestawiono poniżej w tabl.4.

Tabl.4. Sygnały interfejsu wewnętrznego.

Sygnal	Kierunek	MA30	MB30	MC30
wejście dwustan.	we	-	8	16
wyjście dwustan.	wy	16	8	16
stan wyjścia dwust.	we	16	8	16
przetw.a/c-dane	we	12	12	-
" -start	wy	1	1	-
" -stan	we	1	1	-
układ S/H-sterow.	wy	1	1	-
komutator-kod	wy	4	3	-
" -sterow.	wy	1	1	-
przetw.c/a-dane	wy	-	10	-
" -adres	wy	-	2	-
	razem we	29	29	32
	razem wy	23	26	16
	ogółem	52	55	48

Jeden układ typu 7855 może obsługiwać 24 sygnały, trzema bramami 8-bitowymi. Z tabl.3 wynika, że dwa pierwsze typy pakietów wymagają trzech układów 7855, trzeci typ dwóch takich układów.

Względy kompatybilności elektromagnetycznej - ograniczenia wpływu zakłóceń, nakazują ograniczyć długości linii magistrali wewnętrznej procesora, czyli wskazanym jest umieszczenie wszystkich układów typu 7855 na płycie procesora. Przemawia za tym także ograniczona liczba styków złącza między płytami. Suma sygnałów wg. tabl. 3 w maksymalnym przypadku wynosi 55, a zatem dając linie zasilania +5V i GND jest ona mniejsza od 64 styków zaproponowanego w p. 4.3 złącza. Liczba ta zmniejszy się jeszcze, gdy jedna grupa 8 wyjść dwustanowych zostanie umieszczona na płycie procesora, zgodnie z wnioskami punktów 4.1 i 4.4.

Jeżeli można będzie realizować na płycie procesora całą strukturę proponowaną w koncepcji, to zaistnieje wtedy możliwość zwiększenia liczby kanałów wejść i wyjść pakietu MC30 inteligentnego sterownika sekwencyjnego. Wydaje się to bardzo korzystne dla jego funkcjonalności systemowej. Jednak decyzje w tej sprawie będą mogły być podjęte dopiero w fazie projektowania.

Zagadnienie wyboru miejsca oddzielenia galwanicznego wydaje się jednym z najtrudniejszych. Przyjęte obecnie dla całego systemu stosowanie listwowych obwodów dopasowujących ELWRO sugeruje wykorzystanie oddzielenia istniejącego w tychże obwodach. W pakietach inteligentnych nie byłoby wtedy transoptorów, zajmujących dużą powierzchnię płyt.

Można by zwiększyć ilość sygnałów obiektowych obsługiwanych przez poszczególne typy pakietów. W okablowaniu między pakietami a listwami zaciskowymi nie występowałyby sygnały obiektowe, związane z nimi potencjały i zakłócenia.

Z drugiej strony pakiety pozbawione układów oddzielenia galwanicznego nie są autonomiczne. Dalej, ze względu na przewidywane wzajemne powiązania pakietów po stronie obiektowej, korzystnym jest dokonywać tych powiązań po zewnętrznej stronie oddzielenia. Sygnały między pakietami a listwowymi obwodami dopasowującymi ze względów kompatybilności elektromagnetycznej nie mogą być standardowymi sygnałami TTL, a zatem nadajniki i odbiorniki sygnałów dwustanowych i tak powinny być na pakietach.

Dla sygnałów analogowych indywidualne wzmacniacze izolujące są kosztowniejsze w porównaniu do wspólnego oddzielenia w pakiecie.

W związku z tym autorzy przyjmują w koncepcji umieszczenie oddzielenia na pakietach, jako propozycję do przedyskutowania na etapie zatwierdzania koncepcji.

6.2. Terminal kieszonkowy.

Terminal będzie przeznaczony do wprowadzenia parametrów do pamięci trwałej /EEPROM/ pakietu oraz do odczytu tych parametrów, a także do celów serwisowych.

Terminal będzie zbudowany przy wykorzystaniu kalkulatora, z którego proponuje się wykorzystać obudowę, klawiaturę i wyświetlacz.

Sprzężenie wyżej wymienionych elementów z mikroprocesorem zapewni układ scalony typu 8279 /programowany interfejs klawiatury-wyświetlacza/ umieszczony na płycie procesora. Zasilanie z pakietu jednym napięciem +5V.

Wewnątrz obudowy kalkulatora będzie umieszczona nowa płytko drukowana z dolutowanym wyświetlaczem, rezystorami i tranzystorami wyświetlacza, dekoderelem linii klawiatury i cyfr wyświetlacza. Klawiatura powinna umożliwiać wprowadzanie wartości liczbowych i dyrektyw operatorskich. Wyświetlacz powinien wydawać numer /lub adres/ zmiennej i jej wartość.

Pulpit będzie łączony w czasie użytkowania z pakietem za pomocą kabelka zakończonego wtykiem 26-stykowym.

Dołączenie terminala będzie badane przez procesor. Po dołączeniu procesor przeniesie zbiór parametrów z pamięci trwałej do pamięci danych, co pozwoli na dokonywanie zmian pamięci trwałej w trakcie trwania procesu /on line/.

Klawiatura terminala będzie obsługiwana przerwaniowo.

Oddzielny przełącznik na terminalu zrealizuje reżim pracy typu podgląd, kiedy to nie można zmieniać parametrów, ale można odczytywać wszystkie dane.

6.3. Struktura płyty procesora.

Z zadań funkcjonalnych pakietów, zaproponowanego sposobu podziału pakietów na dwie płyty i koncepcji standaryzacji złączy wynika następująca struktura płyty procesora, przedstawiona na rys.4 i omówiona poniżej, kolejnymi blokami:

1. Mikroprocesor, typu I8088, zostanie wykorzystany w tzw. modzie minimalnym, z przestrzenią adresowania ograniczoną do 64 KB, zamiast 1 MB. Ograniczenie adresowania dokonuje się przez pominięcie najwyższych bitów adresu, to jest A19...A16. W żadnym z przewidywanych zastosowań nie będzie potrzebna większa pamięć wewnętrzna. Oszczędza się linii /ścieżek/, jednego układu demultipleksera adresów i upraszcza dekodery. Bezpośrednie otoczenie mikroprocesora składa się z układu zegara typu 8284 i demultipleksera młodszego bajtu - układu typu 8282.
2. Pamięć danych CMOS RAM o pojemności 2 kB lub 8 kB będzie zrealizowana na jednym układzie typu 6116 lub 6246, z zasilaniem rezerwowym z baterii na pakiecie. Pamięć ta będzie częściowo dwudostępna. Część dostępna z magistrali kasyety będzie służyła do wymiany bloków danych między jednostką centralną stacji a pakietem inteligentnym. Dekodowanie od strony mikroprocesora wewnętrznego zapewni dostęp do całej pamięci, a od strony magistrali kasyety tylko do części pamięci.
3. Pamięć programu EPROM przeznaczona do przechowywania programu, będzie zrealizowana na dwóch podstawkach, umożliwiających umieszczenie dwóch układów o pojemności alternatywnie 2,4,8,16,32 KB każdy. Dwie podstawki umożliwią w fazie uruchamiania oprogramowania umieszczenie w jednej z nich pamięci typu RAM, dla uruchamianego oprogramowania użytkowego, podczas gdy w drugiej będzie stałe oprogramowanie podstawowe umożliwiające działanie pakietu.
4. Pamięć parametrów, typu EEPROM, będzie zrealizowana na jednym układzie typu 2817, z wewnętrznym interfejsem zapisu, o pojemności 2 KB. Na pakiecie znajdzie się generator impulsu zapisującego. Proces zapisu bajtu inicjowany z terminala kieszonkowego lub z magistrali

- będzie zapoczątkowany przez mikroprocesor i wewnętrznie utrzymany przez żądany czas 75 ms. Sygnał ukończenia zapisu WRITE READY powiadomi mikroprocesor mechanizmem przerwaniovym.
5. Interfejs magistrali kasety, służący do odczytu i zapisu w pamięci dwudostępnej RAM, obsługuje linie danych DAT15... DAT 0, adresu ADR19...ADR 0, BHEN, linie rozkazów MWTC, MRDC, linię potwierdzenia XACK. Pakiet od strony magistrali kasety będzie widziany jako jeden obszar pamięci. Proponuje się rozwiązać dwudostępność pamięci RAM mechanizmem zatrzymywania mikroprocesora wewnętrznego na czas przekazu po magistrali kasety. W stanie zatrzymanym mikroprocesor nie wysterowuje magistrali wewnętrznej, umożliwiając bezkolizyjny dostęp z magistrali kasety do pamięci. Dekoder sygnałów adresowych magistrali kasety wytworzy sygnał HOLD, a sygnał zatrzymania mikroprocesora HLDA otworzy bramy magistrali. Opcjonalnie, np. do testowania, można krosem dopuścić /na tej samej zasadzie/ dostęp z magistrali kasety do wszystkich zasobów pamięciowych pakietu. Przy proponowanym rozwiązaniu eliminuje się złożone układy dwustronnego bramkowania danych i adresów.
6. Układ przerwań zewnętrznych, Ogólnie może występować potrzeba przekazywania sygnału przerwania w obu kierunkach, od mikroprocesora wewnętrznego do jednostki centralnej stacji i odwrotnie, w celu zgłaszania żądań i gotowości danych do przekazu. Na płycie powinny być zatem umieszczone przerzutniki przerwań w obu kierunkach, wraz z dekodernami rozkazów ustawiania i zerowania tych przerzutników.
7. Interfejs terminala kieszonkowego będzie złożony z układu scalonego typu 8279 /programowany interfejs klawiatury-wyświetlacza/ i układów logicznych do sprzęgnięcia przełączników stabilnych terminala, wybierających reżim pracy, oraz odczytywania faktu dołączenia terminala do złącza pakietu.
8. Interfejs do układów wejść/wyjść obiektowych. Zgodnie z koncepcją podaną w punkcie 6.1 dla sprzęgnięcia potrzeba trzech układów interfejsu równoległego typu MCY 7855 /24.liniowe/.

9. Wyjścia dwustanowe. Z rozważań w p. 4.1 i 4.4 wynika konieczność umieszczenia jednego złącza obiektowego na płycie procesora /symbol złącza H na rys.3/. Ponieważ nieprawidłowym byłoby przesyłanie sygnałów obiektowych do tego złącza z drugiej płyty, należy na płycie procesora umieścić układy jednej bramy dwustanowej /8 wyjść/. Powtarzamy, że ta grupa wyjść występuje we wszystkich trzech typach pakietów.
10. Timer. Algorytmy regulacji są zależne od czasu, zatem istnieje konieczność niezależnego od działań programowych naliczania czasu, a więc umieszczenia na płycie procesora układu timera typu 8253. Znajdzie on również zastosowanie w pakiecie sterownika sekwencyjnego.
11. Przerwania wewnętrzne. Nie przewiduje się sprzętowego tworzenia sygnałów przerw programowych od zdarzeń obiektowych, gdyż będą one opracowywane programowo na podstawie stanu cyfrowo filtrowanych sygnałów wejściowych. Również procesy przetwarzania a/c i c/a nie będą generowały przerw, ze względu na dużą szybkość przetwarzania. Przyczynami przerw programowych pozostają zatem: zanik zasilania, przerwanie z pakietu j.c., timer, dołączenie terminala, naciśnięcie klawisza terminala oraz zakończenie procesu zapisu bajtu w układzie EEPROM. W związku z taką liczbą sygnałów przyczyn przerw zachodzi potrzeba zastosowania układu sterownika przerw, typu 8259A. Przerwanie od zaniku zasilania PFIN z magistrali kasety będzie bezpośrednio dołączone do mikroprocesora, do wejścia NMI przerwania niemaskowanego.
12. Opcjonalnie proponuje się umieszczenie na pakiecie podstawki do układu interfejsu szeregowego typu MCY 7851. Pozwoli to na dołączenie do pakietu /w fazie testowania oraz uruchamiania oprogramowania/ standardowego terminala z interfejsem V24. W warunkach normalnej eksploatacji układ MCY 7851 byłby wyjęty. Ta opcja może znaleźć również zastosowanie przy całkowicie autonomicznym, pozasystemowym zastosowaniu pakietów inteligentnych.

6.4. Struktura wejść dwustanowych.

Strukturę wejść dwustanowych pakietów inteligentnych dla jednej grupy 8 wejść przedstawia rys.5.

Zakłada się zastosowanie hybrydowych układów 4-wejściowych typu GC-063.

Układy te wykonują funkcję zabezpieczenia od przepięć, filtrację i transoptorowe oddzielenie galwaniczne /blok T na rys.5/. Wewnętrzne źródła prądowe umożliwiają przyjęcie sygnałów zestyków /opcja realizowana w postaci krosu/.

Każdy z kanałów będzie dołączony poprzez standaryzator S do układu interfejsu równoległego typu MCY 7855.

Wszystkie pozostałe zadania obsługi wejść dwustanowych będzie programowo wykonywał mikroprocesor.

6.5. Struktura wyjść dwustanowych.

Strukturę wyjść dwustanowych pakietów inteligentnych systemu INTELDIGIT-PROWAY dla jednej grupy 8 wyjść przedstawiono na rys.6.

Informacja wyjściowa przekazywana jest z procesora do układu interfejsu równoległego typu MCY 7855, a stamtąd do poczwórnych układów hybrydowych W typu GC-062 z wewnętrzną transoptorową izolacją. Dołączany do tego układu tranzystor mocy pozwala na uzyskanie prądu obciążenia do 1A.

Każdy z układów W wydaje sygnały wskazujące stan wyjścia, które poprzez układ typu MCY 7855 są odczytywane przez procesor.

Przyjęte rozwiązanie umożliwia testowanie zgodności informacji zadanej ze stanem wyjść.

Zabezpieczenie od zwarcia i przeciążenia działa autonomicznie wewnątrz układu GC-062.

6.6. Struktura wejść analogowych.

Czołowe firmy światowe, takie jak Analog Devices, Burr Brown, DATA TRANSLATION, budując wejścia analogowe i subsystemy kontrolno-pomiarowe posługują się obecnie układem hybrydowym typu "data acquisition system". Konstrukcja taka umożliwia maksymalne wykorzystanie powierzchni pakietu, podniesienie niezawodności i osiągnięcie wysokich parametrów pomiaru

sygnałów analogowych.

Struktura takiego systemu jest niezmienna dla produktów różnych firm i zawiera komutator, wraz z logiką sterującą poszczególnymi kluczami, wzmacniacz o programowanym wzmocnieniu /nie zawsze/, układ próbkująco-pamiętający i przetwornik analogowo-cyfrowy. Na ogół przetwornik wykorzystuje ~~się~~ zasadę kompensacji wagowej, ale niektóre firmy stosują przetworniki integracyjne, zwłaszcza w tych układach zbierania danych analogowych, które są przeznaczone do współpracy z termoparami i innymi czujnikami w dużych stałych czasu. Izolacja galwaniczna zepewniana jest /nie zawsze/, za pomocą układu typu "flying capacitor" bądź też za pomocą wzmacniacza izolowanego /znaczný koszt/. Strukturę wejść analogowych dla pakietów inteligentnych systemu INTELDIGIT-PROWAY proponuje się przyjąć jak na rys.7. Wejścia analogowe będą tu zawierały listwowy obwód dopasowujący i dalej na pakiecie komutator półprzewodnikowy K, wzmacniacz programowany W /opcjonalnie/, układ próbkująco-pamiętający S/H i przetwornik analogowo-cyfrowy. Izolację galwaniczną proponuje się wprowadzić za pomocą transoptorów na wszystkich liniach sterujących i liniach informacyjnych /patrz rys.7/. Z tego też powodu wymagane będzie izolowane galwaniczne zasilanie elementów realizujących wejścia analogowe za pomocą przetworników dc/dc.

Listwowe obwody dopasowujące będą zawierały, zależnie od charakteru sygnału wejściowego: mostki termometryczne, rezystor precyzyjny zamiany sygnału prądowego na napięciowy, wzmacniacz skalujący dla sygnału niskiego poziomu, filtry, zabezpieczenia itp.

6.7. Struktura wyjść analogowych.

Podstawowym elementem układów wyjść analogowych jest przetwornik cyfrowo-analogowy. Istnieją dwie metody tworzenia struktur wielokanałowych wyjść analogowych. Pierwsza stosuje jeden przetwornik cyfrowo-analogowy i układy próbkująco-pamiętające w ilości równej ilości kanałów wyjściowych. I druga, gdzie nie stosuje się układów próbkująco-pamiętających, a liczba przetworników cyfrowo-analogowych jest równa ilości kanałów wyjściowych. W związku z postępującą miniaturyzacją przetworników i stałym maleniem ich kosztu ta ostatnia struktura jest obecnie najszerszej stosowana. 218

Struktura wyjść analogowych dla pakietów inteligentnych systemu INTEL DIGIT-PROWAY przedstawiona jest na rys.8. W skład każdego z wyjść analogowych wchodzi: rejestr do którego wpisywana jest cyfrowa wartość napięcia wyjściowego, przetwornik c/a, wzmacniacz realizujący sygnał wyjściowy w postaci napięciowej, lub /opcjonalnie/ w postaci sygnału prądowego. Izolację galwaniczną proponuje się wprowadzić na liniach, z elementu MCY 7855 za pomocą transoptorów. Wyjścia analogowe są przewidziane w inteligentnym pakiecie liczącym, o najbardziej rozbudowanej strukturze. Nie ma obecnie pewności, czy struktura wyjść analogowych przedstawiona na rys.8 o dużej liczbie układów scalonych pomieści się na płycie wejść/wyjść wraz z innymi blokami. W przypadku negatywnym zostanie wykorzystana struktura z jednym przetwornikiem c/a i pamięciami analogowymi. Procesor będzie cyklicznie odświeżał wartości kodów czterech wyjść analogowych, podając je kolejno na przetworniki i będzie komutował wyjście przetwornika kolejno na każdy z kanałów pamięci analogowej.

7. Produkcja

W tym rozdziale zostaną omówione wybrane aspekty procesu produkcyjnego, które wydają się mieć decydujące znaczenie dla jakości i niezawodności wyrobów oraz ekonomiki wielkoseryjnej produkcji pakietów. Ze względu na bardzo szerokie zastosowanie i perspektywy eksportu można bowiem przewidywać duże serie produkcyjne pakietów. Wymagana będzie zatem minimalizacja pracochłonności wszystkich faz procesu produkcyjnego.

7.1. Kontrola elementów.

Ze względu na trudności oraz koszty lokalizacji i wymiany niesprawnych elementów w etapie uruchamiania płyt konieczna jest 100% kontrola wszystkich elementów przed montażem. W odniesieniu do wszystkich układów półprzewodnikowych za niezbędną uważamy kontrolę w granicznych temperaturach przewidzianych w eksploatacji. Do kontroli elementów R,C są potrzebne ogólnie dostępne cyfrowe przyrządy pomiarowe.

Kontrola układów scalonych niskiej i średniej skali integracji wymaga testerów do takich układów.

Kontrola układów scalonych pamięci wymaga specjalizowanych stanowisk do długotrwałego testowania złożonymi testami wielofunkcyjnymi.

Kontrola pozostałych układów wielkiej skali integracji, z powodu braku testerów, powinna być przeprowadzana na specjalnych egzemplarzach wyrobów /płytk/, wyposażonych w podstawki, pod kontrolą testów.

Jeżeli zostaną wykorzystane zaproponowane w koncepcji hybrydowe układy wejść i wyjść GC-062 i GC-063 to powinny być one poddawane 100% kontroli wszystkich parametrów i charakterystyk statycznych i dynamicznych oraz sprawdzeni odporności izolacji oddzielenia galwanicznego.

Ze względu na wielką pracochłonność i niepewny rezultat wizualnego sprawdzania płytek drukowanych konieczna jest taka jakość procesu produkcyjnego płytek drukowanych, która wyeliminuje konieczność testowania każdej płytki, a tylko losowo wybranych z partii. O ile takiej jakości nie będzie, konieczne jest sprawdzanie elektryczne przewodzenia wszystkich otworów metalizowanych i sprawdzenie braku zwarcia. Kontrola wizualna nie wykrywa m.inn. bardzo cienkich zwarć cyną po metalizacji.

7.2. Technologia montażu.

Koncepcja pakietów przewiduje montaż bez stosowania przewodów i bez lutowania ręcznego. Płytki pakietu mogą być lutowane na stanowisku do lutowania na fali. Montaż kompletnego pakietu sprowadza się do połączenia złącza międzypłytkowego oraz skręcenia płytek drukowanych i czołowej ze sobą.

Montaż otoczenia pakietu - kabli obiektowych i kabla do terminala sprowadza się do zaciśnięcia przewodów taśmowych w złączach.

7.3. Automatyczne uruchamianie i testowanie.

Obie płyty składają się na pakiet powinny być uruchamiane oddzielnie. Zakłada się pełnoautomatyczny przebieg wszystkich prób i badań uruchomieniowych /przy sprawnym działaniu płyty, oraz programowe wymaganie czynności strojeniowych i usuwania niesprawności.

Realizacja takiego zakresu automatyzacji wymaga dwóch złożonych i kosztownych przedsięwzięć:

- zakupu zestawów IBM PC i ich wyposażenie w komplety aparatury do programowego zadawania parametrów i do programowego pomiaru. Powinna to być aparatura o wyższej klasie dokładności niż dokładności zakładane dla pakietów uruchamianych i dostosowana do sprzęgnięcia z komputerem;
- oprogramowania procedur uruchamiania i testowania.

Już obecnie można wskazać podstawowe próby dla poszczególnych typów wejść i wyjść:

a. wejścia dwustanowe

- charakterystyka prądowa - określa funkcjonowanie wejścia, progi, histerezę, umożliwia dobór elementów /transoptor, rezystory/, ewentualnie programowe wskazania doboru wartości elementów,
- charakterystyka czasowa, określa czasy reakcji obwodu wejściowego, stałe czasu, filtrację sprzętową, pozwala dobrać elementy R,C, ewentualnie wskazania doboru wartości elementów,

b. wyjścia dwustanowe

- pomiar obu stanów z obciążeniem i bez obciążenia oraz charakterystyka obciążenia, pozwolą dobrać i sprawdzić działanie zabezpieczenia zwarciovego i przeciążeniowego.

c. wejścia analogowe

- charakterystyka przetwarzania przetwornika, wskazania korekcji,
- charakterystyka przetwarzania każdego kanału /z komutatorem/,

d. wyjścia analogowe

- charakterystyka przetwarzania każdego kanału i każdego zakresu z uwzględnieniem zmian obciążenia, wskazania doboru nastaw i wartości elementów w otoczeniu przetwornika i wzmacniacza wyjściowego.

Jeżeli będą wykorzystane hybrydowe układy wejść i wyjść wtedy odpowiednie próby powinny zostać wykonane przy kontroli wstępnej układów hybrydowych, a czynności doboru elementów nie będą przeprowadzane. Do płyt zostaną włączone tylko te układy które spełnią wszystkie wymagania, co znacznie skróci procedury uruchamiania i testowania. Ponadto dla każdego typu wejścia i wyjścia pożądane będzie zautomatyzowanie prób odporności napięciowej oddzielenia galwanicznego i prób cieplnych /conajmniej powtórzenie charakterystyk przy granicznych temperaturach pracy/. Uruchamianie i testowanie płyty procesora powinno odbywać się za pomocą emulatora, z testami funkcjonalnymi wszystkich układów płyty. Wszystkie złącza płyty powinny wówczas zostać dołączone przez programowane bramy wejść i wyjść do zestawu uruchomieniowego. Płytą procesora według koncepcji posiada znaczną część kontrolowanych sygnałów na swoich 6 złączach. Dla pozostałych punktów wymagających kontroli należy przewidzieć małogabarytowe złącza diagnostyczne. W celu przygotowania sprzętu i oprogramowania do automatycznego uruchamiania i testowania przewiduje się:

- 1/ od dokumentacji modelu - uwzględnienie sposobu dołączania aparatury do wytypowanych punktów na płytach,
- 2/ na etapie odbioru dokumentacji modelu - przekazanie wykazu urządzeń koniecznych do skompletowania stanowiska automatycznego uruchamiania i testowania,
- 3/ na etapie odbioru dokumentacji prototypu - przekazanie opisu procedury automatycznego uruchamiania i testowania do wykorzystania przez programistów.

8. Zagadnienia aplikacji i eksploatacji.

8.1. Konfiguracje stacji.

Ze względu na zdecentralizowany charakter systemu preferuje się stacje jednokasetowe. Typowa stacja obiektowa systemu, nie posiadająca urządzeń sprzężenia z operatorem i pamięcią masowych, może posiadać:

8. pakietów inteligentnych obsługi sygnałów obiektowych /dwupłytkowych/,

- 1 pakiet jednostki centralnej stacji, np. MM16,

- 1 pakiet pamięci np. typu ML16 /wspólna pamięć danych i pamięć programu jednostki centralnej/,
- 1 pakiet kontrolera komunikacyjnego MK40,
- 1 pakiet sterownika linii MK30,
- 1 pakiet kontroli MW30.

Taka konfiguracja wyczerpuje 21 stanowisk w kasecie. W kasecie mogą być instalowane pakiety inteligentne różnych typów oraz inne typy pakietów systemu. Dla przedstawienia potencjału obsługowego jednokasetowej stacji wyposażonej w pakiety inteligentne podajemy poniżej ilości sygnałów obiektowych obsługiwanych przez 8 pakietów każdego z trzech typów.

Tabl.5. Pojemność stacji.

Stacja wyposażona w 8 pakietów typu	Wejść analog.	Wyjść analog.	Wejść dwustan.	Wyjść dwustan.
MA 30	128	-	-	128
MB 30	64	32	64	64
MC 30	-	-	128	128

8.2. Autodiagnostyka.

Diagnostyka urządzenia powinna z dużym prawdopodobieństwem ujawnić niesprawności naruszające algorytm pracy pakietu, wydać sygnały awarii i wskazywać o ile to możliwe jej przyczynę.

Samodiagnostyka pakietu powinna być zapewniona za pomocą środków sprzętowych i wewnętrznego oprogramowania.

Środkami programowymi powinna być zapewniona samodiagnostyka wewnętrznego procesora i pamięci.

W celu zapewnienia diagnostyki wejść analogowych należy wykorzystać jeden kanał wejściowy dołączony do źródła sygnału diagnostycznego /znajdującego się na pakiecie/, bądź też jeżeli jest to pakiet zawierający wyjścia analogowe do jednego z wyjść, co zapewnia jednocześnie diagnostykę wyjścia.

Wyjścia analogowe mogą być również kontrolowane poprzez sterowany obiekt.

Wejścia dwustanowe mogą być testowane metodą dublowania wejść. Wyjścia dwustanowe podobnie jak wyjścia analogowe można kontrolować poprzez sterowany obiekt bądź też metodą ich dołączenia na wejścia dyskretne, bądź też przez wykorzystanie sygnałów informacji zwrotnej układów hybrydowych.

8.3. Serwis.

Grupa pakietów inteligentnych powinna cechować się wysoką niezawodnością, zapewnioną na etapach projektowania i produkcji. W procesie eksploatacji powinny być wykorzystane samosprawdzające właściwości całego systemu i pakietów inteligentnych. Informacja o stanie pakietu, uzyskiwana z pracy autodiagnostyki powinna być przekazywana na zewnątrz dwoma torami. Po pierwsze, przy sprawnych mechanizmach systemowych, poprzez pakiet jednostki centralnej stacji i dalej magistralą PROWAY do innych stacji, w tym do stacji operatorskich. Wśród komunikatów wymienianych po magistrali muszą być meldunki o sprawności urządzeń wewnętrznych każdej stacji. Powinny być one przewidziane w oprogramowaniu systemowym.

Drugi niezależnie działający tor sygnalizacji może wykorzystywać wyjścia dwustanowe pakietów inteligentnych. Stan wyjścia przeznaczonego do sygnalizacji stanu pakietu może być doprowadzony do niezależnego układu kontroli i/lub sygnalizowany bezpośrednio obsłudze.

Serwis pakietów powinien wykorzystywać wyżej wymienione dwa tory sygnalizacji o niesprawności pakietu. Obsługa techniczna ma następnie do dyspozycji terminal kieszonkowy, który dołączony do pakietu pozwala na jego szczegółowe sprawdzenie, bez wyjmowania z kasety i bez wyłączenia. Dalsze postępowanie jest już niezależne od konstrukcji samych pakietów inteligentnych, zależy od ich otoczenia. Dla poszczególnych typów pakietów i poszczególnych zastosowań systemowych powinny być opracowane sposoby i urządzenia utrzymania ruchu obiektu przy konieczności wyłączenia, wyjęcia, wymiany pakietu /tzw. rezerwa sprzętowa/.

Problem^{em} jest nie tylko zachowanie sygnałów sterujących do obiektu i do współpracujących pakietów, ale również przeniesienie do zamieniającego pakietu zawartości pamięci, conajmniej typu EEPROM, z pakietu zamienianego. Autorzy koncepcji uważają, że te wielkiej wagi zagadnienia muszą być w pełni opracowane przed zakończeniem projektowania pakietów, przy udziale specjalistów MERA-ZAP od projektowania systemu automatyki, uruchamiania i eksploatacji systemów.

9. Założenia techniczne

9.1. Ogólne warunki techniczne

- zgodne z p.3.2 "Ogólne warunki techniczne na urządzenia techniczne" opracowania "Zdecentralizowany mikroprocesorowy system automatyki kompleksowej INTELDIGIT-PROWAY, Założenia techniczne" nr rej. 4972 MERA-PIAP 1982r.

9.1.1. Warunki odniesienia

- zasilanie elektryczne z magistrali kasyety +5V $\pm 1\%$
obwodów obiektowych +24V $\pm 1\%$
- zawartość harmoniczných nie dotyczy.

9.1.2. Warunki użytkowania

Według p.3.2.2 w/w dokumentacji, z wyjątkiem:

- zasilanie elektryczne z magistrali kasyety +5V $\pm 2\%$
obwodów obiektowych +24V
+10 -15%

9.1.3. Wymagania środowiskowe

Według p. 3.3. w/w dokumentacji.

9.2. Wymagania funkcjonalne

9.2.1. Wymagania funkcjonalne odnośnie liczby i rodzajów wejść i wyjść trzech typów pakietów inteligentnych według punktów 3.1, 3.2, 3.3 niniejszej dokumentacji.

9.2.2. Wymagania funkcjonalne części procesorowej

typ mikroprocesora	8088
pojemność pamięci danych	2 lub 8 KB, CMOS RAM
pojemność pamięci programu	od 4 KB wzwyż /2 układy scalone wg standardu JEDEC EPROM
pojemność pamięci parametrów interfejsy	2 KB, EEPROM V24, 8279 terminala kieszonkowego, równoległy 72 linie, magistrali kasyety SLAVE
wyposażenie wewnętrzne	bateria do CMOS RAM, układ przeprogramowywania EEPROM timer, kontroler przerwań

36

9.3. Wymagania techniczne na wejścia i wyjścia obiektowe

9.3.1. Wejścia dwustanowe /założenia dla każdego wejścia/

Sygnały wejściowe:

można stosować dwa rodzaje sygnałów - napięciowych lub rezystancji styku zwiernego. Wybór rodzaju sygnału krosem indywidualnie dla każdego wejścia.

Sygnał napięciowy

"0" logiczne 0...4,8V
"1" logiczna $24 \pm 4,8V \leq 10 \text{ mA}$

Sygnał rezystancji styku zwiernego

"0" logiczne styk zwarty /0...600 om/ $\leq 10 \text{ mA}$
"1" logiczna styk rozwarty / $\geq 10 \text{ kom/}$

Stała czasu filtru wejściowego 1 ms

Oddzielenie galwaniczne

wytrzymałość elektryczna izolacji 500 Vsk przy $f = 50\text{Hz}$
lub 2100V napięcia stałego

Zasilanie obwodu wejściowego +24V, 35 mA

dopuszcza się zasilanie niestabilizowane

Listowe obwody dopasowujące - nie są wykorzystywane,

9.3.2. Wejścia dwustanowe /założenia dla każdego wyjścia/

Sygnały wyjściowe: 0V, 24V

obciążenie dołączane między wyjście a zero zasilania

Obciążalność wyjścia 100 mA, 500 mA, 1 A

/trzy możliwości wykonania/

Zabezpieczenie od zwarcia i przeciążenia

Wartość prądu wyjściowego ustalonego w stanie zwarcia ≤ 60

Układ wyjściowy wyposażony w zwrotny obwód odczytu stanu wyjścia, sygnał pobierany z zacisku wyjściowego.

Oddzielenie galwaniczne

wytrzymałość elektryczna izolacji $500V_{sk}$ przy $f = 50\text{Hz}$
lub 2100V napięcia stałego

Charakter obciążenia - R, RL, w tym silniki skokowe

Zasilanie układu wyjściowego 24V, dopuszcza się zasilanie niestabilizowane.

Listwowe obwody dopasowujące:

dla standardowego wyjścia - nie są wykorzystywane
zapewniona możliwość dołączenia dla wyjść o wyższych parametrach napięcia lub prądu, lub dla wyjść prądu przemiennego.

9.3.3. Wejścia analogowe

Zakres sygnału wejściowego 10V / $\pm 10V$

Ilość bitów przetwornika 10...12

Czas przetwarzania $\leq 20 \mu s$

Czas próbkowania $\leq 10 \mu s$

Błąd podstawowy $\leq 0,1 \%$

Ilość kanałów obsługiwanych przez przetwornik 16 lub 8

Wytrzymałość elektryczna izolacji między wejściem a układami połączonymi z magistralą kasety: 500V napięcia stałego

Maksymalne napięcie nieniszczące między kanałami wejściowymi 30V.

Listwowe obwody dopasowujące - niezbędne, do:

- przetworzenia sygnału wejściowego prądowego na napięciowy
- wzmacnienia dla sygnałów niskiego poziomu,
- dopasowania w układzie mostkowym do czujników termometrycznych,
- filtracji,
- zabezpieczenia od napięć międzykanałowych.

9.3.4. Wyjścia analogowe

Zakres sygnału wyjściowego 0...5V
lub 0...10V
lub 0...20mA
lub 4...20mA

Wybór zakresu krosem

Ilość bitów przetwornika 10

Czas przetwarzania i ustalania dla pełnej zmiany sygnału wejść $\leq 30 \mu s$

Błąd podstawowy $\leq \pm 0,2\%$

Wytrzymałość elektryczna izolacji między wyjściem a układami połączonymi z magistralą kasety 500V.

Listwowe obwody dopasowujące:

- nie są wykorzystywane dla standardowych sygnałów wyjściowych
- zapewniona możliwość dołączenia dla uzyskania innych zakresów sygnałów.

9.4. Wymagania konstrukcyjne.

- 9.4.1. Każdy pakiet składa się z dwóch płyt drukowanych o wymiarach standardowych dla systemu i płyty czołowej podwójnej szerokości.
- 9.4.2. Jedna z płyt drukowanych pakietu posiada standardowe złącza magistrali kasety.
- 9.4.3. Połączenie mechaniczne obu płyt drukowanych z płytą czołową według standardów systemu. Połączenie mechaniczne obu płyt drukowanych ze sobą elementami skręcanyimi. Połączenie elektryczne obu płyt drukowanych ze sobą jednym złączem.
- 9.4.4. Typy i rozmieszczenie złączy na płycie czołowej według p. niniejszej dokumentacji.

Uwaga: Wymagania techniczne na obudowę pakietu w wersji autonomicznej z zasilaczem będą przedmiotem odrębnego opracowania.

OAE
 lu
 85.07.25

UNITRA
 CEMI



AS
 /
 R



INSTYTUT TECHNOLOGII ELEKTRONOWEJ
 AL. LOTNIKÓW 32/46, 02-668 WARSZAWA

Data Warszawa, dn. 85.03.6

Wasz znak:

Nasz znak: DK/74/85/W

dot. pamięci MOS/LSI

dr inż. Tadeusz Gałązka
 Z-ca Dyrektora ds. Automatyki
 "MERA-PIAP"
 Al. Jerozolimskie 22
 02-222 Warszawa

W odpowiedzi na Wasze pismo OAE/168/85 z dn. 85.02.14 informujemy co następuje:

1. Opracowanie pamięci RAM 4K MCY 7114 zakończono w Instytucie w II kw. 84 r. Ze względu jednak na ograniczone możliwości produkcyjne FP TEWA jak również konieczność doinwestowania linii produkcyjnej dla potrzeb tej klasy układów /układ MCY 7114 zawiera ponad 26 tys. tranzystorów umieszczonych w strukturze z gęstością upakowania 1260 tr./mm²/ produkcja seryjna MCY 7114 nie została dotychczas uruchomiona.
2. Pamięć EPROM 16K MCY 7716 jest nadal w stadium realizacji opracowania, którego zakończenie przewidywane jest w IV kw. br. Przyczyną opóźnienia opracowania jest brak wielu urządzeń technologicznych niezbędnych dla wykonywania pamięci EPROM i wynikająca stąd konieczność opracowywania mniej efektywnych technologii zastępczych. Ze względu na wymienione w pkt. 1 uwarunkowania perspektywy uruchomienia produkcji seryjnej pamięci MCY 7716 po zakończeniu jej opracowania nie są jasne. Uzupełniając powyższe informacje dodać należy, że dotychczas opracowano w Instytucie ok. 70 typów układów MOS i mikroprocesorowych /nie licząc dalszych ok. 120 podtypów/, z których ok. 60 typów /i 100 podtypów/ wdrożono do produkcji seryjnej w Wydziale Układów Unipolarnych P-24 FP TEWA. Aktualne możliwości produkcyjne Wydziału P-24 kształtują się na poziomie 1-2 mln układów rocznie w zależności od asortymentu. Aktualne potrzeby rynku krajowego w asortymencie już opracowanym przekraczają 4 mln układów MOS i mikroprocesorowych rocznie nie licząc zamówień eksportowych do KS i KK.

Jest rzeczą absolutnie niemożliwą aby linia technologiczna o wydajności ok. 1,2 mln układów MOS i mikroprocesorowych w połowie LSI i MSI mogła sprostać tym zamówieniom tj. aby mogła produkować 4-krotnie więcej układów w asortymencie 200 typów i podtypów w ośmiu zupełnie różnych technologiach.

Stąd, przy dużych naciskach odbiorców na kontynuowanie produkcji układów starszej generacji /m.in. rodziny układów kalkulatorowych PMOS/ zmniejsza się asortyment układów aktualnie produkowanych i ogranicza liczbę nowych uruchomień. Przykładowo, poza interesującą Was pamięcią MCY 7114 nie uruchomiono dotychczas produkcji bardzo poszukiwanych programowanych układów zegarowych MC 1205, MC 1206, kalkulatora CMOS/LCD MC 14013 układów mikroprocesorowych UCY 74S482/83, UCY 74S486/87 i woltomierza cyfrowego MRY 7906. Podobne perspektywy rysują się dla będących w ostatnim stadium opracowania układów mikroprocesorowych MCY 7835, MCY 7843, pamięci EPROM MCY 7704, MCY 7716 i innych układów.

Niekorzystna sytuacja w zakresie zaspakajania potrzeb rynkowych na układy MOS i mikroprocesorowe ma szansę ulec zmianie po roku 1986. Wcześniejsze uruchomienie produkcji pamięci MCY 7114 i MCY 7716 byłoby możliwe tylko w przypadku zaprzestania produkcji układów starszej generacji wprowadzonych do produkcji przed rokiem 1980.

W sprawie dalszych informacji prosimy kontaktować się z Z-cą Dyrektora NPCP ds. Techniki i Produkcji inż. Stanisławem Gołędzińskim.

Ko:
DT NPCP
[REDACTED]
K-1
K-2
aa

Zastępca Dyrektora d/s Mikroelektroniki

inż. Andrzej Kassur

411

Załącznik 2 Podstawowe dane układów OBREUS

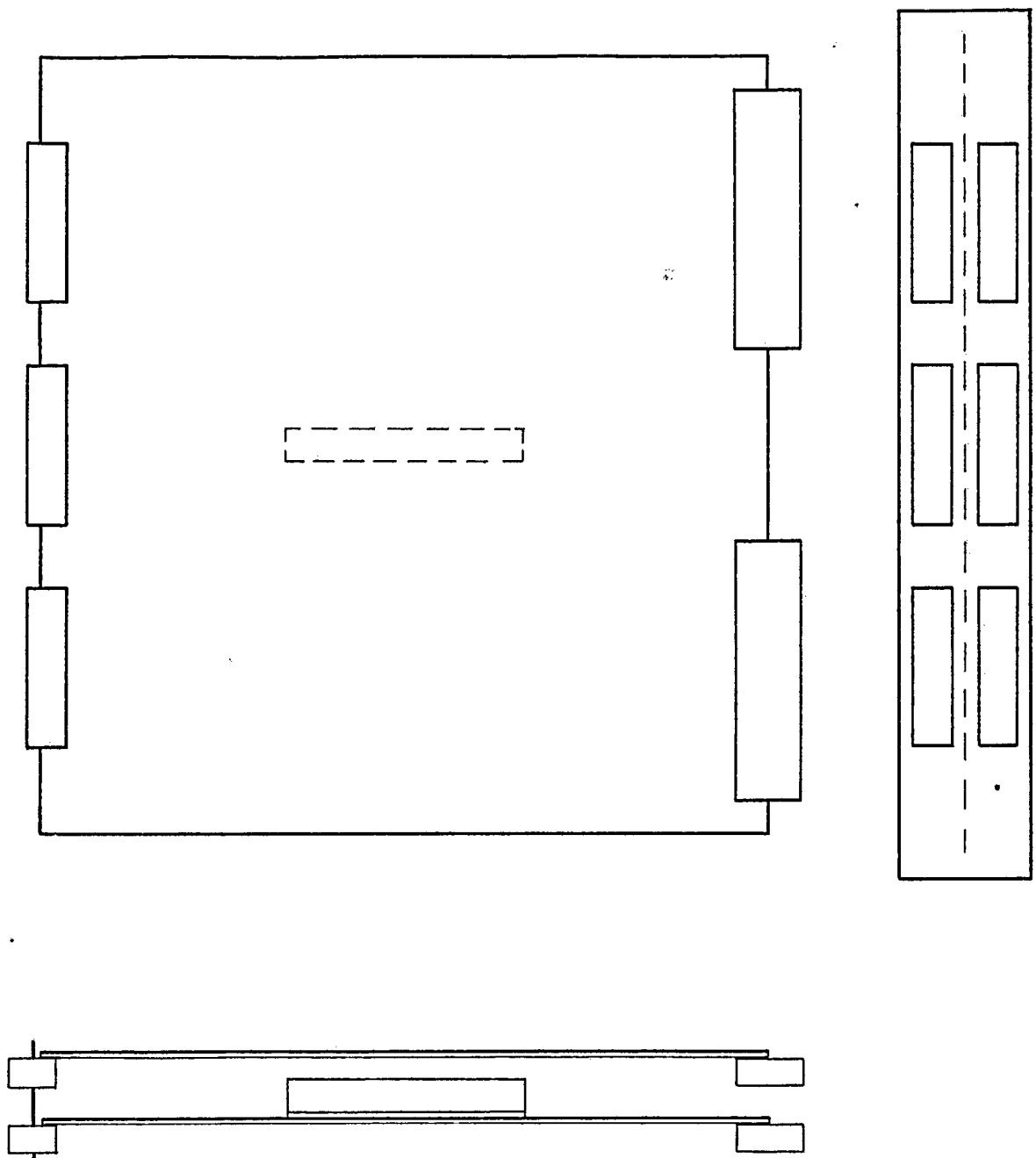
Lp.	Nazwa układu	Dane techniczne		Typ zbliżony	Uwagi
		Parametr	Wartość		
1	Przetwornik analogowo-cyfrowy HPAC-12	<ul style="list-style-type: none"> - rozdzielczość - czas konwersji - zakres napięć wejśc. a/ unipolarnych b/ bipolarnych - kod sygn.wyjścia 	<ul style="list-style-type: none"> 12 bitów 10 μs 10 V 5V, 10V binarny 	ADC 84 Burr Brown	na etapie wdrażania produkcja 1986/1987
2	Przetwornik cyfrowo-analogowy DPACA-10	<ul style="list-style-type: none"> - rozdzielczość - czas ustalania sygnału wyjściowego a/ wersja z wy.nap. b/ wersja z wy.prąd. - kod sygn.we. - zakres nap.wyj. a/ unipolarnych b/ bipolarnych 	<ul style="list-style-type: none"> 10, 12 bit 5 μs 300 ns binarny 5, 10V 5V, 10V 	DAC 85 Burr Brown	w produkcji
3	Przetwornik dc/dc HPDC-15	<ul style="list-style-type: none"> - napięcia wejściowe - napięcie wyjściowe - moc wyjściowa - dop.nap.izolacji między we a wy 	<ul style="list-style-type: none"> +5V \pm15V 3W 2 kV 		na etapie wdrażania produkcji 1986/1987
4	Układ próbkująco-pamiętający	<ul style="list-style-type: none"> - czas pobrania próbki - błąd pobrania próbki - szybkość opadania nap.wyjściowego - zakres napięć wejściowych 	<ul style="list-style-type: none"> 5 μs 0,01% 0,5mV/ /ms \pm10V 	SHC 85 Burr Brown	w planach pięcioletki 86-90

119

c.d. Załącznika 2

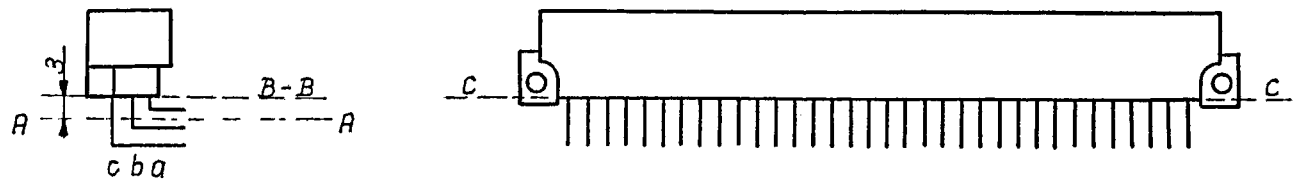
Lp.	Nazwa układu	Dane techniczne		Typ zbliżony	Uwagi
		Parametr	Wartość		
5	Multiplexer analogowy	<ul style="list-style-type: none"> - ilość kanałów - zakres nap. we - zabezp. wejść - oporn. zał. kanału - czas przełącz. /do 0,01% wart. wy. sygnału/ 	<ul style="list-style-type: none"> 8-różnic. 16-pojed. ±10V tak 13 kom 10 μs 	<ul style="list-style-type: none"> MPC8D MPC 16S Burr Brown 	w planach pięciolatk tki 86-90
6	Wzmacniacz pomiarowy	<ul style="list-style-type: none"> - wzmacnienie - napięcie wyjściowe - pasmo 3 dB przy wzmochn. 100 	<ul style="list-style-type: none"> 1-1000 ±10V 20 kHz 	<ul style="list-style-type: none"> 3630 Burr Brown 	w planach pięciolatk tki 86-90

8/9



Rys.1. Szkic rozwiązania konstrukcji mechanicznej

h.10

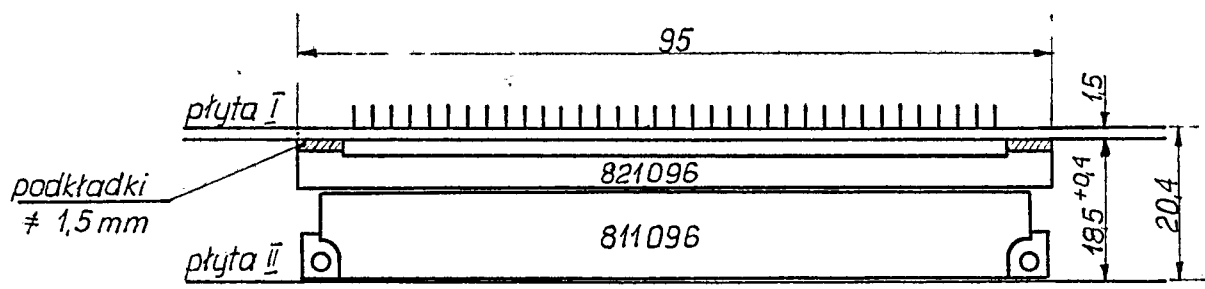


B-B odciąć końcówki rzędu a przy korpusie

C-C odciąć występy korpusu wg linii C-C

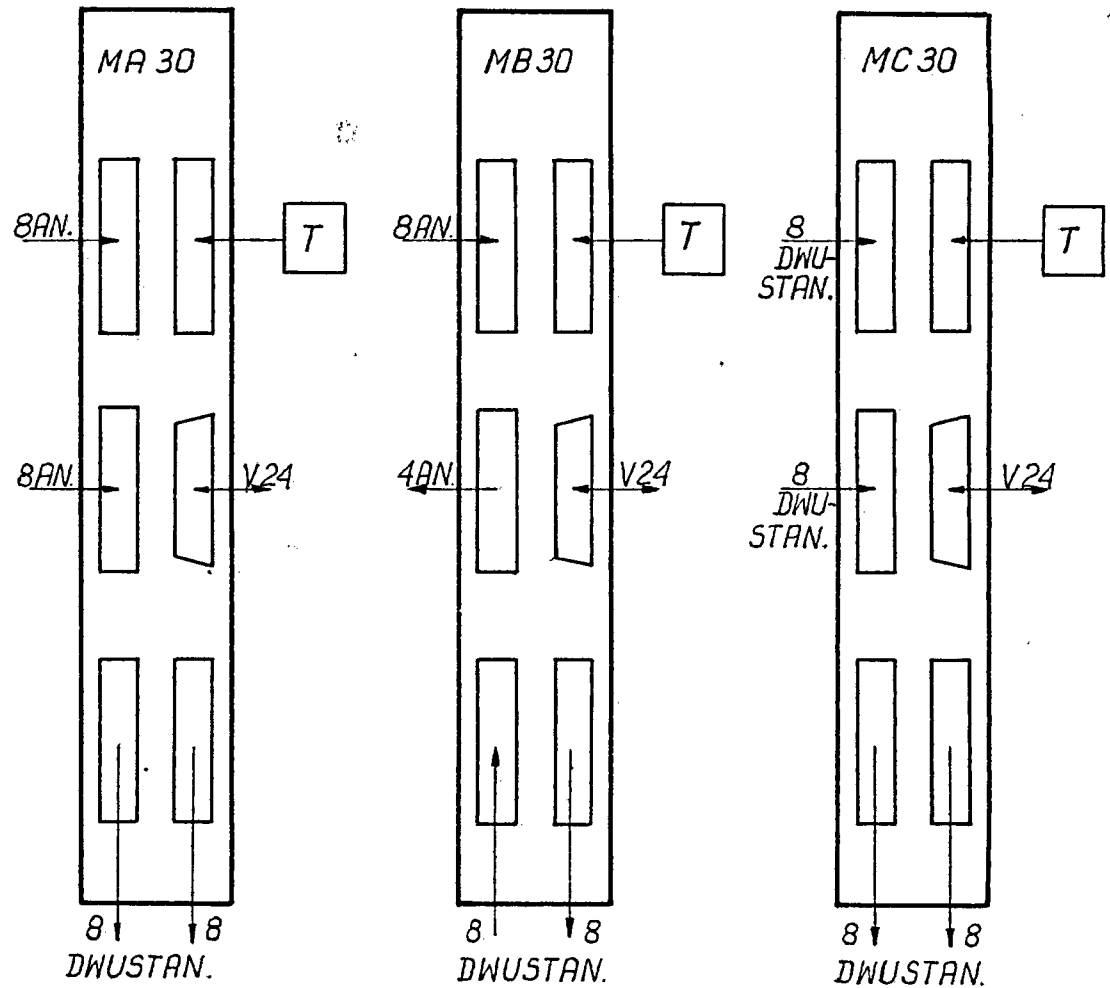
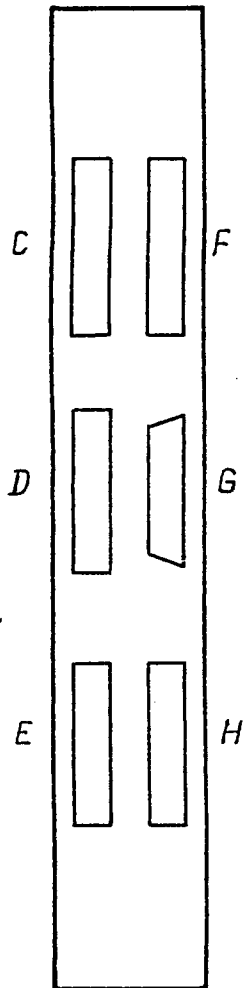
A-A odciąć końcówki rzędów b,c w odległości 3mm od korpusu

Rys. 2a. Adaptacja złącza typu 811096



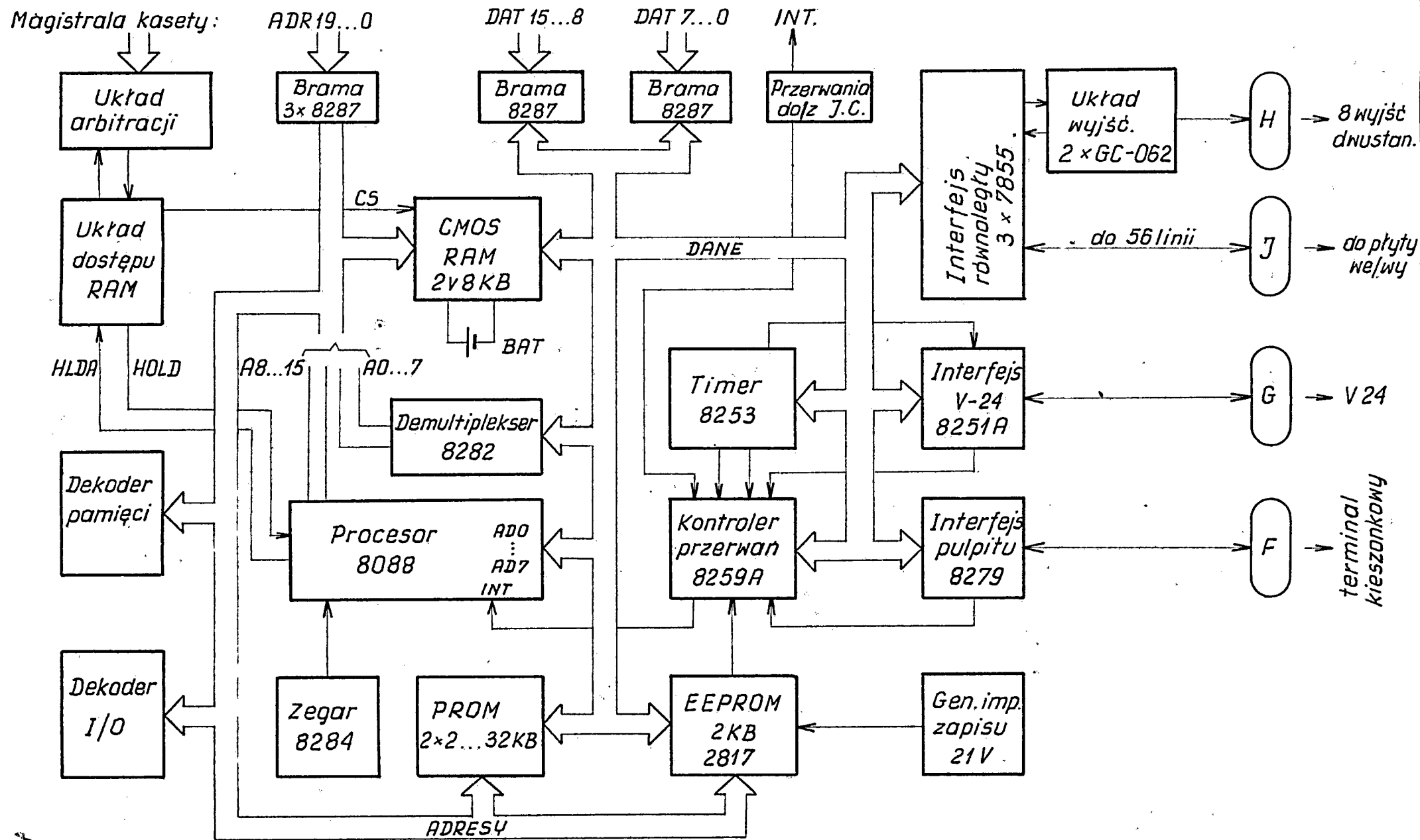
Rys. 2b. Połączenie płyt

Symbole złączy



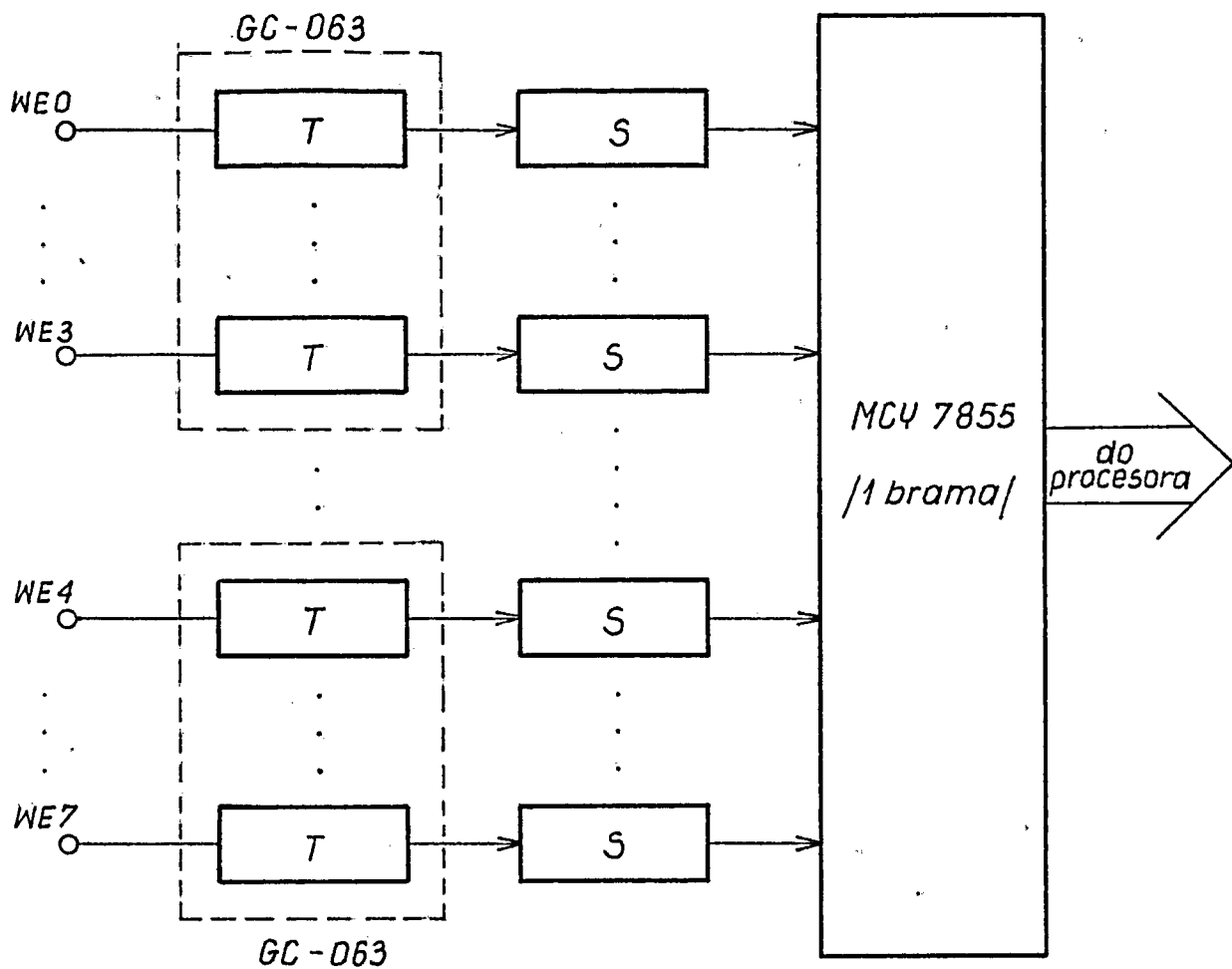
Rys. 3. Standaryzacja złączy

924



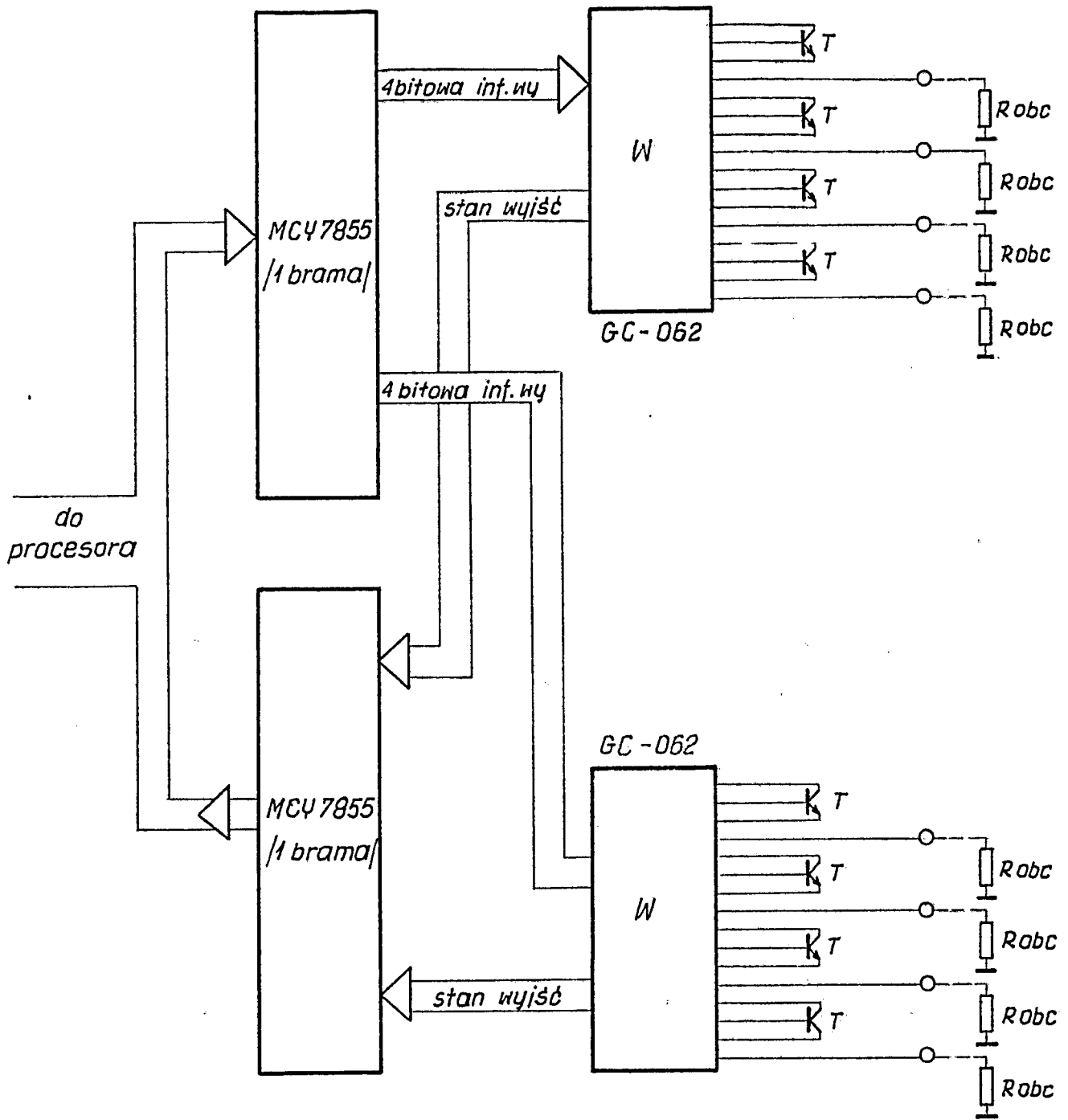
Rys.4. Struktura płyty procesora.

2/17



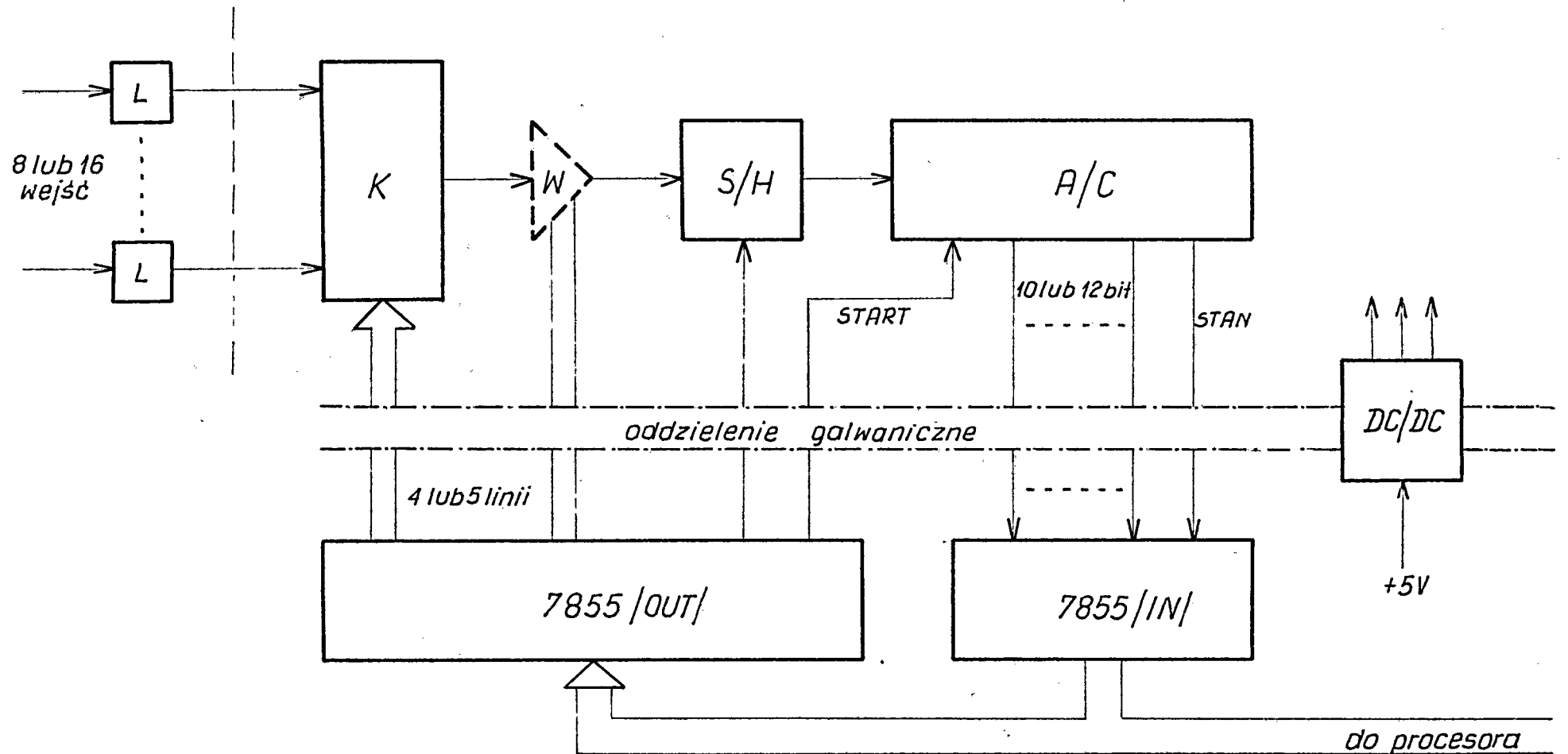
T - transoptorowy układ wejściowy z zabezpieczeniem
S - standaryzator sygnału

Rys.5. Struktura wejść dwustanowych



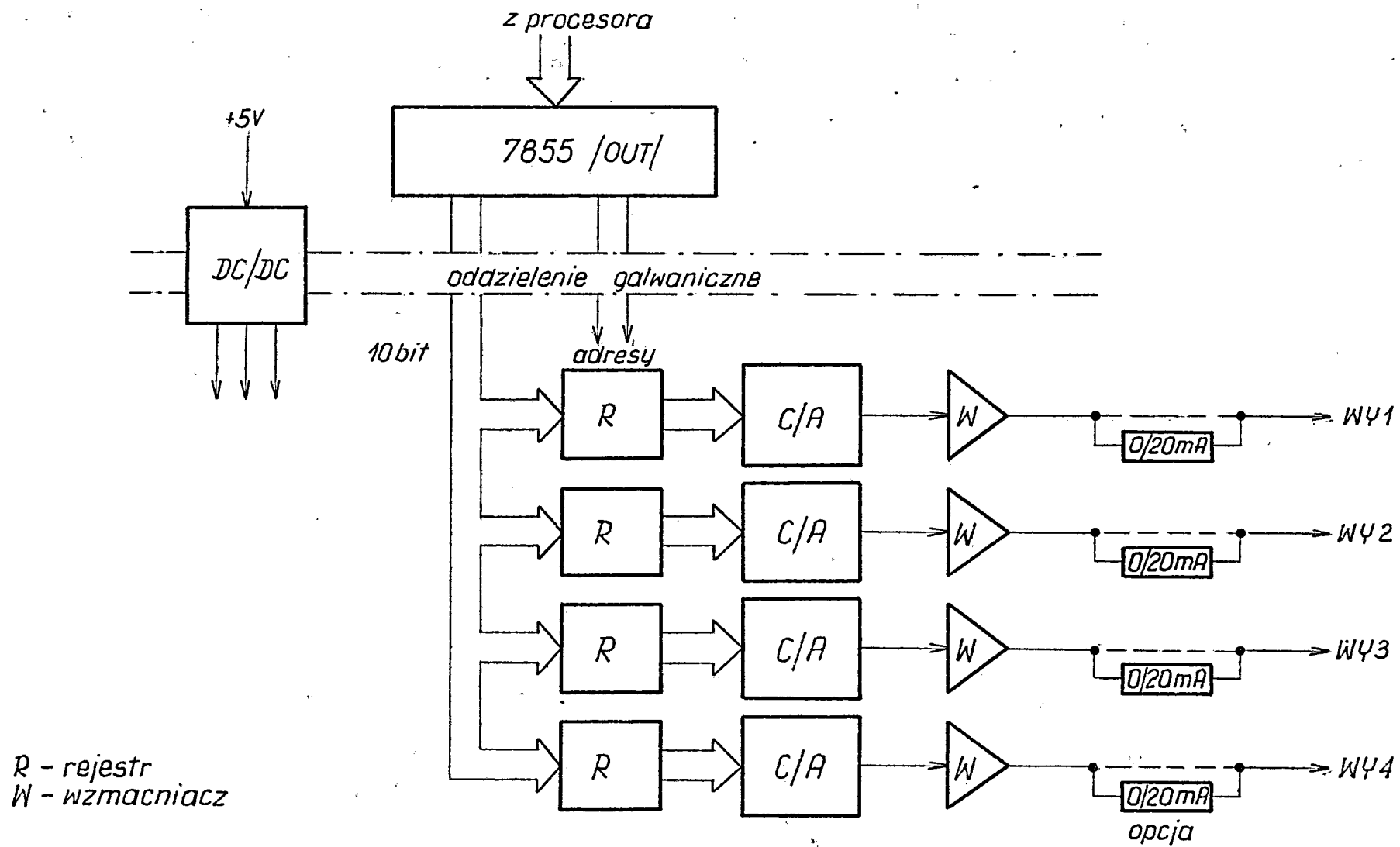
*W - poczwórny układ wyjściowy z informacją tranzystorową
 T - tranzystor mocy*

Rys.6. Struktura wyjść dwustanowych



L - listwowe obwody dopasowujące
 K - komutator
 W - wzmacniacz programowany
 S/H - układ próbkująco-pamiętający

Rys.7. Struktura wejść analogowych



Rys.8. Struktura wyjść analogowych