

071
PRZEMYSŁOWY INSTYTUT AUTOMATYKI I POMIARÓW
MERA-PIAP
Al. Jerozolimskie 202 02-222 Warszawa Telefon 23-70-81

Zespół Urządzeń i Systemów
Sterowania
Pracownia Mikroprocesorowych Urządzeń Systemowych

Główny wykonawca mgr inż. Arkadiusz Kisiel *A. Kisiel*

Wykonawcy mgr inż. Marek Partyka
mgr inż. Arkadiusz Kisiel

Konsultant

Nr zlecenia K1090

Przemysłowe sieci lokalne

Etap 1. / Wykonanie i badania
funkcjonalne modelu kontrolera
komunikacyjnego z układem MC 68824

Zleceniodawca CPBR 7.2. Cel 76

Prace rozpoczęto dnia

02.01.91

zakończono dnia

15.03.91

Kierownik Pracowni

M. Słodczyk
mgr inż. M. Słodczyk

Kierownik Zespołu

A. Syrczyński
dr inż. A. Syrczyński

Praca zawiera:

Rozdzielnik - ilość egz:

stron 5

Egz. 1 BOINTE

rysunków 1

Egz. 2 ZSS

fotografii

Egz. 3 ZSS

tabel

Egz. 4

tablic

Egz. 5

załączników

Egz. 6

Nr rejestr.

6609

Analiza deskryptorowa

URZADZENIA AUTOMATYCZNEJ REGULACJI
I STEROWANIA + KONTROLER KOMUNIKACYJNY + IEEB 1802-4.6 + MODEL + BADA
DANIA, | MIKROPROCESOR 4<0>2UBM7
BADAANIA

Analiza dokumentacyjna

1. 1254. 1000. 113. 1001. 1130

Sprawozdanie z wykonania badań modelu kontrolera komunikacyjnego zawiera: określenie celu i metody badań, opis sposobu dołączenia układu 68824, opis testów i wyniki badań.

11. 1001. 1001. 1001. 1001

Wykaz...
Kontroler komunikacyjny...
Model...
Bada...

Tytuły poprzednich sprawozdań

1. Dokumentacja modelu kontrolera komunikacyjnego nr rej. 6539.
2. Testy uruchomieniowe nr rej. 6546

11. 1001. 1001. 1001. 1001

11. 1001. 1001. 1001. 1001

11. 1001. 1001. 1001. 1001

11. 1001. 1001. 1001. 1001

11. 1001. 1001. 1001. 1001

6213-52

Automatyczne urządzenie sterownicze

UKD

MAP-252/83-6000

8070

Spis treści

1. Wstęp.
2. Opis interfejsu między mikroprocesorem 80186 a sterownikiem sieci MC 68824.
3. Testy sprawdzające współpracę.
4. Wyniki badań.

1. Wstęp.

W ramach CPBR 7.2 cel.76 w 1990r opracowano dokumentację i wykonano modele kontrolera komunikacyjnego sieci wg standardu IEEE 802.4. W modelach zastosowano układ scalony modemu SIEMENS SAB 82511, sterownika sieci typu SIEMENS SAB 82510 i 16 bitowego procesora INTEL 80186. Modele te nie zostały uruchomione gdyż nie udało się przez lata 1989,1990 uzyskać układów SIEMENS SAB 82510. Ponieważ w końcu 1990 roku firma Motorola zdjęła ograniczenia embarga zakupiono układy tej firmy typu 68824. Są one przeznaczone do współpracy przede wszystkim z mikroprocesorami serii 68000 firmy Motorola, natomiast współpraca z mikroprocesorami serii 8086 (w tym z 80186) traktowana jest jako opcja i wymaga specjalnego interfejsu. Dlatego też zaszła konieczność zaprojektowania i wykonania układu interfejsowego oraz jego uruchomienia i badań. Zadania te są przedmiotem niniejszego etapu, dodatkowo wprowadzonego po decyzji zakupienia kontrolerów Motoroli.

2. Opis interfejsu między mikroprocesorem 80186 a sterownikiem sieci MC68824.

Układ MC68824 opracowany przez firmę Motorola przystosowany jest do współpracy z mikroprocesorami tej samej firmy. Zastosowanie go w systemie zbudowanym w oparciu o układy firmy Intel wymagało zbudowania układu logicznego zapewniającego wygenerowanie sygnałów sterujących właściwych dla każdego z systemów.

Układ sterownika MC68824 podłączony jest wprost do szyny wewnętrznej pakietu MV45 sygnałami A1...A19, AD0...AD15.

Sterownik MC68824 oraz procesor 80186 pracują na tych samych zasobach pamięciowych przekazując sobie sterowanie szyny wewnętrznej. Przejęcie sterowania przez sterownik następuje po wygenerowaniu sygnału HOLD (układ IC7.5) i otrzymaniu sygnału potwierdzenia HLDA (generacja sygnału /BG, /BGA).

W czasie programowania układu sterownika przez procesor, sterownik znajduje się w modzie SLAVE. Sygnały sterujące jakich wymaga w tym trybie układ sterownika tworzone są w układach IC3, IC4.4, IC1 (R/W, /UDS, /LDS, /CS).

W modzie MASTER, w którym układ sterownika adresuje pamięci RAM pakietu MV45 sygnały sterujące generowane są przez układy IC1, IC2, IC6.6, IC6.8 (/S0, /S1, /S2, DT/R, /BHEN, A0, /RD, /WR, /LCS, IN0).

Układy buforów IC1, IC2 otwierane są tylko przy adresowaniu układu MC68824 przez procesor 80186 lub gdy sterownik MC68824 obejmuje magistralę wewnętrzną.

Sygnał /OE blokuje bufony adresowe procesora 80186 w stanie HOLD.

Schemat ideowy interfejsu zamieszczony jest na załączonym rysunku.

Interfejs wraz ze sterownikiem, modemem i obwodem liniowym zainstalowano dla potrzeb badania modelu na odrębnej płytce dołączonej przewodami do płyty modułu kontrolera MV45.

3. Testy sprawdzające współpracę.

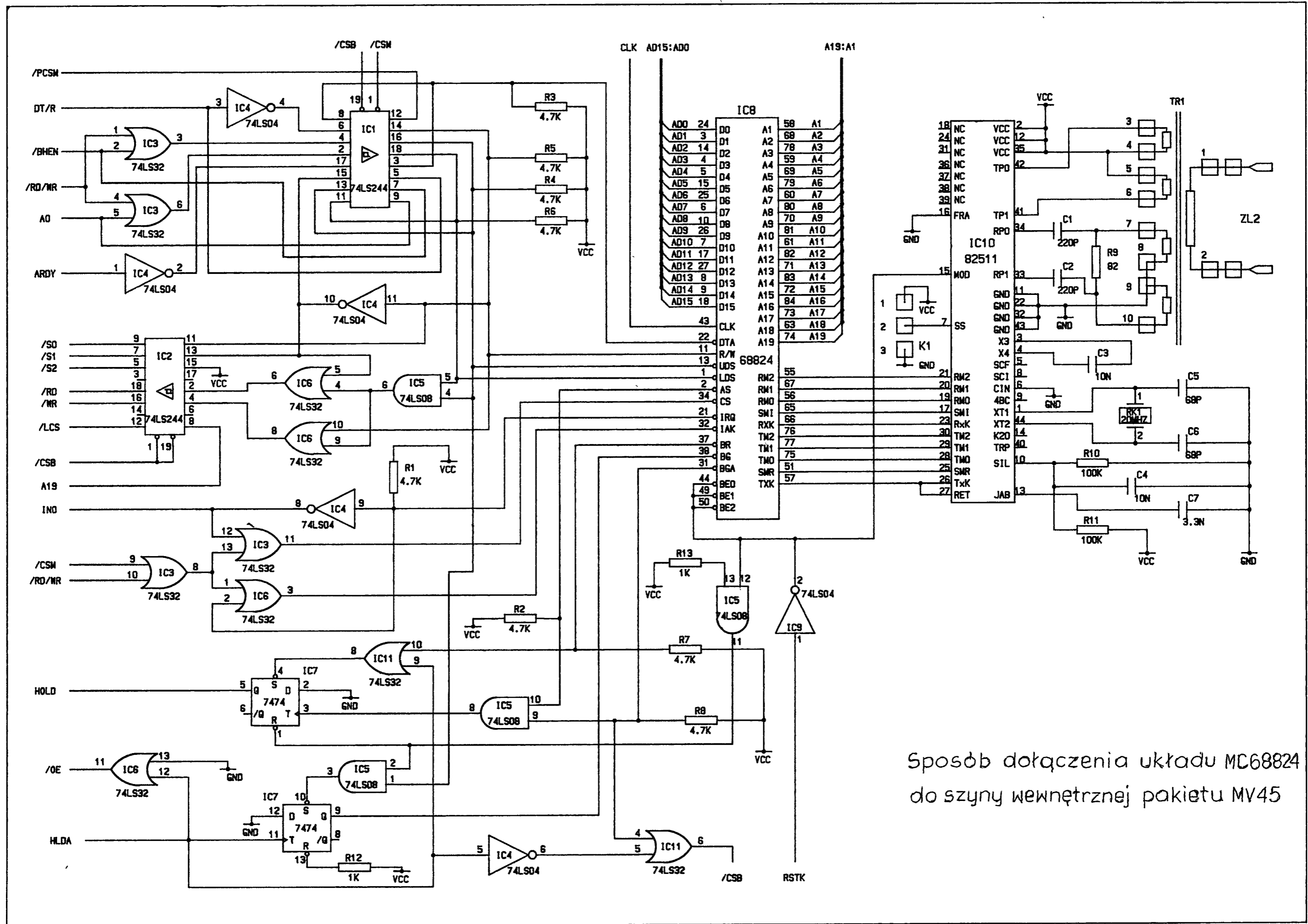
Do badań wykorzystano testy uruchomieniowe opracowane w PK.4. zlecenia 1090 (sprawozdanie nr rej 6546) uruchamiane z programu Monitor Operatorski opracowanego w tym samym zleceniu.

Testy zostały zmienione w części dotyczącej programowej obsługi sterownika sieci Motorola MC 68824.

Ze względu na inny sposób obsługi i odmienne możliwości układu , pewnym zmianom uległ również repertuar testów.

4. Wyniki badań

1. Dołączenie układu MC 68824 wraz z interfejsem nie zaburza programów działających na procesorze INTEL 80186.
2. Opracowany interfejs zapewnia prawidłowe poziomy i przebiegi na wszystkich liniach.
3. Opracowane testy umożliwiły podjęcie pracy przez układ sterownika sieci i modemu.
4. Uzyskano na wyjściu sterownika przebiegi wymagane przez standard , o częstotliwościach 5 i 10 MHz.
5. Mechanizmy testowania znajdujące się w układzie MC 68824 zostały wykorzystane - w badaniach. Testy, zarówno zapętłające sygnały wewnętrzne sterownika sieci jak i testy zapętłone wewnątrz układu modemu przebiegały z wynikiem pozytywnym tzn. bez sygnalizacji błędu.



Sposób dołączenia układu MC68824 do szyny wewnętrznej pakietu MV45