

Spis ważniejszych oznaczeń

α, β	– współczynniki wielomianu aproksymacyjnego drugiego stopnia charakterystyki termometrycznej rezystancja/temperatura metalowych czujników temperatury o postaci: $R_M = R_0[1 + \alpha(T-T_0) + \beta(T-T_0)^2]$,
δI_{nT}	– dryft temperaturowy prądu niezrównoważenia wzmacniacza w przeliczeniu na 1 °C,
δI_{pT}	– dryft temperaturowy prądu polaryzacji wzmacniacza w przeliczeniu na 1 °C,
δINL_T	– współczynnik temperaturowy błędu nieliniowości całkowitej przetwornika cyfrowo-analogowego,
δDNL_T	– współczynnik temperaturowy błędu nieliniowości różniczkowej przetwornika cyfrowo-analogowego,
δU_{nT}	– dryft temperaturowy napięcia niezrównoważenia wzmacniacza w przeliczeniu na 1 °C,
δU_{REFT}	– współczynnik temperaturowy wewnętrznego napięcia referencyjnego przetwornika cyfrowo-analogowego,
δX_{wzmT}	– współczynnik temperaturowy wzmocnienia przetwornika cyfrowo-analogowego,
δX_{0T}	– współczynnik temperaturowy przesunięcia zera przetwornika cyfrowo-analogowego,
ΔI_{nT}	– zmiana prądu niezrównoważenia wzmacniacza wywołana zmianą temperatury otoczenia o ΔT ,
ΔI_{p1T}	– zmiana prądu polaryzacji wzmacniacza I_{p1} wywołana zmianą temperatury otoczenia o ΔT ,
ΔI_{p2T}	– zmiana prądu polaryzacji wzmacniacza I_{p2} wywołana zmianą temperatury otoczenia o ΔT ,
ΔK	– błąd wzmocnienia przetwornika cyfrowo-analogowego,
ΔR_T	– zmiana rezystancji rezystora wywołana zmianą temperatury otoczenia o ΔT ,
ΔR_t	– zmiana rezystancji rezystora zaobserwowana w przedziale czasowym Δt ,
ΔU_{nt}	– zmiana napięcia niezrównoważenia wzmacniacza zaobserwowana w przedziale czasowym Δt ,
ΔU_{nT}	– zmiana napięcia niezrównoważenia wzmacniacza wywołana zmianą temperatury otoczenia o ΔT ,
ΔU_{oT}	– zmiana napięcia odniesienia wywołana zmianą temperatury otoczenia o ΔT ,
ΔU_{ot}	– zmiana napięcia odniesienia zaobserwowana w przedziale czasowym Δt ,
ΔU_{oU}	– zmiana napięcia odniesienia wywołana zmianą napięcia zasilania ΔU_z ,
ΔX_0	– błąd przesunięcia zera przetwornika cyfrowo-analogowego,
τ	– okres powtarzania przebiegu cyklicznego,
τ_{odp}	– czas ustalania się odpowiedzi przetwornika cyfrowo-analogowego,
$a_0, \dots, a_n$	– współczynniki dwuwartościowe określające stany poszczególnych bitów sygnału cyfrowego,
$b_0, \dots, b_n$	– współczynniki dwuwartościowe określające stany poszczególnych bitów sygnału cyfrowego,

- $c_0 \dots c_n$ – współczynniki dwuwartościowe będące negacjami stanów poszczególnych bitów sygnału cyfrowego,
- $A_0 \dots A_n$ – współczynniki wielomianu aproksymacyjnego wzorcowej charakterystyki termometrycznej termoelementu, dla szerokiego zakresu zmian temperatury T_M ,
- A_U – współczynnik wzmocnienia napięciowego dla sygnału stałego,
- $A(j\omega)$ – współczynnik wzmocnienia napięciowego dla przebiegów sinusoidalnych,
- $B_0 \dots B_m$ – współczynniki wielomianu aproksymacyjnego wzorcowej charakterystyki termometrycznej termoelementu, dla małych zmian temperatury T_P ,
- $C_0 \dots C_n$ – współczynniki wielomianu aproksymacyjnego wzorcowej charakterystyki termometrycznej parametrycznego rezystancyjnego czujnika pomiarowego,
- DNL – nieliniowość różniczkowa przetwornika cyfrowo-analogowego wyrażona jako wielokrotność najmniej znaczącego bitu LSB,
- ΔDNL – błąd nieliniowości różniczkowej przetwornika cyfrowo-analogowego, $\Delta DNL = DNL \cdot \text{LSB}$,
- $f(T_M, 0)$ – charakterystyka termometryczna wzorcowa termoelementu,
- $f_a(T_M, 0)$ – aproksymowana charakterystyka termometryczna termoelementu dla temperatury odniesienia $T_0 = 0^\circ\text{C}$, dla szerokiego zakresu zmian temperatury T_M ,
- $f_b(T_P, 0)$ – aproksymowana charakterystyka termometryczna termoelementu dla temperatury odniesienia $T_0 = 0^\circ\text{C}$, dla małych zmian temperatury T_P ,
- f – częstotliwość repetycji przebiegu cyklicznego,
- f_C – częstotliwość generatora impulsów zegarowych,
- F_M – wielkość fizyczna mierzona,
- FS – pełny zakres przetwarzania przetwornika cyfrowo-analogowego; przy zapisie w kodzie ułamkowym naturalnym dwójkowym $FS = 1$ (przy tym zapisie najmniej znaczący bit $\text{LSB} = 2^{-n}$), przy zapisie w kodzie naturalnym dwójkowym $FS = 2^n$ (przy tym zapisie najmniej znaczący bit $\text{LSB} = 2^0 = 1$, a jego wartość względna wynosi $\text{LSB}/FS = 2^{-n}$),
- G – konduktancja wagowego rezystora najbardziej znaczącego bitu MSB przetwornika cyfrowo-analogowego,
- G_{wy} – wyjściowy sygnał symulowanej konduktancji potencjometru cyfrowego (przetwornika cyfrowo-analogowego),
- I_n – wejściowy prąd niezrównoważenia wzmacniacza,
- I_o – prąd źródła odniesienia,
- I_P – prąd źródła pomocniczego,
- I_{p1} – prąd polaryzacji wejścia nieinwersyjnego wzmacniacza,
- I_{p2} – prąd polaryzacji wejścia inwersyjnego wzmacniacza,
- I_{sp} – prąd szczytkowy w stanie otwartym łącznika analogowego,
- I_z – prąd zasilania,
- INL – nieliniowość całkowita przetwornika cyfrowo-analogowego wyrażona jako wielokrotność najmniej znaczącego bitu LSB,
- ΔINL – błąd nieliniowości całkowej przetwornika cyfrowo-analogowego, $\Delta INL = INL \cdot \text{LSB}$,
- k – współczynnik proporcjonalności,
- K, k – współczynnik wzmocnienia napięcia, prądu,
- k_p – współczynnik podziału potencjometru jako dzielnika napięcia,

k_D	– iloraz rezystancji potencjometru jako dzielnika dla układów wzmacniaczy pomiarowych,
LSB	– błąd rozdzielczości przetwornika cyfrowo-analogowego, opisywany jest jako wartość względna najmniej znaczącego bitu odniesiona do pełnego zakresu przetwornika FS (w kodzie ułamkowym naturalnym dwójkowym FS = 1, a LSB = 2^{-n} , w kodzie naturalnym dwójkowym FS = 2^n , a LSB = $2^0 = 1$, więc wartość względna LSB/FS = 2^{-n}), powszechnie przyjmuje się wartość LSB = 2^{-n} w mierze względnej, którą można przeliczać na procenty (mnożąc przez 100 %) lub przeliczać na części milionowe (mnożąc przez 10^6 ppm),
n	– liczba bitów, rozdzielczość przetwornika cyfrowo-analogowego,
N	– liczba,
ppm	– jednostka odchyłki od wartości względnej nominalnej danej wielkości fizycznej $\Delta F/F$ stanowiąca część milionową (<i>part per milion</i>) wartości nominalnej tej wielkości fizycznej ($10^{-6} \cdot F$),
R	– wartość rezystancji rezystora wagowego najbardziej znaczącego bitu MSB przetwornika cyfrowo-analogowego,
R_L	– rezystancja przewodów linii łączącej parametryczny czujnik pomiarowy z układem pomiarowym,
R_M	– rezystancja parametrycznego czujnika w temperaturze mierzonej T_M ,
R_o	– rezystancja obciążenia,
R_{omax}	– największa rezystancja obciążenia źródła,
R_{omin}	najmniejsza rezystancja obciążenia źródła,
R_{op}	– rezystancja w stanie otwartym łącznika analogowego,
R_P	– rezystancja wejściowa układu pomiarowego,
R_{pp}	– rezystancja w stanie przewodzenia (zwarciowa) łącznika analogowego,
R_{sw}	– rezystancja dla napięcia (sygnału) wspólnego wzmacniacza,
R_w	– rezystancja wewnętrzna źródła sygnału napięciowego,
R_{wy}	– wyjściowy sygnał symulowanej rezystancji potencjometru cyfrowego (przetwornika cyfrowo-analogowego),
R_0	– rezystancja parametrycznego czujnika pomiarowego w temperaturze odniesienia $T_0 = 0^\circ\text{C}$, zwana też wartością nominalną rezystancji danego typu czujnika (Pt 100, Pt 500, Pt 1000),
Q	– kwant sygnału wejściowego przetwornika cyfrowo-analogowego,
SR	– szybkość narastania sygnału wyjściowego przetwornika cyfrowo-analogowego,
T_M	– temperatura mierzona parametrycznym czujnikiem pomiarowym,
T_d	– temperatura dolnego zakresu pomiarowego czujnika parametrycznego,
t_{op}	– czas opóźnienia przełączania łącznika analogowego,
T_P	– temperatura zimnych końców termoelementu (temperatura porównawcza),
t_{ustal}	– czas ustalania się odpowiedzi (czas dojścia do wartości nominalnej z błędem %) przetwornika cyfrowo-analogowego,
MSPS	– maksymalna częstotliwość przetwarzania (liczba milionów przetworzeń na sekundę) przetwornika cyfrowo-analogowego,
T_0	– temperatura odniesienia $T = 0^\circ\text{C}$,
U_M	– napięcie generowane (EMF) przez termoelement,
U_o	– napięcie źródła odniesienia (wzorcowego),

U_r	– różnicowe napięcie wejściowe wzmacniacza,
U_{szp}	– napięcie szczytkowe w stanie przewodzenia łącznika analogowego,
U_w	– wejściowe napięcie wspólne wzmacniacza,
U_{wy}	– napięcie wyjściowe,
U_n	– wejściowe napięcie niezrównoważenia wzmacniacza,
$\pm U_z$	– napięcia zasilania,
$WTNZ$	– współczynnik tłumienia zmian napięcia zasilania na wzmocnienie charakterystyki przetwornika cyfrowo-analogowego,
$WTRD$	– współczynnik temperaturowy ilorazu rezystancji potencjometru cyfrowego jako dzielnika napięcia,
$WTRP$	– współczynnik temperaturowy rezystancji całkowitej potencjometru cyfrowego,
X_{we}	– wejściowy sygnał cyfrowy, wejściowy sygnał analogowy,
Y_a	– sygnał analogowy Y_a związany funkcją ciągłą jednoznacznie z wartością wielkości fizycznej mierzonej F_M ,
Y_{wy}	– wyjściowy sygnał cyfrowy, wyjściowy sygnał analogowy.

1. Wstęp

W czasach powszechnego stosowania układów mikroprocesorowych do budowy elektronicznych urządzeń pomiarowych, razem z układami mikroprocesorowymi są w tych urządzeniach często stosowane układy scalonych przetworników cyfrowo-analogowych. Chociaż przetworniki cyfrowo-analogowe powstały wcześniej niż układy mikroprocesorowe, to przetworniki te były i są nadal modernizowane i ulepszone pod kątem potrzeb współczesnych użytkowników.

Układy przetworników cyfrowo-analogowych są opisywane w krajowej literaturze technicznej, ale spotykane opisy tych układów nie są wyczerpujące [19, 20, 44, 57, 65, 67, 90, 121, 127, 137, 155], a w szczególności nie zawierają informacji o współcześnie opracowywanych i produkowanych scalonych przetwornikach monolitycznych, aktualnie stosowanych w licznych aplikacjach.

Poprawne wykorzystanie układów przetworników cyfrowo-analogowych wymaga znajomości ich budowy, znajomości zasad działania oraz znajomości parametrów określających ich właściwości. Celem niniejszego opracowania jest zapoznanie ze współczesnymi układami przetworników cyfrowo-analogowych, co umożliwi ich właściwe stosowanie.

Na przestrzeni kilku ostatnich dziesięcioleci produkcją przetworników cyfrowo-analogowych zajmowało się ponad trzydziestu znanych na świecie producentów układów elektronicznych. Obecnie przetworniki te są produkowane prawie wyłącznie w technologii monolitycznej, a liczba producentów uległa zmniejszeniu.

Zaprzestały produkcji i działalności takie firmy jak: Mullard, Precision Monolithic Inc., TRW LSI Products Inc., Sipex Corporation, Philips Semiconductors Linear Products (w 2006 r. została przejęta przez NXP Semiconductors N.V., ale ta nie oferuje przetworników firmy Philips), Burr-Brown (została przejęta przez Texas Instruments Inc. i tylko nieliczne typy przetworników Burr-Brown są jeszcze oferowane do sprzedaży). Także w Polsce zaprzestał produkcji przetworników ośrodek OBR UNITRA-TELPOD.

Zmieniły swój profil działalności i nie oferują przetworników cyfrowo-analogowych firmy: Motorola, Fairchild Semiconductor, Sony Electronics Inc., Raytheon Company, Analogic Tech, Advanced Micro Devices, Dattel Systems. Zeltex Inc., Philbrick, Tesla Roznov, a także Wydział Doświadczalny Układów Hybrydowych PIE w Polsce.

Większość krajowych książek technicznych, dotyczących przetworników cyfrowo-analogowych, niestety opisuje nieprodukowane już przez wymienione kilkanaście firm obecnie przetworniki.

Niżej podano zestawienie oferowanych pod koniec 2011 r. przetworników cyfrowo-analogowych z podaniem liczby typów przetworników, nazwy producentów oraz ich adresów internetowych:

418 typów	Maxim Integrated Products Inc., www.maxim-ic.com ,
354 typy	Analog Devices, www.analog.com ,
290 typów	Texas Instruments, www.ti.com ,
157 typów	Linear Technology, www.linear.com ,

- 26 typów Intersil, www.intersil.com,
- 26 typów Cirrus Logic Inc., www.cirrus.com,
- 24 typy Wolfson Microelectronics, www.wolfsonmicro.com,
- 20 typów National Semiconductor, www.national.com,
- 19 typów Microchip Technology Inc., www.microchip.com,
- 19 typów NXP Semiconductors N.V., www.nxp.com,
- 12 typów ROHM Co., Ltd., www.rohm.com,
- 6 typów Exar Corporation, www.exar.com,
- 3 typy New Japan Radio Co., Ltd., www.njr.co.jp/english/.

Należy zaznaczyć, że aktualne informacje od producentów przetworników cyfrowo-analogowych mogą być bardzo wartościowe dla potencjalnych użytkowników tych przetworników.

Autor zwraca uwagę, że powyższe zestawienie zapewne nie obejmuje wszystkich obecnych producentów monolitycznych przetworników cyfrowo-analogowych, ale wymienieni producenci stanowią grupę aktualnie dominującą.

Należy też brać pod uwagę, że firmy dystrybutorów elementów elektronicznych (liczne firmy chińskie) mają zapasy dawniej wyprodukowanych przetworników. Firmy te oferują do sprzedaży przetworniki, których produkcja została już zakończona. Jest to zjawisko pozytywne, gdyż umożliwia dostawy elementów zamiennych potrzebnych przy naprawach urządzeń elektronicznych. Ilustracją takiego stanu jest przykład, że firma Farnell Polska [43] w 2011 r. oferowała dostępność z magazynu i możliwość zakupu trzech typów przetworników cyfrowo-analogowych produkcji niedziałającej już firmy Burr-Brown. Przykład ten powinien uczulić konstruktorów nowych układów elektronicznych, że bardzo ostrożnie należy wybierać producentów przetworników cyfrowo-analogowych do swoich projektów.

Niniejsze opracowanie składa się z dziewięciu rozdziałów. Rozdział pierwszy stanowi wstęp. W rozdziale drugim opisano ogólną zasadę działania przetworników cyfrowo-analogowych o wyjściach napięciowych i prądowych oraz symulatorów rezystancji (konduktancji), a także potencjometrów cyfrowych.

W rozdziale trzecim opisano sygnały analogowe pomiarowych czujników generacyjnych, sygnały analogowe pomiarowych czujników parametrycznych, standardowe sygnały prądowe oraz standardowe sygnały napięciowe. Takie sygnały analogowe powinny być wytwarzane przez przetworniki cyfrowo-analogowe w testujących urządzeniach elektronicznych, w celu symulacji odpowiednich wejść przy sprawdzaniu urządzeń pomiarowych i automatyki stosujących te sygnały. Opisano też właściwości źródeł napięciowych sygnałów odniesienia, gdyż niektóre przetworniki cyfrowo-analogowe wymagają takich napięć.

W rozdziale czwartym omówiono sygnały wejściowe oraz interfejsy cyfrowe przetworników cyfrowo-analogowych. Opisano funkcje realizowane przez te przetworniki. Omówiono kody cyfrowe. Scharakteryzowano interfejsy równoległe oraz omówiono interfejsy szeregowo stosowane w systemach pomiarowych służące do sterowania przetworników. Omówiono interfejsy cyfrowe sterowania przyrostowego stosowane głównie w potencjometrach cyfrowych.

W rozdziale piątym podano opisy parametrów charakterystycznych przetworników cyfrowo-analogowych. W szczególności omówiono: charakterystykę idealną przetwornika, charakterystyki monotoniczną i niemonotoniczną przetworni-

ków, błędy statyczne przetwarzania, błędy od zmiany warunków pracy i zmiany warunków otoczenia. Opisano zakłócenia występujące przy przełączaniu oraz parametry dynamiczne charakterystyczne dla przetworników cyfrowo-analogowych.

W rozdziale szóstym omówiono metody przetwarzania cyfrowo-analogowego układów o wyjściach napięciowych i prądowych.

W rozdziale siódmym dokonano przeglądu parametrów współcześnie produkowanych przykładowych monolitycznych potencjometrów cyfrowych.

W rozdziale ósmym dokonano przeglądu parametrów współcześnie produkowanych przykładowych monolitycznych przetworników dokładnych.

Rozdział dziewiąty zawiera spis pozycji bibliograficznych.

Omawiane opracowanie przeznaczone jest dla szerokiego grona projektantów, konstruktorów i użytkowników elektronicznych układów cyfrowego formowania sygnałów analogowych oraz stanowi literaturę uzupełniającą dla studentów wydziałów informatycznych, elektronicznych, elektrycznych i mechatroniki wyższych uczelni technicznych.

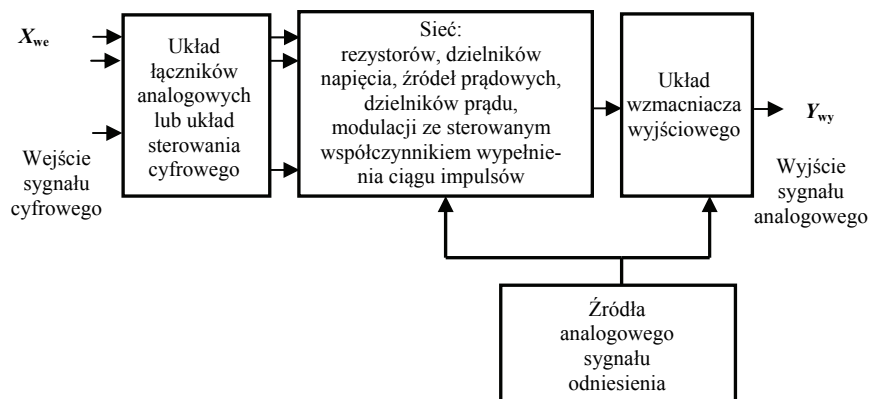
2. Zasada działania przetworników cyfrowo-analogowych

Przetworniki cyfrowo-analogowe umożliwiają przekształcanie sygnału cyfrowego na równoważny sygnał analogowy. Są to układy elektroniczne, które na podstawie informacji cyfrowej wytwarzają sygnał analogowy dogodny do interpretacji, lub służący do różnych innych celów.

Zapisane cyfrowo sygnały akustyczne są wiernie odtwarzane przez szybkie przetworniki cyfrowo-analogowe i głośniki magnetoelektryczne w systemach nagłaśniających. Przetworniki cyfrowo-analogowe o wysokim paśmie częstotliwości roboczych znalazły zastosowanie w urządzeniach telekomunikacji szerokopasmowej bezprzewodowej, w modemach systemów kablowych przesyłania danych oraz w układach elektronicznych bezpośrednich syntezerów cyfrowych umożliwiających tworzenie generatorów przebiegów czasowych. Innym celem wytworzenia sygnału analogowego jest odpowiednie sterowanie procesami przemysłowymi ciągłymi. Toteż w regulatorach mikroprocesorowych stosowane są dokładne przetworniki cyfrowo-analogowe, które formują standardowe analogowe sygnały wyjściowe. Często celem formowania sygnału analogowego jest konieczność testowania i kontroli dokładności urządzeń pomiarowych i urządzeń automatyki przemysłowej. Do realizacji tego celu niezbędne są dokładne przetworniki cyfrowo-analogowe do symulacji źródeł sygnałów analogowych.

Sygnały analogowe są wytwarzane przez źródła generacyjne stanowiące źródła prądowe lub źródła napięciowe, lub są wytwarzane przez źródła parametryczne stanowiące najczęściej rezystancję lub konduktancję, a w ogólnym przypadku stanowiące elementy immitancyjne (elementy impedancyjne lub admitancyjne).

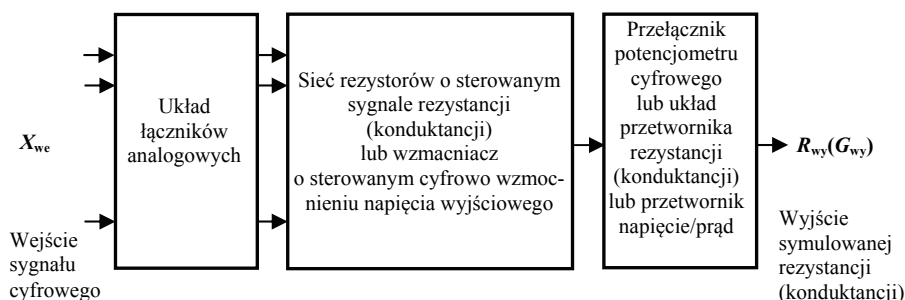
Na rys. 2.1 przedstawiono schemat blokowy przetwornika cyfrowo-analogowego [65] o sygnale wejściowym cyfrowym X_{we} i sygnale wyjściowym analogowym Y_{wy} napięciowym lub prądowym.



Rys. 2.1. Schemat blokowy przetwornika cyfrowo-analogowego o sygnale wyjściowym napięciowym lub prądowym

Wejściowy sygnał cyfrowy X_{we} steruje stanami załączeń układu łączników analogowych. Łączniki te przełączają sieć: rezystorów precyzyjnych, lub dzielników napięcia, lub źródeł prądowych, lub dzielników prądu. Wejściowy sygnał cyfrowy może też odpowiednio pobudzać układ sterowania cyfrowego modulacji ze sterowanym współczynnikiem wypełnienia ciągu impulsów. Sieć wyżej wymieniona, lub układ modulacji, współpracuje ze źródłami analogowego sygnału odniesienia oraz układem wzmacniacza wyjściowego, który formuje analogowy sygnał wyjściowy Y_{wy} odpowiednio odwzorowujący wartość wejściowego sygnału cyfrowego. Układ wzmacniacza wyjściowego może zawierać przełączaną sygnałem cyfrowym sieć rezystorów zarówno w obwodzie wejściowym wzmacniacza lub w obwodzie ujemnego sprzężenia zwrotnego tego wzmacniacza.

Na rys. 2.2 zaprezentowano schemat blokowy przetwornika cyfrowo-analogowego [63] o sygnale wyjściowym parametrycznym o charakterze rezystancyjnym lub konduktancyjnym.



Rys. 2.2. Schemat blokowy symulatora rezystancji lub konduktancji

Wejściowy sygnał cyfrowy X_{we} steruje stanami załączeń układu łączników w sieci dokładnych rezystorów i realizuje następujące funkcje:

- zadawania wartości rezystancji lub konduktancji na dwu nieobciążonych zaciskach wyjściowych, lub zadawania wartości rezystancji pomiędzy trzema zaciskami potencjometru,
- zadawania wartości rezystancji odpowiednio wzmocnionej lub tłumionej przez wyjściowy układ przetwornika i symulowania jej na dwu zaciskach wyjściowych symulatora albo
- sterowania cyfrowego współczynnikiem wzmocnienia prądu proporcjonalnego do napięcia na wyjściu symulatora i wymuszania wartości prądu na jego dwu zaciskach wyjściowych, symulując dzięki temu rezystancję na tych zaciskach.

W grupie symulatorów są używane znane z elektrotechniki teoretycznej [24, 120] proste, jednowzmacniaczowe konwertery ujemno-impedancyjne oznaczane symbolem NIC [124] (*Negative Impedance Converter*). Jako symulator można stosować żyrator stanowiący inwerter dodatnio-impedancyjny – PIV (*Positive Impedance Inverter*) [24]. W realizacji elektronicznej [120, 124] jest to układ z dwoma wzmacniaczami.

Potencjometry cyfrowe zostały opisane w dalszych rozdziałach.

3. Sygnały analogowe wyjściowe i napięcia odniesienia

3.1. Wprowadzenie

Urządzenia elektroniczne pomiarowe, testujące i automatyki zawierają przetworniki cyfrowo-analogowe służące do wytwarzania ciągłych sygnałów analogowych. Ciągłe sygnały analogowe są nośnikami informacji niezbędnych do odpowiedniego wykorzystania w celu realizowania funkcji danego urządzenia.

Ciągły sygnał analogowy [56] zawiera dwa elementy: nośnik sygnału i parametr informacji. W układach elektronicznych nośnik sygnału stanowi wielkość elektryczną, zazwyczaj taką, jak prąd, napięcie, rezystancja czy konduktancja. Parametrem informacji jest w odpowiedniej umownej skali wartość nośnika sygnału, a więc wartość napięcia, wartość prądu, wartość rezystancji czy wartość konduktancji. Parametr informacji nazywany jest krótko sygnałem. Sygnał odwzorowuje wartość wielkości fizycznej, która powinna być symulowana przez urządzenie pomiarowe, testujące, lub automatyki, celem zrealizowania funkcji zadanej danemu urządzeniu.

Sygnał analogowy Y_a jest związany funkcją ciągłą jednoznacznie z wartością wielkości fizycznej mierzonej F_M , którą odwzorowuje według wzoru:

$$Y_a = f(F_M), \quad (3.1)$$

zależność ta jest zwana funkcją przetwarzania wartości wielkości fizycznej na sygnał. Funkcja przetwarzania może być liniowa:

$$Y_a = k F_M, \quad (3.2)$$

wówczas o sygnale Y_a mówimy, że jest to sygnał zerowy. Funkcja przetwarzania może być liniowa z przesunięciem początku:

$$Y_a = k F_M + Y_0, \quad (3.3)$$

wówczas o sygnale Y_a mówimy, że jest to sygnał niezerowy.

Funkcja przetwarzania bywa nieliniowa, np. logarytmiczna, funkcja wielomianu, funkcja pierwiastka z przesunięciem zera, funkcja kwadratu z przesunięciem zera. Takie funkcje [53, 64, 135] są stosowane celem odpowiedniej linearyzacji charakterystyk czujników i przetworników pomiarowych.

Sygnały analogowe, stanowiące zazwyczaj małe napięcia lub małe prądy, nazywane są sygnałami niestandardowymi wytwarzanymi przeważnie przez różne czujniki pomiarowe zwane czujnikami generacyjnymi. Sygnały takie powinny być wytwarzane przez przetworniki cyfrowo-analogowe w testujących urządzeniach elektronicznych w celu symulacji odpowiednich generacyjnych czujników pomiarowych.

Inne sygnały analogowe, stanowiące wielkości elektryczne – rezystancje lub konduktancje, są elektrycznymi wielkościami parametrycznymi wytwarzanymi przez czujniki pomiarowe zwane parametrycznymi. Sygnały takie, stanowiące wielkości parametryczne, powinny być wytwarzane przez przetworniki cyfrowo-analogowe w testujących urządzeniach elektronicznych w celu symulacji odpowiednich parametrycznych czujników pomiarowych.

Elektrycznymi sygnałami analogowymi mogą być sygnały prądowe standardowe lub sygnały napięciowe standardowe, których wartości są wytwarzane przez przetworniki cyfrowo-analogowe, a które stanowią wymuszenia wysyłane przez dane urządzenie testujące. Jeżeli te sygnały prądowe lub napięciowe spełniają odpowiednie standardy, to mówimy o sygnałach standardowych.

Niektóre układy przetworników cyfrowo-analogowych wymagają, do realizacji swoich funkcji wzorcowych, sygnałów napięciowych zwanych napięciami odniesienia. Napięcia odniesienia powinny się charakteryzować dużą stałością w czasie i pomijalnymi wpływami czynników otoczenia, takimi jak zmiany temperatury otoczenia i zmiany napięć zasilających.

Sygnały analogowe bardzo często są przesyłane liniami łączącymi urządzenia w celu dokonania wymiany informacji.

Źródła sygnałów analogowych i odbiorniki tych sygnałów powinny spełniać odpowiednie wymagania, aby ograniczyć wpływ właściwości linii przesyłowej na wartość sygnału w celu zminimalizowania błędów odczytu przesyłanej informacji.

Przy przesyłaniu sygnału na duże odległości, przy których wartość rezystancji linii przesyłowej przyjmuje porównywalne wartości w stosunku do rezystancji wejściowych odbiorników, stosuje się sygnały prądowe. W tym przypadku wymaga się, aby źródło sygnału miało właściwości źródła zbliżone do idealnego źródła prądowego. Przy przesyłaniu sygnału na małe odległości, przy których rezystancja linii ma wartość pomijalną w porównaniu do wartości rezystancji wejściowych odbiorników, stosuje się sygnały napięciowe. W tym przypadku wymaga się, aby źródło sygnału miało właściwości zbliżone do idealnego źródła napięcia.

3.2. Sygnały wybranych czujników generacyjnych

3.2.1. Odmiany czujników generacyjnych

Istnieje dużo odmian pomiarowych czujników generacyjnych. W literaturze [91] jako najważniejsze z nich wymieniane są:

- czujniki dynamiczne, których działanie oparte jest na zjawisku indukcji elektromagnetycznej, stosowane do pomiarów prędkości i przyspieszenia,
- czujniki termoelektryczne, których działanie oparte jest na zjawisku powstawania siły elektromotorycznej (EMF) na spoinie dwóch metali, stosowane do pomiarów temperatury,
- czujniki piezoelektryczne, których działanie jest oparte na zjawisku piezoelektrycznym występującym w kryształach, stosowane do pomiarów wielkości mechanicznych,
- czujniki elektrochemiczne tworzące ogniwa specjalne, których działanie oparte jest na zjawisku powstawania siły elektromotorycznej (EMF) na elektrodach, stosowane do pomiaru stężeń elektrolitów,
- czujniki fotoelektryczne, w których pod działaniem promieniowania wymuszany jest prąd elektryczny, stosowane do pomiarów parametrów promieniowania.

Z wymienionych wyżej, jedynie czujniki termoelektryczne są produkowane i powszechnie stosowane jako osobne elementy, których spoina pomiarowa umieszczana jest w miejscu pomiaru temperatury i które są łączone przewodami kompensacyjnymi do układów pomiarowych i układów automatyki.

Pozostałe wymienione czujniki generacyjne są z reguły stosowane ze specjalizowanymi układami elektronicznymi zwanymi przetwornikami pomiarowymi. Przetworniki te mogą wytwarzać na swoich wyjściach standardowe sygnały analogowe prądowe lub napięciowe odpowiednie do mierzonych wielkości wejściowych.

Należy zauważyć, że obecnie są rozpowszechniane elektroniczne czujniki temperatury [138] oraz elektroniczne czujniki innych wielkości nieelektrycznych [143], które tworzą jeden element konstrukcyjny stanowiący zestaw czujnika i przetwornika pomiarowego, wytwarzający sygnał wyjściowy szeregowy cyfrowy. Elektroniczne czujniki pomiarowe stosujące szeregowy interfejsy pomiarowe będą częściowo wypierać klasyczne rozwiązania układów pomiarowych z czujnikami generacyjnymi, szczególnie tam, gdzie górna temperatura pracy czujnika nie przekracza 125 °C. Przy wyższych temperaturach praca elektronicznego przetwornika pomiarowego wykonanego w krzemie w technologii monolitycznej jest nieefektywna.

Warto zauważyć, że generacyjne czujniki termoelektryczne mogą pracować w dopuszczalnych trwale następujących temperaturach [69, 133, 138]:

- +400 °C czujnik typu T miedź – miedź nikiel (miedź – konstantan),
- +700 °C czujnik typu J żelazo – miedź nikiel (żelazo – konstantan),
- +700 °C czujnik typu E nikiel chrom – miedź nikiel,
- +1000 °C czujnik typu K nikiel chrom – nikiel aluminium,
- +1200 °C czujnik typu S platyna rod – platyna,
- +1300 °C czujnik typu R platyna rod – platyna,
- +1600 °C czujnik typu B platyna rod – platyna rod,
- +2300 °C czujnik typu C wolframowo-renowy (W5%Re – W26%Re).

Wynika z tego, że w bardzo wielu zastosowaniach przemysłowych, czujniki generacyjne termoelektryczne nie mogą być zastąpione czujnikami elektronicznymi, które mają ograniczoną temperaturę pracy do niewiele ponad 100 °C.

Niżej zostaną opisane właściwości wyżej wymienionych typów czujników generacyjnych termoelektrycznych. Dla czujnika generacyjnego termoelektrycznego stosowana jest [135] krótka nazwa termoelement i ta nazwa będzie stosowana w dalszym tekście.

3.2.2. Schemat ideowy symulowanego czujnika termoelementu

Wadą termoelementu jest to, że napięcie generowane (EMF) przez czujnik U_M jest nieliniową funkcją dwu temperatur – temperatury mierzonej przez złącze termoelementu t_M oraz temperatury t_P zimnych końców termoelementu, zwanej temperaturą porównawczą termoelementu według równania:

$$U_M = f(t_M, t_P). \quad (3.1)$$

Temperatura porównawcza przy symulowaniu termoelementu jest temperaturą zacisków, do których dołączane są przewody stanowiące zimne końce tego termoelementu. Jest to więc temperatura otoczenia w miejscu dokonywanej symulacji. Tak więc, przy symulacji temperatury mierzonej t_M konieczna jest znajomość dokładnej wartości t_P temperatury otoczenia w miejscu symulacji.

Zmiany temperatury otoczenia następują w wąskich granicach np. od 0 °C do 40 °C, w literaturze [40, 138] sugerowane jest, że charakterystyka termoelementu w tym zakresie ma praktycznie stałą stromość k_{0te} [$\mu V/^\circ C$], którą nazwiemy czułością

początkową. Przy założeniu stałej czułości początkowej w okolicy 0 °C, zależność (3.1) zastępowana jest równaniem:

$$U_M = f(t_M, t_0) - k_{0te}(t_P - t_0), \quad (3.2)$$

gdzie: t_0 – temperatura odniesienia;

$U_M = f(t_M, t_0)$ – charakterystyka termoelementu dla temperatury odniesienia t_0 .

Powszechnie przyjęto w normach międzynarodowych [135], że temperatura odniesienia to $t_0 = 0$ °C. Wówczas równanie (3.2) przyjmuje postać:

$$U_M = f(t_M, 0) - k_{0te}t_P. \quad (3.3)$$

Charakterystyki zwane termometrycznymi różnych termoelementów $f(t_M, 0)$ zazwyczaj podawane są w postaci tabel zawierających wartości napięć źródłowych U_M odpowiadające wartościom temperatury t_M w szerokim zakresie jej zmian, przy założeniu stałej i dokładnej wartości temperatury odniesienia $t_0 = 0$ °C. Charakterystyki termometryczne termoelementów są też podawane jako aproksymacje wielomianami, odpowiednio wysokiego stopnia n , zapewniające odpowiednio mały błąd aproksymacji.

Czułość początkową termoelementu k_{0te} dla temperatury równej $t_P = 0$ °C, określa pochodna według wzoru:

$$k_{0te} = \frac{d\{f(t_P, 0)\}}{dt_P}. \quad (3.4)$$

Szczegółowa analiza charakterystyk termometrycznych różnych typów termoelementów, w obszarze spodziewanych zmian temperatury porównawczej t_P od 0 °C do 40 °C wykazuje, że występującą we wzorze (3.3) czułość początkową k_{0te} charakteryzują dość duże zmiany wartości. Dla termoelementów typu J i K zmiany są najmniejsze, ale wartość ich dochodzi do 1,5 %, a dla termoelementów typu R i S wartość zmian czułości początkowej dochodzi do 7 %.

W związku z tym, aby uwzględnić nieliniowość charakterystyki termoelektrycznej na skutek zmian temperatury porównawczej t_P , to równanie (3.3) trzeba zastąpić dokładniejszym:

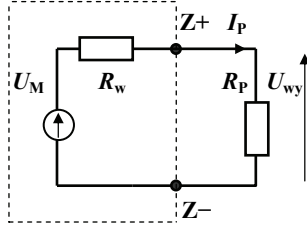
$$U_M = f(t_M, 0) - f_b(t_P, 0), \quad (3.5)$$

gdzie: funkcja $f_b(t_P, 0)$ stanowi analityczny zapis charakterystyki termometrycznej danego termoelementu w wąskim zakresie zmian temperatury porównawczej t_P , np. od 0 °C do 40 °C. Przy projektowaniu symulatorów termoelementów, służących do sprawdzania dokładności układów pomiarowych do termoelementów, uwzględnienie opisanej nieliniowości jest konieczne.

Schemat zastępczy termoelementu podaje rys. 3.1. Obwód termoelementu jest obciążony rezystancją wejściową R_P układu pomiarowego.

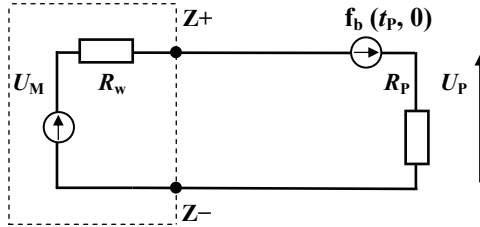
Zaciski Z+ oraz Z- to zaciski, do których dołącza się zimne końce termoelementu bezpośrednio lub pośrednio poprzez dwa przewody łączące zwane przewodami kompensacyjnymi. Przewody kompensacyjne wykonywane są z tych samych metali, z których wykonany jest termoelement, lub z odpowiednich innych tańszych metali, dla których charakterystyka termometryczna jest bardzo zbliżona do charak-

terystyki termoelementu oryginalnego w zakresie węższych zmian temperatury (zazwyczaj od 0 °C do 200 °C). Zaciski Z+ oraz Z- mają temperaturę porównawczą t_p występującą we wzorze (3.5) na napięcie generowane przez termoelement. Przy dokładnej symulacji termoelementu temperatura t_p powinna być dokładnie znana.



Rys. 3.1. Schemat zastępczy termoelementu obciążonego rezystancją R_P układu pomiarowego

Warto zauważyć, że układ pomiarowy mierzący napięcie U_{wy} ma, albo stabilizowaną o wartości $t_p = 0$ °C temperaturę zacisków Z+ i Z- (co stosowano w przeszłości), lub zawiera wewnętrzny układ elektroniczny mierzący temperaturę t_p i kompensujący praktycznie do wartości zerowej wpływ zmian temperatury porównawczej t_p , jeżeli jest ona różna od wartości 0 °C. Nietrudno zauważyć, że prawidłowy układ kompensacyjny powinien wprowadzić szeregowo w obwód pomiarowy dodatnie napięcie kompensacyjne o wartości $+f_b(t_p, 0)$, co pokazano na rys. 3.2.



Rys. 3.2. Schemat zastępczy termoelementu obciążonego układem pomiarowym zawierającym kompensację temperatury zimnych końców

Jeżeli pominiemy spadek napięcia na rezystancji R_w , to wartość napięcia U_P jest równa:

$$U_P = U_M + f_b(t_p, 0), \quad (3.6)$$

to z równań (3.5) i (3.6) wynika:

$$U_P = f(t_M, 0). \quad (3.7)$$

Oznacza to, że układ pomiarowy z właściwą kompensacją temperatury zimnych końców termoelementu, wyznacza dokładnie charakterystykę napięciowo-temperaturową termoelementu, zawsze określaną zgodnie z normą [135] dla temperatury odniesienia $t_p = 0$ °C.

Symulowanie charakterystyki termoelementu dla współczesnych układów pomiarowych wymaga więc realizowania dokładnej funkcji określonej wzorem (3.5), wymagającej znajomości wartości temperatury porównania t_p , w której znajdują się zaciski oznaczone $Z+$ i $Z-$ na rys. 3.1 i rys. 3.2.

Wartość rezystancji wewnętrznej symulowanego termoelementu R_w zależy głównie od długości przewodów kompensacyjnych, a te produkowane są o różnych przekrojach [133], np. 0,22, 0,75, 1,5 mm². Przy długościach połączeń rzędu kilkadziesiąt metrów zapewnienie rezystancji wewnętrznej o wartości nieprzekraczającej 100 Ω jest możliwe do zrealizowania.

Wartość rezystancji wewnętrznej R_w źródła sygnału napięciowego decyduje o błędzie sygnału napięciowego przekazywanego do układu pomiarowego przy określonej rezystancji wejściowej R_p tego układu. Ze schematu źródła sygnału napięciowego, podanego na rys. 3.1, wynika, że o wartości tego błędu decyduje spadek napięcia na rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału napięciowego wyrazi się wzorem:

$$\delta R_o = \frac{R_w I_p}{U_{Mmax} - U_{Mmin}} = \frac{R_w}{R_p} \frac{U_p}{U_{Mmax} - U_{Mmin}} \quad (3.8)$$

W celu uzyskania odpowiednio małej wartości tego błędu, np. rzędu 0,01 %, to dla układu pomiarowego o wartości rezystancji wejściowej R_p ok. 1 M Ω , należy zapewnić, aby rezystancja wewnętrzna R_w nie była większa od 100 Ω .

3.2.3. Właściwości termoelementów

W celu symulacji schematu zastępczego termoelementu należy zdefiniować następujące parametry:

- temperatura mierzona t_M złącza pomiarowego termoelementu,
- temperatura porównawcza t_p zimnych końców przewodów kompensacyjnych dołączanych do układu pomiarowego w miejscu symulacji,
- aproksymowana charakterystyka termometryczna termoelementu $f_a(t_M, 0)$ dla temperatury odniesienia $t_0 = 0$ °C, dla szerokiego zakresu zmian temperatury t_M ,
- aproksymowana charakterystyka termometryczna termoelementu $f_b(t_p, 0)$ dla temperatury odniesienia $t_0 = 0$ °C, dla małych zmian temperatury (0 °C – 40 °C).

Temperatura mierzona t_M oraz temperatura porównawcza t_p w Europie podawana jest w stopniach Celsjusza. W USA temperatura ta podawana bywa w stopniach Fahrenheita. W niniejszej pracy będzie stosowana skala Celsjusza.

Charakterystyki termometryczne wzorcowe $f(t_M, 0)$ termoelementów bywają podawane tabelarycznie oraz jako aproksymacje wielomianowe dla węższych zakresów zmian temperatury mierzonej, natomiast szerokie zakresy pomiarowe są podawane przez normę [135]. Podział na węższe zakresy zapewnia mniejsze błędy aproksymacji wielomianowej, ale zwiększa znacznie liczbę ewentualnych programów przy projektowaniu układów sterowania symulacji czujników z termoelementami. To było powodem opracowania przez autora i podania w niniejszej pracy, niepublikowanych dotychczas, wielomianowych aproksymacji termoelementów w szerokich zakresach pomiarowych podawanych przez normę [135]. Aproksymacje te zostały zrealizowane w popularnym w Polsce środowisku obliczeniowym MATLAB.

Aproksymacje wielomianowe charakterystyk termometrycznych termoelementów podane niżej dotyczą szerokiego zakresu zmian temperatury t_M podawanych przez normę [135] lub przez producenta [128], przy temperaturze odniesienia $t_0 = 0^\circ\text{C}$. Postać analityczna wielomianu jest następująca:

$$f_a(t_M, 0) = A_0 + A_1(t_M)^1 + A_2(t_M)^2 + A_3(t_M)^3 + \dots + A_{n-1}(t_M)^{n-1} + A_n(t_M)^n. \quad (3.9)$$

gdzie: $A_0, A_1, A_2, A_3, \dots, A_{n-1}, A_n$ – współczynniki wielomianu aproksymacyjnego. Napięcie $f_a(t_M, 0)$ jest podane w μV , a temperatura t_M jest podana w $^\circ\text{C}$.

Przy opracowywanych przez autora aproksymacjach wielomianowych podano błędy aproksymacji. Są to różnice pomiędzy wartościami wzorcowymi charakterystyk podanych tabelarycznie przez normy lub tabele producenta [128, 135], a wartościami wyliczonymi z wielomianu aproksymacyjnego. Największe błędy dodatnie o wartości maksymalnej oznaczono Max, a największe błędy ujemne oznaczono Min. Należy zauważyć, że charakterystyki aproksymacyjne zawierają stałe współczynniki A_0 o wartości różnej od zera, co wynika z błędów aproksymacji. Błędy aproksymacji są znacznie mniejsze od dopuszczalnych przez normę [136] klas tolerancji termoelementów.

Dla termoelementów, które z reguły wykazują nieliniową charakterystykę termometryczną w okolicy temperatury otoczenia od 0°C do 40°C , podano wielomianowe aproksymacje charakterystyki termometrycznej o postaci:

$$f_b(t_p, 0) = B_0 + B_1(t_p)^1 + B_2(t_p)^2 + B_3(t_p)^3 + \dots + B_m(t_p)^m. \quad (3.10)$$

Napięcie $f_b(t_p, 0)$ jest podane w μV , a temperatura t_p jest podana w $^\circ\text{C}$.

Należy zauważyć, że równania (3.9) oraz (3.10) dotyczą tego samego termoelementu, jednak ze względu na znacznie różniące się zakresy zmian temperatury t_M oraz t_p , aproksymacja (3.10) może być znacznie niższego stopnia m niż stopień n aproksymacji według wzoru (3.9).

Charakterystyki termoelementów danego typu, produkowane przez licznych producentów, wykazują odchylenia od charakterystyk wzorcowych. W normie PN-EN 60584-2 [136] wprowadzono pojęcie tolerancji termoelementu. Tolerancją jest określone (wyrażone w stopniach Celsjusza) maksymalne odchylenie od odpowiednich wartości wzorcowych z zależności siły termoelektrycznej w funkcji temperatury podanej w normie PN-EN 60584-1 [135], gdy temperatura odniesienia t_0 wynosi 0°C , a spoina pomiarowa znajduje się w temperaturze mierzonej t_M .

W normie [136] wprowadzono trzy klasy tolerancji termoelementów: klasa 1, klasa 2 oraz klasa 3. Wartość tolerancji jest przypisywana ściśle określonej temperaturze pomiarowej. Dla jednego typu termoelementu, w danej klasie, może nie występować żaden zakres pomiarowy, może występować jeden zakres pomiarowy, a przeważnie występują dwa różne zakresy pomiarowe temperatury.

Norma [135] wymaga, aby przy oznaczaniu termoelementów wykonanych z metali i stopów, elektroda dodatnia była wymieniana w pierwszej kolejności.

3.2.3.1. Termoelement typu R (13 % rod platyna – platyna)

Termoelement typu R składa się z termoelektrody dodatniej ze stopu platyny z 13 % rodu oraz z termoelektrodą ujemną z czystej platyny.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od $-50\text{ }^{\circ}\text{C}$ do $1768\text{ }^{\circ}\text{C}$, przy temperaturze odniesienia $t_0 = 0\text{ }^{\circ}\text{C}$.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= 3,989236 \cdot 10^{-1}, \\ A_1 &= 5,274093, \\ A_2 &= 1,377991 \cdot 10^{-2}, \\ A_3 &= -2,063282 \cdot 10^{-5}, \\ A_4 &= 1,676281 \cdot 10^{-8}, \\ A_5 &= 6,893295 \cdot 10^{-12}, \\ A_6 &= -3,333973 \cdot 10^{-14}, \\ A_7 &= 3,895009 \cdot 10^{-17}, \\ A_8 &= -2,382583 \cdot 10^{-20}, \\ A_9 &= 7,661048 \cdot 10^{-24}, \\ A_{10} &= -1,017307 \cdot 10^{-27}. \end{aligned}$$

W zakresie temperatury od $-50\text{ }^{\circ}\text{C}$ do $1750\text{ }^{\circ}\text{C}$ największe błędy aproksymacji wynoszą: Max = $+0,13\text{ }^{\circ}\text{C}$, Min = $-0,12\text{ }^{\circ}\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od $0\text{ }^{\circ}\text{C}$ do $40\text{ }^{\circ}\text{C}$ opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,1958, \\ B_1 &= 5,335, \\ B_2 &= 1,184 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = $+0,09\text{ }^{\circ}\text{C}$, Min = $-0,10\text{ }^{\circ}\text{C}$.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,04\text{ }^{\circ}\text{C}$.

Pomimo, że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu R zgodnie z normą [136] są produkowane w dwu klasach tolerancji, w klasie 1 oraz w klasie 2.

W klasie 1, w zakresie zmian temperatury od $0\text{ }^{\circ}\text{C}$ do $1100\text{ }^{\circ}\text{C}$, wartość tolerancji wynosi $\pm 1\text{ }^{\circ}\text{C}$. W klasie 1, w zakresie zmian temperatury od $1100\text{ }^{\circ}\text{C}$ do $1600\text{ }^{\circ}\text{C}$, wartość tolerancji jest określona wzorem:

$$\pm [1 + 0,003 \cdot (t_M - 1100)]\text{ }^{\circ}\text{C}. \quad (3.11)$$

W klasie 2, w zakresie zmian temperatury od $0\text{ }^{\circ}\text{C}$ do $600\text{ }^{\circ}\text{C}$, wartość tolerancji wynosi $\pm 1,5\text{ }^{\circ}\text{C}$. W klasie 2, w zakresie zmian temperatury od $600\text{ }^{\circ}\text{C}$ do $1600\text{ }^{\circ}\text{C}$, wartość tolerancji jest określona wzorem:

$$\pm 0,0025 \cdot |t_M|\text{ }^{\circ}\text{C}. \quad (3.12)$$

Dla granicy górnej zakresu $1600\text{ }^{\circ}\text{C}$ wartość tolerancji wynosi $\pm 4\text{ }^{\circ}\text{C}$.

Dla termoelementów typu R nie jest przewidziana klasa 3 tolerancji.

3.2.3.2. Termoelement typu S (10 % rod platyna – platyna)

Termoelement typu S zawiera termoelektrodę dodatnią ze stopu platyny z 10 % rodu oraz termoelektrodę ujemną z czystej platyny.

Charakterystyka termometryczna wzorcowa termoelementu podana jest przez normę [135] w zakresie od $-50\text{ }^{\circ}\text{C}$ do $1768\text{ }^{\circ}\text{C}$ przy temperaturze odniesienia $t_0 = 0\text{ }^{\circ}\text{C}$.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= 2,639891 \cdot 10^{-1}, \\ A_1 &= 5,402263, \\ A_2 &= 1,240857 \cdot 10^{-2}, \\ A_3 &= -2,085964 \cdot 10^{-5}, \\ A_4 &= 2,024454 \cdot 10^{-8}, \\ A_5 &= -2,298550 \cdot 10^{-12}, \\ A_6 &= -1,979864 \cdot 10^{-14}, \\ A_7 &= 2,692920 \cdot 10^{-17}, \\ A_8 &= -1,746804 \cdot 10^{-20}, \\ A_9 &= 5,819993 \cdot 10^{-24}, \\ A_{10} &= -7,928333 \cdot 10^{-28}. \end{aligned}$$

Największe błędy aproksymacji w zakresie zmian temperatury od $-50\text{ }^{\circ}\text{C}$ do $1750\text{ }^{\circ}\text{C}$ wynoszą: Max = $+0,13\text{ }^{\circ}\text{C}$, Min = $-0,14\text{ }^{\circ}\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od $0\text{ }^{\circ}\text{C}$ do $40\text{ }^{\circ}\text{C}$ opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,3497, \\ B_1 &= 5,462, \\ B_2 &= 1,058 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = $+0,07\text{ }^{\circ}\text{C}$, Min = $-0,06\text{ }^{\circ}\text{C}$.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,06\text{ }^{\circ}\text{C}$.

Pomimo, że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu S zgodnie z normą [136] są produkowane w dwu klasach tolerancji, w klasie 1 oraz w klasie 2, dokładnie takich samych jak dla termoelementów typu R opisanych wyżej.

3.2.3.3. Termoelement typu B (30 % rod platyna – 6 % rod platyna)

Termoelement typu B zawiera termoelektrodę dodatnią ze stopu platyny z 30 % rodu oraz termoelektrodę ujemną ze stopu platyny z 6 % rodu.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od $0\text{ }^{\circ}\text{C}$ do $1820\text{ }^{\circ}\text{C}$ przy temperaturze odniesienia $t_0 = 0\text{ }^{\circ}\text{C}$.

Cechą charakterystyczną tego termoelementu jest to, że w zakresie zmian temperatury od $0\text{ }^{\circ}\text{C}$ do $53\text{ }^{\circ}\text{C}$ charakterystyka termometryczna biegnie bardzo pł-

sko w okolicy zerowego napięcia z odchyłkami $\pm 3 \mu\text{V}$. Przy czułości tego termoelementu wynoszącej $7,5 \mu\text{V}/^\circ\text{C}$ przy pomiarze 1800°C , oznacza to, że zmiana temperatury porównawczej t_p od 0°C do 53°C nie wnosi większego błędu niż $\pm 0,4^\circ\text{C}$. Toteż układy pomiarowe temperatury z tym termoelementem zazwyczaj nie zawierają układu kompensacji zmian temperatury zimnych końców.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= -0,088655, \\ A_1 &= -2,452133 \cdot 10^{-1}, \\ A_2 &= 5,900550 \cdot 10^{-3}, \\ A_3 &= -1,574437 \cdot 10^{-6}, \\ A_4 &= 3,630201 \cdot 10^{-9}, \\ A_5 &= -8,187550 \cdot 10^{-12}, \\ A_6 &= 1,089892 \cdot 10^{-14}, \\ A_7 &= -8,970865 \cdot 10^{-18}, \\ A_8 &= 4,485172 \cdot 10^{-21}, \\ A_9 &= -1,251400 \cdot 10^{-24}, \\ A_{10} &= 1,489390 \cdot 10^{-28}. \end{aligned}$$

W zakresie temperatury od 0°C do 1820°C największe błędy aproksymacji wynoszą: $\text{Max} = +0,20^\circ\text{C}$, $\text{Min} = -0,17^\circ\text{C}$.

Przy symulacji termoelementu powinny być uwzględniane dokładne wartości temperatury porównawczej t_p .

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od 0°C do 40°C opisuje wielomian (3.10). Współczynniki wielomianu aproksymacyjnego stopnia trzeciego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,01958, \\ B_1 &= -2,7975 \cdot 10^{-1}, \\ B_2 &= 8,1078 \cdot 10^{-3}, \\ B_3 &= -3,1898 \cdot 10^{-5}. \end{aligned}$$

Błędy aproksymacji powyższego wielomianu zostały wyliczone przy założeniu czułości charakterystyki $2,99 \mu\text{V}/^\circ\text{C}$ dla najniższej temperatury zakresu pomiarowego 600°C . Największe uzyskane błędy aproksymacji wynoszą: $\text{Max} = +0,17^\circ\text{C}$, $\text{Min} = -0,14^\circ\text{C}$.

Termoelementy typu B, zgodnie z normą [136], są produkowane w dwu klasach tolerancji, w klasie 2 oraz w klasie 3. Nie jest przewidziana klasa 1 tolerancji.

W klasie 2 jest jeden zakres pomiaru temperatury od 600°C do 1700°C , dla temperatury 600°C wartość tolerancji wynosi $\pm 1,5^\circ\text{C}$. Dla całego zakresu wartość tolerancji jest określona wzorem:

$$\pm 0,0025 \cdot |t_M|^\circ\text{C}, \quad (3.13)$$

co oznacza dla granicy górnej zakresu 1700°C wartość tolerancji $\pm 4,25^\circ\text{C}$.

W klasie 3 są dwa zakresy pomiaru temperatury. W zakresie zmian temperatury od 600 °C do 800 °C wartość tolerancji wynosi ± 4 °C. W klasie 3, w zakresie zmian temperatury od 800 °C do 1700 °C, wartość tolerancji jest określona wzorem:

$$\pm 0,005 \cdot |t_M| \text{ °C}. \quad (3.14)$$

Dla granicy górnej zakresu 1700 °C wartość tolerancji wynosi $\pm 8,5$ °C.

3.2.3.4. Termoelement typu J (żelazo – miedź nikiel)

Termoelement typu J zawiera termoelektrodę dodatnią z czystego żelaza handlowego oraz termoelektrodę ujemną ze stopu niklu zawierającego od 45 % do 60 % miedzi.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od -210 °C do 1200 °C, przy temperaturze odniesienia $t_0 = 0$ °C. Jednak norma [135] podaje istotną uwagę, że gdy termoelement typu J był użyty powyżej temperatury 760 °C, to jego charakterystyka po obniżeniu temperatury poniżej 760 °C może odbiegać od charakterystyki wzorcowej podanej w tablicy normy [135] w granicach określonych tolerancji. Uwaga ta wymaga, aby przy dokładnych pomiarach, nie przekraczać górnej granicy temperatury o wartości 760 °C. Tak, więc zakres roboczy termoelementu J trzeba przyjąć poniżej 750 °C.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= 3,287076, \\ A_1 &= 50,43877, \\ A_2 &= 2,957021 \cdot 10^{-2}, \\ A_3 &= -8,864106 \cdot 10^{-5}, \\ A_4 &= 1,736632 \cdot 10^{-7}, \\ A_5 &= -2,066330 \cdot 10^{-10}, \\ A_6 &= -2,455461 \cdot 10^{-13}, \\ A_7 &= 1,438080 \cdot 10^{-15}, \\ A_8 &= -2,101187 \cdot 10^{-18}, \\ A_9 &= 1,311985 \cdot 10^{-21}, \\ A_{10} &= -3,037703 \cdot 10^{-25}. \end{aligned}$$

W zakresie temperatury od -210 °C do 750 °C największe błędy aproksymacji wynoszą: Max = $+0,13$ °C, Min = $-0,16$ °C.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od 0 °C do 40 °C opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,2168, \\ B_1 &= 50,480, \\ B_2 &= 2,4755 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = $+0,02$ °C, Min = $-0,02$ °C.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,01$ °C.

Pomimo że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są znacznie mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu J zgodnie z normą [136] są produkowane w dwu klasach tolerancji, w klasie 1 oraz w klasie 2. Nie jest przewidziana klasa 3 dla typu J.

W klasie 1 w zakresie zmian temperatury od $-40\text{ }^{\circ}\text{C}$ do $375\text{ }^{\circ}\text{C}$ wartość tolerancji wynosi $\pm 1,5\text{ }^{\circ}\text{C}$. W klasie 1 w zakresie zmian temperatury od $375\text{ }^{\circ}\text{C}$ do $750\text{ }^{\circ}\text{C}$ wartość tolerancji jest określona wzorem:

$$\pm 0,004 \cdot |t_M| \text{ }^{\circ}\text{C}. \quad (3.15)$$

W klasie 2 w zakresie zmian temperatury od $-40\text{ }^{\circ}\text{C}$ do $333\text{ }^{\circ}\text{C}$ wartość tolerancji wynosi $\pm 2,5\text{ }^{\circ}\text{C}$. W klasie 2 w zakresie zmian temperatury od $333\text{ }^{\circ}\text{C}$ do $750\text{ }^{\circ}\text{C}$ wartość tolerancji jest określona wzorem:

$$\pm 0,0075 \cdot |t_M| \text{ }^{\circ}\text{C}. \quad (3.16)$$

Dla granicy górnej temperatury $750\text{ }^{\circ}\text{C}$ wartość tolerancji wynosi $\pm 5,6\text{ }^{\circ}\text{C}$.

3.2.3.5. Termoelement typu T (miedź – miedź nikiel)

Termoelement typu T zawiera termoelektrodę dodatnią z czystej miedzi handlowej oraz termoelektrodę ujemną ze stopu niklu zawierającego od 45 % do 60 % miedzi.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od $-270\text{ }^{\circ}\text{C}$ do $400\text{ }^{\circ}\text{C}$, przy temperaturze odniesienia $t_0 = 0\text{ }^{\circ}\text{C}$.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= -2,626263, \\ A_1 &= 38,65569, \\ A_2 &= 4,476095 \cdot 10^{-2}, \\ A_3 &= -3,683977 \cdot 10^{-5}, \\ A_4 &= 6,675579 \cdot 10^{-8}, \\ A_5 &= -7,706162 \cdot 10^{-12}, \\ A_6 &= -1,191639 \cdot 10^{-12}, \\ A_7 &= 2,070273 \cdot 10^{-15}, \\ A_8 &= 8,460384 \cdot 10^{-18}, \\ A_9 &= -2,878795 \cdot 10^{-20}, \\ A_{10} &= 2,354940 \cdot 10^{-23}. \end{aligned}$$

W zakresie temperatury od $-270\text{ }^{\circ}\text{C}$ do $400\text{ }^{\circ}\text{C}$ największe błędy aproksymacji wynoszą: Max = $+0,07\text{ }^{\circ}\text{C}$, Min = $-0,05\text{ }^{\circ}\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od $0\text{ }^{\circ}\text{C}$ do $40\text{ }^{\circ}\text{C}$ opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= 0,4895, \\ B_1 &= 38,612, \\ B_2 &= 4,1911 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = +0,02 °C, Min = -0,02 °C.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza 0,013 °C.

Pomimo że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu T zgodnie z normą [136] są produkowane w trzech klasach tolerancji, w klasie 1, w klasie 2 oraz w klasie 3.

W klasie 1 w zakresie zmian temperatury od -40 °C do 125 °C wartość tolerancji wynosi $\pm 0,5$ °C. W klasie 1 w zakresie zmian temperatury od 125 °C do 350 °C wartość tolerancji jest określona wzorem:

$$\pm 0,004 \cdot |t_M| \text{ °C.} \quad (3.17)$$

W klasie 2 w zakresie zmian temperatury od -40 °C do 133 °C wartość tolerancji wynosi ± 1 °C. W klasie 2 w zakresie zmian temperatury od 133 °C do 350 °C wartość tolerancji jest określona wzorem:

$$\pm 0,0075 \cdot |t_M| \text{ °C.} \quad (3.18)$$

W klasie 3 w zakresie zmian temperatury od -67 °C do 40 °C wartość tolerancji wynosi ± 1 °C. W klasie 3 w zakresie zmian temperatury od -200 °C do -67 °C wartość tolerancji jest określona wzorem:

$$\pm 0,015 \cdot |t_M| \text{ °C.} \quad (3.19)$$

Dla granicy dolnej temperatury -200 °C wartość tolerancji wynosi ± 3 °C.

3.2.3.6. Termoelement typu E (nikiel chrom – miedź nikiel)

Termoelement typu E zawiera termoelektrodę dodatnią ze stopu niklu z chromem oraz termoelektrodę ujemną ze stopu miedzi z niklem. W odróżnieniu od innych typów termoelementów nie zostały ustanowione [135] znormalizowane składki stopów termoelektrod.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od -270 °C do 1000 °C, przy temperaturze odniesienia $t_0 = 0$ °C.

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= -7,248842, \\ A_1 &= 58,42068, \\ A_2 &= 5,467980 \cdot 10^{-2}, \\ A_3 &= -6,371192 \cdot 10^{-5}, \\ A_4 &= 6,010659 \cdot 10^{-8}, \\ A_5 &= -1,338191 \cdot 10^{-10}, \\ A_6 &= 3,225163 \cdot 10^{-13}, \\ A_7 &= -5,007729 \cdot 10^{-16}, \\ A_8 &= 4,582606 \cdot 10^{-19}, \\ A_9 &= -2,239628 \cdot 10^{-22}, \\ A_{10} &= 4,466256 \cdot 10^{-26}. \end{aligned}$$

W zakresie temperatury od -270°C do 1000°C największe błędy aproksymacji wynoszą: $\text{Max} = +0,13^{\circ}\text{C}$, $\text{Min} = -0,12^{\circ}\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od 0°C do 40°C opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,14685, \\ B_1 &= 58,656, \\ B_2 &= 4,6154 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: $\text{Max} = +0,01^{\circ}\text{C}$, $\text{Min} = -0,01^{\circ}\text{C}$.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,003^{\circ}\text{C}$.

Pomimo że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są znacznie mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu E zgodnie z normą [136] są produkowane w trzech klasach tolerancji, w klasie 1, w klasie 2 oraz w klasie 3.

W klasie 1 w zakresie zmian temperatury od -40°C do 375°C wartość tolerancji wynosi $\pm 1,5^{\circ}\text{C}$. W klasie 1 w zakresie zmian temperatury od 375°C do 800°C wartość tolerancji jest określona wzorem:

$$\pm 0,004 * |t_M| ^{\circ}\text{C}. \quad (3.20)$$

W klasie 2 w zakresie zmian temperatury od -40°C do 333°C wartość tolerancji wynosi $\pm 2,5^{\circ}\text{C}$. W klasie 2 w zakresie zmian temperatury od 333°C do 900°C wartość tolerancji jest określona wzorem:

$$\pm 0,0075 * |t_M| ^{\circ}\text{C}. \quad (3.21)$$

Dla granicy górnej temperatury 900°C wartość tolerancji wynosi $\pm 6,75^{\circ}\text{C}$.

W klasie 3 w zakresie zmian temperatury od -167°C do 40°C wartość tolerancji wynosi $\pm 2,5^{\circ}\text{C}$. W klasie 3 w zakresie zmian temperatury od -200°C do -167°C wartość tolerancji jest określona wzorem:

$$\pm 0,015 * |t_M| ^{\circ}\text{C}. \quad (3.22)$$

Dla granicy dolnej temperatury -200°C wartość tolerancji wynosi $\pm 3^{\circ}\text{C}$.

3.2.3.7. Termoelement typu K (nikiel chrom – nikiel aluminium)

Termoelement typu K zawiera termoelektrodę dodatnią ze stopu niklu z chromem oraz termoelektrodę ujemną ze stopu niklu z aluminium. Nie zostały ustanowione [135] znormalizowane składy stopów termoelektrod termoelementu typu K.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od -270°C do 1372°C , przy temperaturze odniesienia $t_0 = 0^{\circ}\text{C}$.

Współczynniki wielomianu aproksymacyjnego stopnia dwunastego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= 8,42231159, \\ A_1 &= 39,5645139, \end{aligned}$$

$$\begin{aligned}
A_2 &= 2,38654222 \cdot 10^{-2}, \\
A_3 &= -1,42401109 \cdot 10^{-4}, \\
A_4 &= 1,70015261 \cdot 10^{-7}, \\
A_5 &= 8,91588587 \cdot 10^{-10}, \\
A_6 &= -2,31284828 \cdot 10^{-12}, \\
A_7 &= -1,90790623 \cdot 10^{-15}, \\
A_8 &= 1,47178015 \cdot 10^{-17}, \\
A_9 &= -2,47862713 \cdot 10^{-20}, \\
A_{10} &= 2,05078869 \cdot 10^{-23}, \\
A_{11} &= -8,64895285 \cdot 10^{-27}, \\
A_{12} &= 1,48891692 \cdot 10^{-30}.
\end{aligned}$$

W zakresie temperatury od -270°C do 1200°C największe błędy aproksymacji wynoszą: $\text{Max} = +0,4^\circ\text{C}$, $\text{Min} = -0,4^\circ\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od 0°C do 40°C opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned}
B_0 &= -0,26573, \\
B_1 &= 39,558, \\
B_2 &= 1,8322 \cdot 10^{-2}.
\end{aligned}$$

Największe błędy aproksymacji wynoszą: $\text{Max} = +0,02^\circ\text{C}$, $\text{Min} = -0,01^\circ\text{C}$.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,007^\circ\text{C}$.

Pomimo że aproksymacja jest wielomianem tylko drugiego stopnia ($m = 2$), to błędy aproksymacji funkcji $f_b(t_p, 0)$ są znacznie mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu K zgodnie z normą [136] są produkowane w trzech klasach tolerancji, w klasie 1, w klasie 2 oraz w klasie 3.

W klasie 1 w zakresie zmian temperatury od -40°C do 375°C wartość tolerancji wynosi $\pm 1,5^\circ\text{C}$. W klasie 1 w zakresie zmian temperatury od 375°C do 1000°C wartość tolerancji jest określona wzorem:

$$\pm 0,004 \cdot |t_M|^\circ\text{C}. \quad (3.23)$$

W klasie 2 w zakresie zmian temperatury od -40°C do 333°C wartość tolerancji wynosi $\pm 2,5^\circ\text{C}$. W klasie 2 w zakresie zmian temperatury od 333°C do 1200°C wartość tolerancji jest określona wzorem:

$$\pm 0,0075 \cdot |t_M|^\circ\text{C}. \quad (3.24)$$

Dla granicy górnej temperatury 1200°C wartość tolerancji wynosi $\pm 9^\circ\text{C}$.

W klasie 3 w zakresie zmian temperatury od -167°C do 40°C wartość tolerancji wynosi $\pm 2,5^\circ\text{C}$. W klasie 3 w zakresie zmian temperatury od -200°C do -167°C wartość tolerancji jest określona wzorem:

$$\pm 0,015 \cdot |t_M|^\circ\text{C}. \quad (3.25)$$

Dla granicy dolnej temperatury -200°C wartość tolerancji wynosi $\pm 3^\circ\text{C}$.

3.2.3.8. Termoelement typu N (nikiel chrom krzem – nikiel krzem)

Termoelement typu N zawiera termoelektrodę dodatnią ze stopu niklu z chromem (13,7 % – 14,7 %) i krzemem (1,2 % – 1,6 %) oraz termoelektrodę ujemną ze stopu niklu z krzemem (4,2 % – 4,6 %). Norma [135] zaleca odpowiednio bardzo małe zawartości innych pierwiastków, takich jak żelazo, węgiel, magnez, ale stwierdza, że zgodność składu z podaną specyfikacją nie gwarantuje zgodności charakterystyki termometrycznej z charakterystyką wzorcową.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez normę [135] w zakresie od $-270\text{ }^{\circ}\text{C}$ do $1300\text{ }^{\circ}\text{C}$, przy temperaturze odniesienia $t_0 = 0\text{ }^{\circ}\text{C}$.

Współczynniki wielomianu aproksymacyjnego stopnia dwunastego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= -7,77989936, \\ A_1 &= 26,1588442, \\ A_2 &= 1,77757199 \cdot 10^{-2}, \\ A_3 &= -1,93813427 \cdot 10^{-5}, \\ A_4 &= 1,84053235 \cdot 10^{-7}, \\ A_5 &= -6,12916940 \cdot 10^{-10}, \\ A_6 &= -6,07544959 \cdot 10^{-14}, \\ A_7 &= 4,72043436 \cdot 10^{-15}, \\ A_8 &= -1,25315700 \cdot 10^{-17}, \\ A_9 &= 1,62848614 \cdot 10^{-20}, \\ A_{10} &= -1,18160745 \cdot 10^{-23}, \\ A_{11} &= 4,58971284 \cdot 10^{-27}, \\ A_{12} &= -7,46032748 \cdot 10^{-31}. \end{aligned}$$

W zakresie temperatury od $-270\text{ }^{\circ}\text{C}$ do $1200\text{ }^{\circ}\text{C}$ największe błędy aproksymacji wynoszą: Max = $+0,3\text{ }^{\circ}\text{C}$, Min = $-0,2\text{ }^{\circ}\text{C}$.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od $0\text{ }^{\circ}\text{C}$ do $40\text{ }^{\circ}\text{C}$ opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= 0,14685, \\ B_1 &= 25,892, \\ B_2 &= 1,8089 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = $+0,02\text{ }^{\circ}\text{C}$, Min = $-0,02\text{ }^{\circ}\text{C}$.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza $0,006\text{ }^{\circ}\text{C}$.

Pomimo że aproksymacja jest wielomianem tylko drugiego stopnia, to błędy aproksymacji funkcji $f_b(t_p, 0)$ są znacznie mniejsze niż przy aproksymacji wg (3.9) dotyczącej szerokiego zakresu zmian temperatury t_M .

Termoelementy typu N zgodnie z normą [136] są produkowane w trzech klasach tolerancji, w klasie 1, w klasie 2 oraz klasie 3, dokładnie takich samych jak dla termoelementów typu K opisanych wyżej.

3.2.3.9. Termoelement typu C (wolframo-renowy)

Termoelement typu C zawiera termoelektrodę dodatnią ze stopu wolframu z 5 % re-nu oraz termoelektrodę ujemną ze stopu wolframu z 26 % re-nu.

Charakterystyka termometryczna wzorcowa termoelementu podana jest tabelarycznie przez jednego z producentów [128] w zakresie od 0 °C do 2310 °C, przy temperaturze odniesienia $t_0 = 0$ °C.

Współczynniki wielomianu aproksymacyjnego stopnia dwunastego charakterystyki termometrycznej $f_a(t_M, 0)$, wyrażonej μV według wzoru (3.9), można przyjmować następujące (wyliczone przez autora):

$$\begin{aligned} A_0 &= -0,0106342431, \\ A_1 &= 13,4050051, \\ A_2 &= 1,18975511 \cdot 10^{-2}, \\ A_3 &= -8,00417699 \cdot 10^{-6}, \\ A_4 &= -5,58213667 \cdot 10^{-9}, \\ A_5 &= 2,01901712 \cdot 10^{-11}, \\ A_6 &= -3,03503200 \cdot 10^{-14}, \\ A_7 &= 2,99307848 \cdot 10^{-17}, \\ A_8 &= -2,00038344 \cdot 10^{-20}, \\ A_9 &= 8,93838860 \cdot 10^{-24}, \\ A_{10} &= -2,55702140 \cdot 10^{-27}, \\ A_{11} &= 4,23389712 \cdot 10^{-31}, \\ A_{12} &= -3,08554218 \cdot 10^{-35}. \end{aligned}$$

W zakresie temperatury od 0 °C do 2300 °C największe błędy aproksymacji wynoszą: Max = +0,03 °C, Min = -0,03 °C.

Charakterystykę termometryczną $f_b(t_p, 0)$ wyrażoną w μV w funkcji temperatury porównawczej t_p w zakresie zmian tej temperatury od 0 °C do 40 °C opisuje wielomian (3.10).

Współczynniki wielomianu stopnia drugiego autor poleca następujące:

$$\begin{aligned} B_0 &= -0,18182, \\ B_1 &= 13,393, \\ B_2 &= 1,1515 \cdot 10^{-2}. \end{aligned}$$

Największe błędy aproksymacji wynoszą: Max = +0,03 °C, Min = -0,03 °C.

Błąd aproksymacji dla zerowej wartości temperatury nie przekracza 0,02 °C.

Dla termoelementów typu C producent [128] w zakresie zmian temperatury od 0 °C do 425 °C deklaruje błąd graniczny (wartość tolerancji) $\pm 4,5$ °C. W zakresie zmian temperatury od 425 °C do 2320 °C producent deklaruje błąd graniczny o wartości 1 % mierzonej wartości temperatury. Oznacza to, że przy temperaturze maksymalnej 2300 °C, błąd maksymalny wynosi 23 °C.

Opisany termoelement typu C nie jest objęty normą [135], ale jest oferowany przez znane firmy [40, 128, 133]. Termoelement ten ma liczne zastosowania praktyczne, gdyż umożliwia on pomiary wysokiej temperatury.

Wyznaczania wartości symulowanego napięcia różnych termoelementów należy dokonać według wzoru (3.5), w którym obydwie funkcje nieliniowe zastąpiono aproksymacjami wielomianowymi:

$$U_M = f_a(t_M, 0) - f_b(t_p, 0). \quad (3.26)$$

Wartości liczbowe odpowiadające temperaturze mierzonej t_M oraz temperaturze porównania (zimnych końców) t_p można wyliczać w środowisku obliczeniowym MATLAB lub na arkuszu kalkulacyjnym Excel z programu Microsoft Office.

3.3. Sygnały pomiarowe czujników parametrycznych

3.3.1. Odmiany czujników parametrycznych

Istnieje dużo odmian pomiarowych czujników parametrycznych. W literaturze [91] jako najważniejsze z nich wymieniane są:

- czujniki rezystancyjne zwane tensometrami, w których korzysta się z zależności rezystora włączonego w obwód pomiarowy od jego wymiarów oraz od rezystancji właściwej, stosowane do pomiaru siły, ciśnienia, naprężenia lub innych wielkości mechanicznych z nimi związanymi,
- czujniki rezystancyjne temperatury, w których korzysta się z zależności rezystancji metalu od temperatury, stosowane do pomiaru temperatury, do analizy gazów, do pomiaru prędkości przepływu i innych wielkości,
- czujniki elektrolityczno-rezystancyjne o zmiennej rezystancji elektrolitu zależnej od jego stężenia,
- czujniki jonizacyjne, w których korzysta się ze zmiany rezystancji ośrodka zjonizowanego, stosowane do pomiaru próżni, natężenia promieniowania itp.,
- czujniki fotoelektryczne rezystancyjne, w których wykorzystuje się wpływ energii promienistej na fotorezystor, stosowane do pomiarów parametrów promieniowania,
- czujniki indukcyjne, w których korzysta się ze zmiany indukcyjności własnej lub wzajemnej wskutek zmian w obwodzie magnetycznym cewek, stosowane głównie do pomiaru wymiarów geometrycznych,
- czujniki pojemnościowe, w których korzysta się z zależności kondensatora od jego wymiarów, wzajemnego położenia elektrod, zmiany przenikalności dielektrycznej, stosowane do pomiaru wielkości mechanicznych oraz do pomiaru wilgotności.

Z wymienionych wyżej, jedynie czujniki metalowe rezystancyjne temperatury zostały znormalizowane i są produkowane oraz powszechnie stosowane jako dokładne czujniki temperatury. Stanowią one osobne elementy, które są umieszczane w miejscu pomiaru temperatury i które są odpowiednio łączone do układów pomiarowych i układów automatyki.

O wysokiej jakości czujników rezystancyjnych temperatury świadczy fakt, że jako wzorzec Międzynarodowej Praktycznej Skali Temperatury z 1968 r. (ITS-68) przyjęto rezystor platynowy, umożliwiający w okresach jednego roku pomiary z niepewnością rzędu tysięcznych części stopnia (mK) w skali Kelvina lub Celsjusza [117, 125, 138]. Aktualna norma IEC 60751 [48] podaje charakterystyki termometryczne rezystorów platynowych zgodne z Międzynarodową Skalą Temperatury z 1990 r. (ITS-90). Różnice między skalami temperatur ITS-90 oraz ITS-68 opisuje szczegółowo publikacja [22] Polskiego Komitetu Normalizacji, Miar i Jakości z 1991 r.

Jako charakterystyczny parametr czujników metalowych rezystancyjnych podaje się wartość nominalną rezystancji czujnika w temperaturze 0 °C. Dla czujni-

ków platynowych typowe wartości rezystancji to 100 Ω (Pt 100), 500 Ω (Pt 500) oraz 1000 Ω (Pt 1000). Ale są też czujniki platynowe o innych wartościach rezystancji w temperaturze 0 °C, takich jak 10 Ω oraz 25,5 Ω . Są one przeznaczone do dokładnych pomiarów laboratoryjnych temperatury [117, 122].

Dla czujników niklowych typową wartością nominalną rezystancji są 100 Ω (Ni 100) oraz 1000 Ω (Ni 1000). Szczegółowe wymagania na czujniki niklowe podawały: norma niemiecka DIN 43760 [123, 144] oraz wycofana norma polska PN-M/53852 [117, 134]. Rzadko stosowane są czujniki miedziane, np. o rezystancji 9,035 Ω lub 100 Ω w 0 °C, których charakterystyki temperaturowe podają producenci [122], a także podawała wycofana norma polska [134].

Czujniki rezystancyjne metalowe temperatury charakteryzuje współczynnik względnej zmiany rezystancji w przeliczeniu na 1 °C zmiany temperatury. Współczynnik ten oznaczany jest symbolem α (alfa), jest on wyrażany w %/°C i jest mierzony w okolicy temperatury zera stopni. Największą wartością tego współczynnika ok. +0,6 %/1 °C charakteryzują się czujniki niklowe, znacznie niższą wartością ok. +0,4 %/1 °C charakteryzują się czujniki miedziane i platynowe [31, 47, 138].

Jeszcze większe wartości współczynnika α , ok.+0,8 %/1 °C [31, 138] mają rezystory półprzewodnikowe z krzemu o domieszkowaniu typu „n”, takie jak KTY10 (producent Siemens) oraz KTY84 (producent Philips). Jednak rezystory półprzewodnikowe mają małą dokładność wykonania (kilka %) oraz mają bardzo duże błędy pomiaru temperatury do ± 27 °C w zakresie pracy od -40 °C do +300 °C [138]. Nie są one objęte przepisami normalizacyjnymi jako czujniki temperatury.

Charakterystyki termometryczne rezystancja/temperatura metalowych czujników temperatury są nieliniowe i były aproksymowane wielomianem drugiego stopnia o postaci:

$$R_M = R_0[1 + \alpha(t-t_0) + \beta(t-t_0)^2], \quad (3.27)$$

gdzie: R_0 rezystancja czujnika w temperaturze odniesienia t_0 , α oraz β współczynniki wielomianu drugiego stopnia.

Przyjęcie tak prostej aproksymacji równaniem drugiego stopnia, dla $t_0 = 0$ oraz dla $t > 0$, dawało proste rozwiązanie na wzór charakterystyki odwrotnej temperatura/rezystancja w postaci dodatniego pierwiastka równania kwadratowego (3.27):

$$t_1 = \frac{-\alpha + \sqrt{\alpha^2 + 4\beta(\frac{R_M}{R_0} - 1)}}{2\beta} \quad (3.28)$$

Zapewne stało się to powodem, że aproksymacje charakterystyk wzorcowych rezystancja/temperatura dla dodatniej temperatury dla czujników platynowych zostały przyjęte w normach, jak i przez producentów czujników, jako wielomiany drugiego stopnia [138]. Dla temperatury ujemnej zostały zastosowane aproksymacje czwartego stopnia. Na podstawie tych aproksymacji były formowane i zostały powszechnie przyjęte odpowiednie tabele opisujące charakterystyki wzorcowe.

Należy podać nieco informacji o czujnikach platynowych, wynikających z obowiązujących Polskich Norm. W marcu 2009 r. Polski Komitet Normalizacyjny zdecydował, że Norma Europejska EN 60751:2008 *Industrial platinum resistance*

thermometers and platinum temperature sensors otrzymuje status Polskiej Normy PN-EN 60751:2009. Ponieważ cały tekst, bez żadnych zmian, Międzynarodowej Normy IEC 60751 Edition 2.0 2008-07 został przyjęty przez CENELEC jako Norma Europejska, to obowiązującą w Polsce normą jest tekst w języku angielskim: *International Standard IEC 60751 Edition 2.0 2008-07* [48]. Jest to powodem, że na tę normę [48] są powołania w dalszym tekście niniejszej książki. Podobnie wśród norm niemieckich wprowadzono normę DIN EN 60751:2009-5 [41], która zastąpiła poprzednie siedem wydań tej normy, począwszy od wersji DIN 43760:1954-04, do poprzedniej wersji DIN EN 60751:1996-07.

W normie [48] charakterystyka wzorcowa rezystancja/temperatura jest identyczna jak w poprzednio obowiązującej normie polskiej PN-EN 60751+A2:1997.

Norma [48] IEC 60751 Edition 2.0 2008-07 zastępuje pierwszą edycję publikowaną w 1983 r. z uzupełnieniem 1 z 1986 r. oraz z uzupełnieniem 2 z 1995 r. W obecnej edycji 2.0 wprowadzono uzupełnienie w zakresie klas tolerancji, wprowadzono test akceptacji klasy tolerancji, wprowadzono test histerezy charakterystyki oraz wprowadzono kilka zmian w indywidualnych testach. Anulowane zostały wszystkie załączniki występujące w poprzedniej edycji normy IEC, a więc i te, które występowały w poprzednio obowiązującej polskiej normie.

Obowiązująca norma dotyczy zarówno rezystorów platynowych wykonanych z drutu platynowego oraz z cienkowarstwowej folii platynowej. Norma ta, także dotyczy termometrów rezystancyjnych platynowych zwanych PRT (*platinum resistance thermometer*).

W przypadku rezystorów platynowych charakterystyka rezystancja/temperatura obowiązuje w punktach dołączania tych rezystorów do układu pomiarowego (wyprowadzenia przewodowe rezystorów). W przypadku termometrów rezystancyjnych, ich charakterystyka rezystancja/temperatura obowiązuje między zaciskami termometru dołączanymi do układu pomiarowego (zaciski złącza termometru).

W rozdziale 4.1 normy [48] dla charakterystyki rezystancja/temperatura podane są aproksymacje wielomianowe drugiego stopnia (zakres $0\text{ }^{\circ}\text{C} - 850\text{ }^{\circ}\text{C}$) oraz aproksymacje wielomianowe czwartego stopnia (zakres $-200\text{ }^{\circ}\text{C} - 0\text{ }^{\circ}\text{C}$). Czasami istnieje możliwość stosowania wysokostabilnych w czasie rezystorów platynowych i termometrów platynowych. W normie [48] jest zalecenie, że w przypadku wymagania od charakterystyki błędu niepewności mniejszego od $0,1\text{ }^{\circ}\text{C}$, należy stosować bardziej złożone aproksymacje równań charakterystyki niż podane w normie. Zalecenie to jest realizowane dalej, w niniejszym opracowaniu, przy omawianiu szczegółowych właściwości czujników platynowych termometrów rezystancyjnych.

W rozdziale 4.2 normy [48] zapisano stwierdzenie, że zależność charakterystyki rezystancja/temperatura jest podana w tab. 1 dla rezystora platynowego o nominalnej rezystancji $100\text{ }\Omega$. Dla innych wartości nominalnych rezystancji R_0 , takich jak: $10\text{ }\Omega$, $500\text{ }\Omega$ lub $1000\text{ }\Omega$, wartości podane w tabeli należy mnożyć przez współczynnik $R_0/100\text{ }\Omega$. Tak więc dla czujników Pt 500 oraz Pt 1000 wartości powinny mieć odpowiednio dokładny mnożnik razy 5 oraz razy 10.

Charakterystyki termometrów rezystancyjnych danego typu produkowanych przez licznych producentów wykazują odchylenia od charakterystyk wzorcowych. Norma [48] zawiera pojęcie tolerancji termometru rezystancyjnego. Tolerancja jest

to określone, wyrażone w stopniach Celsjusza, maksymalne odchylenie od odpowiednich wartości wzorcowych z zależności rezystancji od temperatury podanych w normie, lub przez producenta termometru rezystancyjnego. Pojęcie tolerancji norma [48] stosuje do pierwszej kalibracji rezystora, czy termometru rezystancyjnego, przed jego użytkowaniem. Jest to ważne stwierdzenie, gdyż gwałtowne zmiany temperatury czujnika przy jego użytkowaniu, mogą powodować trwałą zmianę jego charakterystyki.

Przy sprawdzaniu urządzeń pomiarowych przeznaczonych do współpracy z czujnikami rezystancyjnymi potrzebne są przetworniki cyfrowo-analogowe w testujących urządzeniach elektronicznych w celu symulacji odpowiednich parametrycznych czujników pomiarowych.

Niżej zostaną omówione właściwości czujników platynowych termometrów rezystancyjnych o charakterystyce wzorcowej według normy [48] oraz czujników niklowych termometrów rezystancyjnych o charakterystyce wzorcowej [123, 144]. Czujniki niklowe podlegały standaryzacji według poprzednich wersji norm niemieckich DIN 43760, także według wycofanej normy polskiej PN-83/M-53852 [134], ale zostały wyłączone z normalizacji [162]. Charakterystyki wzorcowe czujników niklowych są podawane przez producentów tych czujników [34, 123, 144].

3.3.2. Schematy połączeń symulowanego czujnika rezystancyjnego

Zaletą czujnika rezystancyjnego jest to, że rezystancja czujnika parametrycznego R_M jest funkcją tylko jednej temperatury mierzonej t_M przez ten czujnik według równania:

$$R_M = f(t_M). \quad (3.29)$$

W układach pomiarowych temperatury, zazwyczaj formuje się sygnał pomiarowy jako przyrost rezystancji ΔR_M w mierzonej temperaturze t_M od rezystancji R_d czujnika w temperaturze dolnego zakresu pomiarowego t_d według wzoru:

$$\Delta R_M = f(t_M) - f(t_d). \quad (3.30)$$

Często dolnym zakresem pomiarowym jest temperatura $t_d = t_0 = 0^\circ\text{C}$, wówczas przyrost rezystancji liczony jest od wartości nominalnej R_0 czujnika pomiarowego i jest określany wzorem:

$$\Delta R_M = f(t_M) - f(t_0) = R_M - R_0 \quad (3.31)$$

Istnieje bardzo duża różnorodność układów pomiarowych z czujnikami rezystancyjnymi.

Pomiary rezystancji mogą być mostkowe lub napięciowe przy wykorzystaniu źródeł prądów odniesienia. Układy mostkowe charakteryzują zależności często nieliniowe. Czytelnik znajdzie bogatą literaturę o układach mostkowych [117, 156–161].

Niżej zostaną omówione schematy ideowe symulowanego czujnika rezystancyjnego temperatury w trzech typowych układach połączeń do układów pomiarowych.

Przy pomiarach napięciowych wykorzystuje się prądowe źródła odniesienia. Stosując odpowiedni schemat układu z dwoma jednakowymi źródłami odniesienia I_0 , to sygnał napięciowy proporcjonalny do przyrostu rezystancji ΔR_M można uformować według wzoru:

$$\Delta U_M = f(t_M) I_0 - f(t_0) I_0 = R_M I_0 - R_0 I_0 = (R_M - R_0) I_0 \quad (3.32)$$

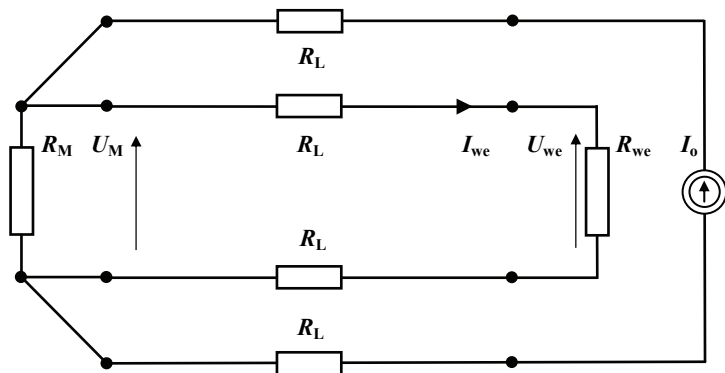
W układach pomiarowych z czujnikami rezystancyjnymi stosuje się następujące układy połączeń czujnika do układu pomiarowego:

- połączenie czteroprzewodowe, zwane też połączeniem Kelvina [129],
- połączenie dwuprzewodowe,
- połączenie trójprowadowe.

Połączenie czteroprzewodowe czujnika rezystancyjnego zapewnia minimalizację wpływu rezystancji własnych przewodów łączących czujnik z układem pomiarowym. Połączenie takie stosuje się dla czujników rezystancyjnych o najlepszych klasach tolerancji, a także dla termometrów rezystancyjnych, wysokostabilnych w czasie, służących do bardzo dokładnych pomiarów laboratoryjnych temperatury.

Współczesne, wysokiej klasy multimetry cyfrowe, takie jak np. typ 8508A Reference Multimeter firmy Fluke Calibration [45] oraz typ 2002 Digital Multimeter firmy Keithley [59] umożliwiają pomiary rezystancji z niedokładnością 7,5 ppm [45] lub 21 ppm [59] wynikającą z błędu jednorocznej niestabilności przyrządu pomiarowego. Można się spodziewać błędu, który nie przekroczy wartości 0,008 °C przy pomiarze multimetrem typu 2002 firmy Keitley, rezystora platynowego Pt 100 w temperaturze 270 °C, pod warunkiem, że multimetr ten w poprzedzającym okresie jednego roku przeszedł procedurę właściwej kalibracji.

Przy tak dokładnych pomiarach temperatury, konieczne jest stosowanie odpowiednio wysokiego stopnia aproksymacji wielomianowej, dla opisu nieliniowej charakterystyki rezystancja/temperatura czujników platynowych. Stopień aproksymacji charakterystyki podany w normie [48] jest wystarczający tylko dla przemysłowych termometrów rezystancyjnych.



Rys. 3.3. Schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu czteroprzewodowym z układem pomiarowym rezystancji

Na rys. 3.3 podano schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu czteroprzewodowym z układem pomiarowym rezystancji. W takich czteroprzewodowych układach pomiarowych jest z reguły stosowane źródło prądu odniesienia I_0 zasilające rezystor czujnika pomiarowego R_M . Wartość prądu pobieranego przez układ pomiarowy I_{we} jest praktycznie pomijalna w stosunku do wartości prądu odniesienia I_0 . Układ pomiarowy mierzy, przy wykorzystaniu dwu osobnych

przewodów, napięcie na rezystorze czujnika pomiarowego, co umożliwia wyliczenie wartości rezystancji R_M . Możliwe jest też wyliczenie wartości temperatury t_M z charakterystyki rezystancja/temperatura czujnika platynowego.

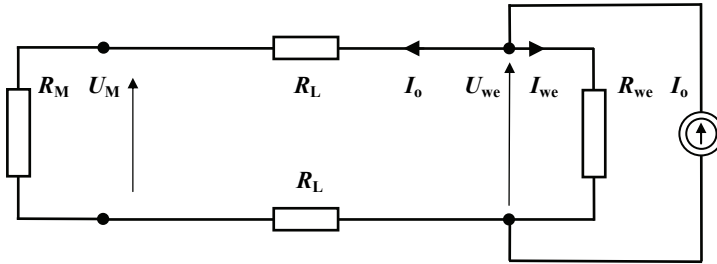
W układzie czteroprzewodowym zbyt mała rezystancja wejściowa R_{we} układu pomiarowego może być powodem błędu wynikającego z wartości sumarycznej rezystancji wewnętrznej zastępczego źródła napięcia $R_M I_o$. Na tą rezystancję wewnętrzną składa się suma $R_M + 2R_L$, gdzie $2R_L$ to suma rezystancji dwu przewodów łączących czujnik z układem pomiarowym napięcia.

Ze schematu podanego na rys. 3.3 wynika, że o wartości tego błędu decyduje spadek napięcia na rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału napięciowego wyrazi się wzorem:

$$\delta R_{wew} = \frac{(R_M + 2R_L) I_{we}}{R_M I_o} = \frac{(R_M + 2R_L)}{R_{we}} \frac{I_{we} R_{we}}{R_M I_o} \approx \frac{(R_M + 2R_L)}{R_{we}} \quad (3.33)$$

W celu uzyskania odpowiednio małej wartości tego błędu, np. rzędu 0,01 %, to dla rezystancji wewnętrznej $R_M + 2R_L$ o wartości ok. 500 Ω , należy zapewnić rezystancję wejściową R_{we} o wartości nie mniejszej niż 5 M Ω .

Na rys. 3.4 podano schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu dwuprzewodowym z układem pomiarowym rezystancji.



Rys. 3.4. Schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu dwuprzewodowym z układem pomiarowym rezystancji

Obecność tylko dwu przewodów powoduje, że prąd odniesienia I_o wytwarza spadki napięcia na dwu rezystancjach $2R_L$ i ta wartość staje się dominującym błędem pomiaru:

$$\delta R_L = \frac{2 R_L I_o}{R_M I_o} = \frac{2 R_L}{R_M} \quad (3.34)$$

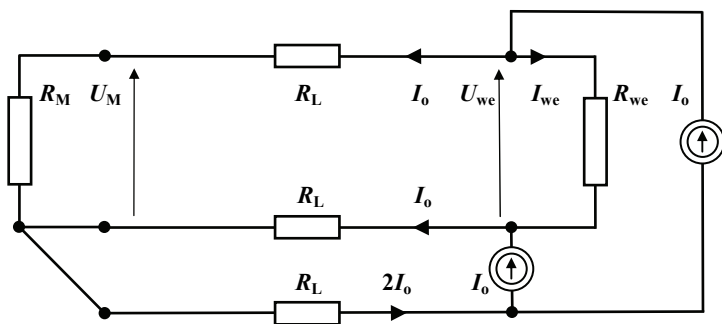
Połączenie dwuprzewodowe stosuje się w układach pomiarowych termometrów rezystancyjnych o małej dokładności, lub gdy połączenia są bardzo krótkie i błąd według wzoru (3.34) ma wartość pomijalną. Przy symulacji rezystancji czujnika o połączeniu dwuprzewodowym przewody łączące powinny mieć możliwie największy przekrój i możliwie minimalną długość. W torze połączeń należy stosować wyłącznie złącza śrubowe (zaciski laboratoryjne). Nie powinno się stosować

złączy stykowych, których rezystancja styków przy wielokrotnym użyciu, na skutek starcia pokryć galwanicznych, może znacznie wzrosnąć.

Przy pomiarach przemysłowych termometrami rezystancyjnymi są często stosowane układy pomiarowe o połączeniu trójprzewodowym. Schematy tych układów są tak budowane, że w dwu przewodach prowadzących napięcie do układu pomiarowego występują dwa praktycznie jednakowe prądy. Prądy te mają przeciwne zwroty przy obiegu oczka obwodu wejściowego pomiaru napięcia. Z tego powodu, spadki napięcia na jednakowych rezystancjach przewodów R_L się od siebie odejmują, praktycznie do zerowej wartości. W układach mostkowych są to dwa jednakowe prądy z dwu gałęzi mostka. W układach z pomiarem napięcia, są to dwa jednakowe prądy odniesienia. Na podkreślenie zasługuje wymaganie, aby obydwa przewody prowadzące napięcie do układu pomiarowego miały dokładnie jednakowe wartości rezystancji R_L .

Istnieje duża różnorodność schematów układów pomiarowych rezystancji o połączeniu trójprzewodowym. Na rys. 3.5 podano przykładowy schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu trójprzewodowym z układem pomiarowym rezystancji.

Na schemacie z rys. 3.5 zastosowano dwa źródła prądowe o tych samych wartościach prądów odniesienia I_o . Należy przyjąć, że rezystancja wejściowa R_{we} jest bardzo duża, to wartość prądu I_{we} układu pomiarowego jest pomijalna w porównaniu do wartości prądów odniesienia I_o . Zwroty prądów w przewodach łączących są jednakowe, od układu pomiarowego do rezystancyjnego czujnika temperatury. Dzięki czemu spadki napięcia na rezystancjach przewodów łączących $R_L I_o$ w oczku obwodu wejściowego odejmują się od siebie do wartości zerowej.



Rys. 3.5. Schemat ideowy symulowanego czujnika rezystancyjnego o połączeniu trójprzewodowym z układem pomiarowym rezystancji ($I_{we} \ll I_o$)

Przy omawianiu schematu układu pomiarowego czujnika rezystancyjnego, trzeba zwrócić uwagę na zjawisko samoistnego nagrzewania się fizycznego czujnika rezystancyjnego od prądu pomiarowego w tym czujniku. Prąd pomiarowy jest konieczny przy każdym pomiarze zarówno mostkowym, jak i przy pomiarze napięciowym przy stosowaniu prądowego źródła odniesienia. Norma [48] nakazuje ograniczenie prądu pomiarowego do wartości, przy której własne nagrzanie czujnika re-

zystancyjnego nie przekroczy jednej czwartej wartości deklarowanej klasy tolerancji danego czujnika.

W układzie elektronicznym symulacji czujnika rezystancyjnego efekty własnego nagrzania czujnika nie występują. Jeżeli producent sprawdzanego układu pomiarowego deklaruje jego współpracę z czujnikami o określonym współczynniku własnego nagrzewania się, wyrażonym w $^{\circ}\text{C}/\text{mW}$, to możliwe jest analityczne obliczenie wzrostu błędu w każdym punkcie sprawdzanej charakterystyki. Omawiany efekt własnego nagrzania się, daje zawsze wzrost rezystancji fizycznego czujnika pomiaru temperatury.

3.3.3. Właściwości termometrów rezystancyjnych

W celu prawidłowej symulacji schematu ideowego termometru rezystancyjnego należy znać następujące parametry:

- temperatura mierzona t_M przez termometr rezystancyjny,
- aproksymowana charakterystyka termometryczna rezystancja/temperatura dla szerokiego zakresu zmian temperatury t_M .

Charakterystyki termometryczne wzorcowe $R_M = f(t_M)$ bywają podawane tabelarycznie oraz jako aproksymacje wielomianowe dla większych zakresów zmian temperatury mierzonej, niż szerokie zakresy pomiarowe podawane przez normę [48]. Aproksymacje te stosują niski stopień aproksymacji wielomianowej, co jest powodem zbyt dużych błędów aproksymacji przy symulacji schematu ideowego termometru rezystancyjnego. Stało się to powodem opracowania przez autora i podania w niniejszej pracy, niepublikowanych dotychczas, wielomianowych aproksymacji charakterystyk wzorcowych obejmujących pełne zakresy pomiarowe termometrów rezystancyjnych platynowych i niklowych dla nominalnej wartości rezystora termometrycznego o wartości $R_0 = 100 \Omega$. Wartość rezystancji jest w nich podawana w $\text{m}\Omega$, a temperatura w $^{\circ}\text{C}$ w Międzynarodowej Skali Temperatury ITS-90. Zgodnie z rozdziałem 4.2 normy [48], dla innych wartości nominalnych rezystancji R_0 takich jak: 10Ω , 500Ω lub 1000Ω , wartości rezystancji charakterystyki wzorcowej należy mnożyć przez współczynnik $R_0/100 \Omega$.

Postać analityczna wielomianu aproksymacyjnego jest następująca:

$$R_M = f_c(t_M) = C_0 + C_1(t_M)^1 + C_2(t_M)^2 + C_3(t_M)^3 + \dots + C_{n-1}(t_M)^{n-1} + C_n(t_M)^n. \quad (3.35)$$

gdzie: od C_0 do C_n to współczynniki wielomianu aproksymacyjnego, rezystancja jest podana w $\text{m}\Omega$, a temperatura w $^{\circ}\text{C}$.

Przy opracowanych przez autora aproksymacjach wielomianowych podano błędy aproksymacji. Są to różnice między wartościami wzorcowymi charakterystyk podanych tabelarycznie przez normę lub tabele producenta [48, 123, 144], a wartościami wyliczonymi z wielomianu aproksymacyjnego. Największe błędy dodatnie o wartości maksymalnej oznaczono Max, a największe błędy ujemne oznaczono Min. Błędy aproksymacji są znacznie mniejsze od dopuszczalnych klas tolerancji termometrów rezystancyjnych.

Norma [48] wprowadza pojęcie tolerancji termometru rezystancyjnego, które wiąże z określonym zakresem pomiaru temperatury. Tolerancja jest to określone, wyrażone w stopniach Celsjusza, maksymalne odchylenie od odpowiednich warto-

ści wzorcowych z zależności rezystancja/temperatura podanych w normie, lub przez producenta termometru rezystancyjnego.

3.3.3.1. Platynowe czujniki rezystancyjne temperatury

Charakterystyka termometryczna wzorcowa rezystancja/temperatura platynowego czujnika rezystancyjnego, o wartości nominalnej rezystancji $R_0 = 100 \Omega$ podana jest tabelarycznie przez normę [48] w zakresie od -200°C do 850°C .

Współczynniki wielomianu aproksymacyjnego stopnia dziesiątego charakterystyki termometrycznej $f_c(t_M)$, wyrażonej $\text{m}\Omega$ według wzoru (3.35), można stosować następujące (wyliczone przez autora):

$$\begin{aligned} C_0 &= 100004,1, \\ C_1 &= 390,7837, \\ C_2 &= -5,971172 \cdot 10^{-2}, \\ C_3 &= 4,113078 \cdot 10^{-5}, \\ C_4 &= -2,613036 \cdot 10^{-7}, \\ C_5 &= 6,647430 \cdot 10^{-10}, \\ C_6 &= -2,670173 \cdot 10^{-13}, \\ C_7 &= -2,091401 \cdot 10^{-15}, \\ C_8 &= 4,518023 \cdot 10^{-18}, \\ C_9 &= -3,756243 \cdot 10^{-21}, \\ C_{10} &= 1,156554 \cdot 10^{-24}. \end{aligned}$$

W zakresie temperatury od -200°C do 850°C największe błędy aproksymacji wynoszą: $\text{Max} = +0,02^\circ\text{C}$, $\text{Min} = -0,013^\circ\text{C}$.

Norma [48] określa osobno klasy tolerancji: dla rezystorów platynowych drutowych nawijanych, dla rezystorów platynowych (cienkowarstwowych) foliowych, dla termometrów z rezystorami platynowymi drutowymi oraz dla termometrów z rezystorami platynowymi foliowymi.

Dla rezystorów platynowych drutowych nawijanych są podane niżej, przypisane przez normę, klasy tolerancji.

Klasa W 0,1 obejmuje zakres pomiarowy od -100°C do $+350^\circ\text{C}$, a tolerancję wyrażoną w $^\circ\text{C}$ opisuje wzór:

$$\pm(0,1 + 0,0017 \cdot |t_M|)^\circ\text{C}. \quad (3.36)$$

Klasa W 0,15 obejmuje zakres pomiarowy od -100°C do $+450^\circ\text{C}$, a tolerancję wyrażoną w $^\circ\text{C}$ opisuje wzór:

$$\pm(0,15 + 0,002 \cdot |t_M|)^\circ\text{C}. \quad (3.37)$$

Klasa W 0,3 obejmuje zakres pomiarowy od -196°C do $+660^\circ\text{C}$, a tolerancję wyrażoną w $^\circ\text{C}$ opisuje wzór:

$$\pm(0,3 + 0,005 \cdot |t_M|)^\circ\text{C}. \quad (3.38)$$

Klasa W 0,6 obejmuje zakres pomiarowy od -196°C do $+660^\circ\text{C}$, a tolerancję wyrażoną w $^\circ\text{C}$ opisuje wzór:

$$\pm(0,6 + 0,01 \cdot |t_M|)^\circ\text{C}. \quad (3.39)$$

Dla rezystorów platynowych foliowych są podane niżej, przypisane przez normę, klasy tolerancji.

Klasa F 0,1 obejmuje zakres pomiarowy od 0 °C do +150 °C, a tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,1 + 0,0017*|t_M|) \text{ °C.} \quad (3.40)$$

Klasa F 0,15 obejmuje zakres pomiarowy od -30 °C do +300 °C, a tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,15 + 0,002*|t_M|) \text{ °C.} \quad (3.41)$$

Klasa F 0,3 obejmuje zakres pomiarowy od -50 °C do +500 °C, a tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,3 + 0,005*|t_M|) \text{ °C.} \quad (3.42)$$

Klasa F 0,6 obejmuje zakres pomiarowy od -50 °C do +600 °C, a tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,6 + 0,01*|t_M|) \text{ °C.} \quad (3.43)$$

Dla termometrów z rezystorami platynowymi niżej podane są, przypisane przez normę, klasy tolerancji.

Klasa AA przy stosowaniu rezystorów platynowych drutowych nawijanych obejmuje zakres pomiarowy od -50 °C do +250 °C, a przy stosowaniu rezystorów platynowych foliowych obejmuje zakres od 0 °C do +150 °C. Dla klasy AA tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,1 + 0,0017*|t_M|) \text{ °C.} \quad (3.44)$$

Klasa A przy stosowaniu rezystorów platynowych drutowych nawijanych obejmuje zakres pomiarowy od -100 °C do +450 °C, a przy stosowaniu rezystorów platynowych foliowych obejmuje zakres od -30 °C do +300 °C. Dla klasy A tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,15 + 0,002*|t_M|) \text{ °C.} \quad (3.45)$$

Klasa B przy stosowaniu rezystorów platynowych drutowych nawijanych obejmuje zakres pomiarowy od -196 °C do +600 °C, a przy stosowaniu rezystorów platynowych foliowych obejmuje zakres od -50 °C do +500 °C. Dla klasy B tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,3 + 0,005*|t_M|) \text{ °C.} \quad (3.46)$$

Klasa C przy stosowaniu rezystorów platynowych drutowych nawijanych obejmuje zakres pomiarowy od -196 °C do +600 °C, a przy stosowaniu rezystorów platynowych foliowych obejmuje zakres od -50 °C do +600 °C. Dla klasy C tolerancję wyrażoną w °C opisuje wzór:

$$\pm(0,6 + 0,01*|t_M|) \text{ °C.} \quad (3.47)$$

Norma [48] stwierdza, że jeżeli dla szczególnego rezystora platynowego lub szczególnego termometru platynowego został wyspecyfikowany węższy zakres

temperaturowy, niż zakresy podane wyżej, to należy ten fakt wyraźnie wskazać i opisać.

3.3.3.2. Nikłowe czujniki rezystancyjne temperatury

Charakterystyka termometryczna wzorcowa rezystancja/temperatura czujnika rezystancyjnego nikłowego, o wartości nominalnej rezystancji $R_0 = 100 \Omega$ podawana jest tabelarycznie przez producentów [123, 144] w zakresie od -60°C do 180°C .

Współczynniki wielomianu aproksymacyjnego stopnia czwartego charakterystyki termometrycznej $f_c(t_M)$, wyrażonej $\text{m}\Omega$ według wzoru (3.35), można stosować następująco:

$$\begin{aligned}C_0 &= 100000, \\C_1 &= 548,500, \\C_2 &= 6,65007 \cdot 10^{-1}, \\C_3 &= -1,26788 \cdot 10^{-7}, \\C_4 &= 2,80553 \cdot 10^{-6}.\end{aligned}$$

W zakresie temperatury od -60°C do 180°C największe błędy aproksymacji wynoszą: $\text{Max} = +0,0002^\circ\text{C}$, $\text{Min} = -0,0001^\circ\text{C}$.

Czujniki nikłowe nie podlegają normalizacji [162] toteż nie mają wyznaczonych klas tolerancji. Dopuszczalne odchyłki charakterystyki wyrażone wartością odchyłki temperatury podają nieliczni producenci tych czujników. Krajowy producent [34] dopuszczalne odchyłki podaje w formie wykresów, które można opisać niżej podanymi wzorami.

Dla zakresu od -60°C do 0°C dopuszczalną odchyłkę temperatury można opisać wzorem:

$$\Delta t = 0,3^\circ\text{C} + 0,017 |t|. \quad (3.48)$$

Dla zakresu od 0°C do 180°C dopuszczalną odchyłkę temperatury można opisać wzorem:

$$\Delta t = 0,3^\circ\text{C} + 0,0076 t. \quad (3.49)$$

Jak widać czujniki nikłowe temperatury mają gorsze dokładności od czujników platynowych oraz znacznie węższy zakres pomiaru temperatury, toteż obecnie ich stosowanie jest raczej rzadkie.

Czytelnikowi należy się wyjaśnienie dlaczego aproksymacje charakterystyk wzorcowych czujnika platynowego i czujnika nikłowego tak znacznie różnią się stopniem wielomianu. Przypomnę, że wzory aproksymacyjne charakterystyk są konieczne dla dokładnego opisu tych rezystorów przy ich symulacji jako czujników temperatury.

Zastanawiający jest fakt, że do opisu rezystora platynowego niezbędna była aproksymacja wielomianem dziesiątego stopnia w celu uzyskania błędu aproksymacji nie większego od $0,02^\circ\text{C}$, co należy uznać za konieczne przy symulacji czujnika klasy AA o tolerancji podanej przez wzór (3.44).

Dla opisu rezystora nikłowego wystarczała aproksymacja czwartego stopnia, przy której błąd aproksymacji nie przekroczył $0,0002^\circ\text{C}$.

Przyczyną powyższego stała się zbyt mała dokładność wyspecyfikowanych przez normę [48] w tab. 1 wartości charakterystyki wzorcowej dla czujnika platy-

nowego. Wartości te są podawane z niedokładnością $\pm 5 \text{ m}\Omega$. Dla temperatury od -1°C do -200°C są to tylko cztery cyfry znaczące, a dla temperatury od 0°C do 850°C , jest to tylko pięć cyfr znaczących. Ze względów formalnych autor był zmuszony dokonać aproksymacji na podstawie kilkudziesięciu, mało dokładnych wartości z tab. 1 normy [48]. Dopiero przy aproksymacji dziesiątego stopnia uzyskano wystarczająco mały błąd aproksymacji.

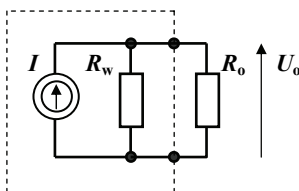
Do opisu rezystora niklowego producenci [123, 144] podali charakterystykę wzorcową z sześcioma i siedzioma cyframi znaczącymi (niedokładność $\pm 0,05 \text{ m}\Omega$) i dlatego aproksymacja wielomianowa czwartego stopnia zalecana wyżej przez autora stała się wystarczająca. Przy takiej aproksymacji błąd aproksymacji jest praktycznie zerowy. Autor uważa za zasadne podawanie sześciocyfrowych wartości współczynników wielomianu aproksymacyjnego.

Publikacje [31, 162] podają dla czujnika niklowego dla zakresu pomiarowego od -60°C do 250°C wielomian aproksymacyjny szóstego stopnia, ale bez członów z trzecią i piątą potęgą temperatury. Współczynniki wielomianu C_0 , C_1 , C_2 , C_4 w zakresie cyfr znaczących są jedno, trzy oraz czterocyfrowe i są zbieżne z wartościami cyfr znaczących aproksymacji zaleconej przez autora w niniejszym rozdziale.

3.4. Sygnały standardowe prądowe

Elektryczne sygnały pomiarowe, zwane ciągłymi sygnałami analogowymi [44], stosowane od dawna w układach pomiarów i automatyki, opisują nieliczne publikacje [49, 50, 56, 64]. Schemat zastępczy źródła sygnału prądowego I obciążonego rezystancją obciążenia R_o podaje rys. 3.6. Wielkościami charakterystycznymi źródła sygnału prądowego są:

- zakres zmian wartości prądu źródła $I_{\min}$, $I_{\max}$,
- największa rezystancja obciążenia źródła $R_{o\max}$,
- rezystancja wewnętrzna źródła R_w .



Rys. 3.6. Schemat zastępczy źródła sygnału prądowego

Wtórny parametrem dla źródła jest dopuszczalne obciążenie napięciowe $U_{o\max}$ źródła prądowego określane według wzoru:

$$U_{o\max} = R_{o\max} I_{\max}. \quad (3.50)$$

Zakresy zmian prądu źródeł sygnałów prądowych wynikają z dokumentów normalizacyjnych. Powszechnie respektowana jest międzynarodowa norma: *IEC 60381-1 Second edition 1982. Analogue signals for process control systems. Part 1. Direct current signals* [49].

W urządzeniach pomiarowych i automatyki przemysłowej spotyka się następujące sygnały analogowe (podkreślono sygnały wynikające z normy międzynarodowej IEC):

- prądowe zerowe jednokierunkowe: 0...20 mA [49],
- prądowe zerowe dwukierunkowe: -20...0...+20 mA,
- prądowe niezerowe: 4...20 mA [49].

Dopuszczalny zakres zmian rezystancji obciążenia R_o źródła sygnału prądowego zawarty jest w przedziale podanym niżej:

$$0 \leq R_o \leq R_{\text{omax}} \quad (3.51)$$

Norma IEC [49] wymaga, aby maksymalna rezystancja obciążenia źródła nie była mniejsza od 300 Ω . Zestawienie przykładowych wartości maksymalnych wartości rezystancji obciążenia dla stosowanego w Polsce sprzętu automatyki od różnych producentów podaje tab. 3.1.

Wartość rezystancji wewnętrznej R_w źródła sygnału prądowego decyduje o błędzie sygnału prądowego przekazywanego do odbiornika przy określonej rezystancji obciążenia. Jedynie przy zerowej wartości rezystancji obciążenia wartość tego błędu jest zerowa. Analizując schemat zastępczy źródła sygnału prądowego (rys. 3.6) można zauważyć, że o wartości tego błędu decyduje prąd w rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału wyrazi się wzorem:

$$\delta R_o = \frac{U_o}{R_w (I_{\text{max}} - I_{\text{min}})} = \frac{R_o}{R_w} \frac{I}{I_{\text{max}} - I_{\text{min}}} \quad (3.52)$$

Dla zapewnienia odpowiednio małej wartości tego błędu, np. rzędu 0,05 %, należy dla średnich wartości rezystancji obciążenia ok. 0,5 k Ω stosować źródła sygnału prądowego o rezystancji wewnętrznej R_w nie mniejszej niż 1 M Ω .

Dla zapewnienia jednakowej wartości prądu w kilku odbiornikach sygnału prądowego, odbiorniki powinny być łączone szeregowo ze źródłem sygnału prądowego.

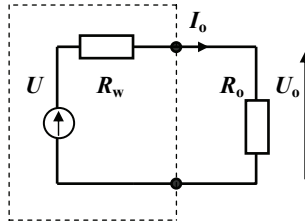
Tab. 3.1. Wartości dopuszczalnych obciążeń źródeł prądowych dla przykładowych urządzeń automatyki przemysłowej

Grupa urządzeń	System Vutronik Wielka Brytania	System Protronik Niemcy	Regulator mikroprocesorowy MRP42C Polska
Firma	Honeywell	Hartman Braun	PIAP Warszawa
Sygnały	4...20 mA	0...20 mA	0...20 mA oraz 4...20 mA
Obciążenie napięciowe źródła U_{omax}	14 V	15 V	10 V
R_{omax}	700 Ω	750 Ω	500 Ω

3.5. Sygnały standardowe napięciowe

Elektryczne sygnały pomiarowe, zwane ciągłymi sygnałami napięciowymi są stosowane od dawna w układach pomiarów i automatyki. Schemat zastępczy źródła sy-

gnału napięciowego U obciążonego rezystancją obciążenia R_o przedstawiony został na rys. 3.7.



Rys. 3.7. Schemat zastępczy źródła sygnału napięciowego

Wielkościami charakterystycznymi źródła sygnału napięciowego są:

- zakres zmian wartości napięcia źródła $U_{\min}$, $U_{\max}$,
- najmniejsza rezystancja obciążenia źródła $R_{\min}$, przy której źródło pracuje prawidłowo,
- rezystancja wewnętrzna źródła R_w .

Wtórny parametrem źródła napięciowego jest dopuszczalna obciążalność prądowa $I_{\max}$ liczona jako iloraz największej wartości napięcia źródłowego i najmniejszej rezystancji obciążenia:

$$I_{\max} = \frac{U_{\max}}{R_{\min}}. \quad (3.53)$$

Zakresy zmian wartości napięcia źródeł sygnałów napięciowych, podobnie jak dla sygnałów prądowych, wynikają z międzynarodowych dokumentów normalizacyjnych. Powszechnie stosowana jest międzynarodowa norma: *IEC 60381-2 First edition 1978. Analogue signals for process control systems. Part 2: Direct voltage signals* [50].

W urządzeniach automatyki przemysłowej spotyka się następujące sygnały analogowe (podkreślono sygnały wynikające z normy IEC [50]):

- napięciowe zerowe jednokierunkowe: $0...5\text{ V}$, $0...10\text{ V}$ [50],
- napięciowe zerowe dwukierunkowe: $-3...0...+3\text{ V}$, $-10...0...+10\text{ V}$ [50],
- napięciowe niezerowe: $1...5\text{ V}$.

Zakres zmian rezystancji obciążenia R_o zawiera się w przedziale od wartości najmniejszej dopuszczalnej do nieskończoności:

$$R_{\min} \leq R_o \leq \infty. \quad (3.54)$$

Dopuszczalna obciążalność prądowa dla źródeł sygnałów napięciowych jest rzędu 5 mA. Wartości rezystancji obciążenia odbiorników są odpowiednio duże, tak że źródło sygnału napięciowego może być obciążane wieloma odbiornikami połączonymi równolegle.

Wartość rezystancji wewnętrznej R_w źródła sygnału napięciowego decyduje o błędzie sygnału napięciowego przekazywanego do odbiornika przy określonej rezystancji obciążenia. Patrząc na schemat zastępczy źródła sygnału napięciowego

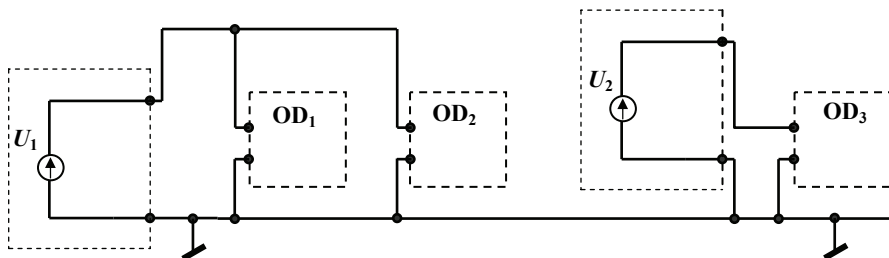
podany na rys. 3.7 można zauważyć, że o wartości tego błędu decyduje spadek napięcia na rezystancji wewnętrznej źródła. Błąd względny odniesiony do zakresu zmian sygnału wyrazi się wzorem:

$$\delta R_o = \frac{R_w I_o}{U_{\max} - U_{\min}} = \frac{R_w}{R_o} \frac{U_o}{U_{\max} - U_{\min}}. \quad (3.55)$$

Dla zapewnienia odpowiednio małej wartości tego błędu, np. rzędu 0,05 %, należy dla typowych rezystancji obciążenia ok. 2 kΩ stosować źródła sygnału napięciowego o rezystancji wewnętrznej R_w nie większej niż 1 Ω.

Norma IEC [50] nie określa minimalnej wartości rezystancji obciążenia źródeł sygnałów napięciowych. Zestawienie przykładowych wartości tej wielkości dla stosowanego w Polsce sprzętu pomiarów i automatyki różnych producentów podane są w tab. 3.2.

Odbiorniki sygnałów napięciowych łączy się równolegle (rys. 3.8), przy czym jeden z przewodów jest wspólny dla wszystkich źródeł sygnałów i odbiorników. Zgodnie z normą IEC [50] punkty obwodów sygnałowych o najniższym potencjale lub o potencjale zero w przypadku sygnałów bipolarnych powinny tworzyć wspólny punkt sygnałów analogowych. Aby spełnić to wymaganie, wspólny przewód dla wszystkich źródeł sygnałów i odbiorników stanowiący wspólny punkt sygnałów analogowych jest łączony tylko jednym połączeniem do punktu (bieguna) zerowego zasilacza o dwu napięciach, dodatnim i ujemnym, lub jest łączony tylko jednym połączeniem do bieguna minus przy stosowaniu zasilacza o pojedynczym dodatnim napięciu. Zasada tylko jednego połączenia wspólnego punktu zasilania dotyczy też połączenia ze wspólnym punktem sygnałów cyfrowych.



Rys. 3.8. Przykładowy układ połączeń odbiorników sygnałów napięciowych OD₁, OD₂, OD₃ w układzie wspólnego punktu sygnałowego

Wspólny punkt sygnałów analogowych ma tylko w przybliżeniu potencjał wspólnego punktu zasilania, a różnice wynikają z niepomijalnych spadków napięcia od prądów zasilania oraz od prądów sygnałów cyfrowych na rezystancjach połączeń do wspólnego punktu zasilania. Z tego powodu w układach pomiarowych, przewody wspólnego punktu sygnałowego są prowadzone osobno od przewodów wspólnego punktu zasilania i przewodów wspólnego punktu sygnałów cyfrowych, tak aby nie wprowadzić błędów od spadków napięć na rezystancjach połączeń wynikających z dużych wartości prądów zasilania i prądów sygnałów cyfrowych. Miejsce tylko jednego połączenia wspólnego punktu sygnałów analogowych i wspólnego punktu

zasilania oraz miejsce połączenia wspólnego punktu sygnałów cyfrowych i wspólnego punktu zasilania ustala projektant układu. Robi to tak, aby uniknąć błędów mierzonych lub przetwarzanych sygnałów analogowych napięciowych [129].

Tab. 3.2. Wartości dopuszczalnych obciążeń źródeł sygnałów napięciowych dla przykładowych urządzeń automatyki przemysłowej

Grupa urządzeń	System Contronic	System Teleperm C	Regulator mikroprocesorowy MRP42C
Firma	HB Niemcy	Siemens Niemcy	PIAP Warszawa
Sygnały	-3 V...0...+3 V	0...10 V	-10 V...0...10 V
Obciążenie prądowe źródła I_{omax}	8,5 mA	10 mA	5 mA
Najmniejsza rezystancja obciążenia R_{omin}	353 Ω	1000 Ω	2000 Ω

Należy zwrócić uwagę, że w systemach pomiarowych i automatyki przemysłowej wspólny punkt sygnałów analogowych jest z reguły izolowany od masy (metalowej obudowy) urządzenia oraz izolowany od uziemienia. Z tego też powodu autor nie używa niezręcznej terminologii: „masy układu elektronicznego” ani „ziemi układu elektronicznego” jako synonimów wspólnego punktu sygnałów analogowych układu elektronicznego. Nie używa też terminów „masy zasilania”, ani „ziemi zasilania” jako synonimów wspólnego punktu zasilania, ani też terminów „masy cyfrowej” ani „ziemi cyfrowej” jako synonimów wspólnego punktu sygnałów cyfrowych.

3.6. Stabilizatory scalone jako źródła napięć odniesienia

Opisy źródeł napięć odniesienia znajdują się w publikacjach [25, 26, 58, 64, 67, 68, 89, 137].

Są dwa charakterystyczne rozwiązania napięciowych źródeł odniesienia. Są to układy szeregowych stabilizatorów napięcia (*serial reference*), lub układy stabilizatorów równoległych (*shunt reference*). Stabilizator szeregowy jest czwórnikiem o jednej wspólnej końcówce wejścia i wyjścia. Wejście tego czwórnika jest zasilane, a na wyjściu czwórnika jest napięcie odniesienia. Stabilizator równoległy jest dwójnikiem o charakterystyce idealnego źródła napięcia. Do takiego dwójnika, w najprostszym przypadku, dołącza się szeregowo rezystor ze źródłem napięcia zasilającego, a napięcie odniesienia zbiera się z zacisków tego dwójnika. Często dwójnik stabilizatora równoległego pracuje w układzie wzmacniacza jako napięcie odniesienia, które odpowiednio wzmocnione stanowi napięcie wyjściowe.

Źródła napięć odniesienia dzieli się [26, 89, 137] na dwie charakterystyczne grupy, ze względu na sposób wytwarzania stabilnego temperaturowo napięcia wyjściowego. Jedna grupa to źródła z kompensowanymi temperaturowo diodami Zenera o podpowierzchniowej strukturze (*buried Zener*) oraz druga grupa to źródła z tranzystorami o skompensowanych temperaturowo napięciach baza-emiter (*band-gap*).

Na uwagę zasługują [64] układy scalone źródeł odniesienia LT1021B [71], REF102C [154], AD588B/K [11] oraz LM399A [70]. Należą one do układów stosu-

jących skompensowane temperaturowo diody Zenera o technice wytwarzania, zwanej *buried Zener*, formującej specjalną subwarstwę powierzchniową półprzewodnika, dzięki czemu przebiecie lawinowe występuje głębiej pod tą subwarstwą. Diody typu *buried Zener* odznaczają się znacznie lepszą stabilnością długoterminową w porównaniu ze zwykłymi diodami Zenera.

Charakterystyka wyżej wymienionych układów scalonych jest podana niżej.

Typowe znamionowe napięcia wyjściowe pojedyncze to 5 V, 6,95 V, 7 V, 10 V.

Typowe znamionowe napięcia wyjściowe bipolarne to ± 5 V, oraz ± 10 V.

Tolerancje napięć wyjściowych zawarte są w granicach od 1 % do 0,01 %.

Wartości rezystancji wyjściowych są w przedziale od 50 m Ω do 1,5 Ω .

Typowy współczynnik temperaturowy stabilności napięcia wyjściowego zawarty jest w przedziale od 0,3 ppm/ $^{\circ}$ C do 2,5 ppm/ $^{\circ}$ C, a maksymalny współczynnik temperaturowy zawarty jest w przedziale od 1 ppm/ $^{\circ}$ C do 5 ppm/ $^{\circ}$ C.

Typowy współczynnik napięciowy od zmian napięcia zasilającego zawarty jest w przedziale od 1 ppm/V do 4 ppm/V, a maksymalny współczynnik napięciowy zawarty jest w przedziale od 6 ppm/V do 40 ppm/V.

Typowy zakres zmian napięcia zasilającego dla źródeł o pojedynczym napięciu wyjściowym 5 V, to od 7,2 V do 40 V, dla źródeł o pojedynczym napięciu 7 V, to od 8,5 V do 40 V, a dla źródeł o pojedynczym napięciu 10 V, to od 11,5 V do 40 V.

Typowy zakres zmian napięć zasilających dla źródeł o bipolarnych napięciach wyjściowych ± 5 V, to od $\pm 10,8$ V do ± 18 V, a dla źródeł o bipolarnych napięciach wyjściowych ± 10 V, to od $\pm 13,5$ V do ± 18 V.

Prądy zasilania przy braku obciążenia zawierają się w następujących przedziałach od 0,8–1,5 mA do 9–12 mA.

Omawiane układy scalone źródeł odniesienia charakteryzuje bardzo mały, długoterminowy, nie kumulacyjny dryft napięcia wyjściowego. Dla REF102C [154], po wstępnej stabilizacji obciążenia mocą przez co najmniej 168 h, dryft jest mniejszy od 5 ppm/1000 h. Dla LT1021-B7 [71] jest on mniejszy od 7 ppm w pierwszym tysiącu godzin pracy, dla LM399A [70] jest mniejszy od 8 ppm/1000 h, a dla AD588B/K [11] jest mniejszy od 15 ppm/1000 h. W dalszym okresie pracy dryft ten, w przeliczeniu na 1000 h, jest odwrotnie proporcjonalny do kwadratowego pierwiastka z liczby tysięcy godzin pracy układu.

Ciekawym rozwiązaniem jest układ monolityczny LM399A [70, 129], gdyż zawiera w jednym chipie układ z diodą referencyjną typu *buried Zener* ze wzmacniaczem oraz układ stabilizacji zmian temperatury układu scalonego. Stabilizator temperatury szybko nagrzewa całą płytkę monolityczną układu z diodą referencyjną i utrzymuje w czasie pracy stałą temperaturę, znacznie wyższą (85 $^{\circ}$ C) od temperatury otoczenia. Zapewnia to bardzo małą wartość temperaturowego współczynnika napięcia odniesienia, typowo 0,3 ppm/ $^{\circ}$ C w zakresie temperatury pracy do 85 $^{\circ}$ C. W układzie tym nie wprowadzono wzmocnienia napięcia diody Zenera, aby nie pogarszać stabilności długoterminowej. Napięcie odniesienia jest kompensowane temperaturowo i jest wtórnikowane przez wewnętrzny układ wzmacniacza. Wtórnikowane napięcie wyjściowe ma wartość 6,950 V. W układzie uzyskano znaczne obniżenie wyjściowej rezystancji dynamicznej do około 500 m Ω . Opisane rozwiązanie zapewniło uniezależnienie współczynnika temperaturowego napięcia referencyjnego

w szerokich granicach zmian prądu obciążenia od 0,5 mA do 10 mA w utworzonym równoległym stabilizatorze napięcia jakim jest układ LM399A.

Opisane rozwiązanie charakteryzuje dodatkowy duży pobór mocy niezbędnej do podgrzewania struktury monolitycznej układu do 85 °C. W temperaturze otoczenia –55 °C, granicznej dla wersji przemysłowej układu LM399A, moc niezbędna do utrzymania temperatury stabilizowanej dochodzi prawie do 1 W.

Druga grupa źródeł odniesienia to źródła monolityczne, w których wewnętrzne napięcie odniesienia jest oparte na technice kompensacji napięć baza-emiter tranzystorów, zwanej *band-gap*.

Na uwagę zasługują [64] układy scalone napięć odniesienia LT1389 [72], LT1634 [74], LT1461A [73] oraz LTC6655B [88]. Źródła napięć typu *band-gap* są stosowane, gdy występuje potrzeba dysponowania napięciami odniesienia mniejszymi niż 5 V oraz gdy można tolerować dość duże wartości dryftu długoterminowego napięcia odniesienia.

Napięcia wyjściowe są pojedyncze o możliwym wyborze wartości znamionowej z szeregu: 1,250 V, 2,048 V, 2,500 V, 3,000 V, 3,300 V, 4,096 V i 5,000 V. Tolerancje napięć wyjściowych zawarte są w granicach od 0,025 % do 0,075 %.

Typowe wartości rezystancji wyjściowych mieszczą się w szerokim przedziale od 4 mΩ do 750 mΩ.

Typowy współczynnik temperaturowy stabilności napięcia wyjściowego zawarty jest w przedziale od 1 ppm/°C do 12 ppm/°C, a maksymalny współczynnik temperaturowy zawarty jest w przedziale od 2 ppm/°C do 50 ppm/°C.

Współczynnik napięciowy pochodzący od zmiany napięcia zasilania dla źródła stanowiącego stabilizator szeregowy (LT1461A, LTC6655B) zawarty jest w przedziale od 2 ppm/V do 25 ppm/V.

Zakres zmian napięcia zasilającego dla źródła stanowiącego stabilizator szeregowy (LT1461A, LTC6655B) bywa bardzo różny.

Dla źródeł LTC6655B stanowiących szeregowy stabilizatory o napięciach wyjściowych 1,250 V, 2,048 V, 2,500 V zakres zmian napięcia zasilania jest od 3 V do 13,2 V. Dolny zakres zmian zasilania, dla źródeł o napięciach wyjściowych większych od 3 V, jest o 0,5 V wyższy. Przykładowo, dla 5,000 V jest to zakres zmian od 5,5 V do 13,2 V. Prądy zasilania przy braku obciążenia zawarte są w przedziale od 5 mA do 7 mA.

Dla źródła LT1461A stanowiącego szeregowy stabilizator o napięciu wyjściowym 2,500 V, zakres zmian napięcia zasilania jest zawarty od 4,5 V do 20 V, a dla źródła o napięciu wyjściowym 5,000 V jest to zakres zmian napięcia zasilania zawarty od 7 V do 20 V. Prądy zasilania przy braku obciążenia zawarte są w przedziale od 0,035 mA do 0,070 mA.

Omawiane układy scalone LTC6655B oraz LT1461A charakteryzuje dość duży, długoterminowy, nie kumulacyjny dryft napięcia wyjściowego. Dla tych układów długoterminowy dryft napięcia odniesienia w pierwszym tysiącu godzin (1 kh) wynosi typowo 60 ppm/1000 h, a w dalszym okresie pracy dryft ten, w przeliczeniu na jeden tysiąc godzin, jest odwrotnie proporcjonalny do kwadratowego pierwiastka z liczby tysięcy godzin pracy układu.

Układy scalone LT1389 [72] oraz LT1634A [74] są ciekawymi układami stabilizatorów równoległych i z tego powodu niżej zostały one opisane.

Układ LT1389 ma cztery wersje napięć: 1,250 V, 2,500 V, 4,096 V oraz 5,000 V. Główną zaletą układu LT1389 jest ograniczony do minimum pobór mocy przy braku obciążenia. Prąd zasilania wersji 1,250 V w skrajnych warunkach może wynosić tylko 800 nA. Układ ten zwany przez producenta *nanopower* jest źródłem napięcia odniesienia typu równoległego, szczególnie korzystnym dla urządzeń przenośnych z zasilaniem bateryjnym. Wymieniony typ układu w wersji 1,250 V charakteryzuje się dużą obciążalnością prądową, aż do 20 mA, co nie jest spotykane przy źródłach typu *buried Zener*.

Układ LT1634A zwany przez producenta *micropower*, w różnych wersjach napięciowych (1,250 V, 2,500 V, 4,096 V oraz 5,000 V), jest też źródłem napięcia odniesienia typu równoległego dla urządzeń przenośnych z zasilaniem bateryjnym. Minimalny prąd zasilania w stanie bez obciążenia wersji 1,250 V wynosi 10 μ A, ale jego maksymalna obciążalność prądowa dochodzi do 100 mA. Minimalny prąd zasilania w stanie bez obciążenia wersji 5,000 V wynosi 20 μ A, ale jego maksymalna obciążalność prądowa dochodzi do 30 mA. Niestety, dla układów LT1389 oraz LT1634A producent nie określa długoterminowych dryftów napięcia wyjściowego.

Niżej podano krótki opis wymienionych wcześniej stabilizatorów szeregowych typu *band-gap*.

Układ LT1461A [73] jest stabilizatorem szeregowym typu *band-gap*, który ma pięć wykonan o napięciach nominalnych 2,500 V, 3,000 V, 3,300 V, 4,096 V oraz 5,000 V. Charakteryzuje go bardzo mała rezystancja wyjściowa od 30 m Ω do 200 m Ω oraz duża obciążalność prądowa wyjścia do 50 mA. Współczynnik temperaturowy stabilności napięcia jest bardzo mały i wynosi od 1 ppm/ $^{\circ}$ C do 3 ppm/ $^{\circ}$ C.

Na uwagę zasługuje układ LTC6655B [88]. Jest to szeregowy stabilizator typu *band-gap* wyposażony w dodatkowe wejście logicznego sygnału sterującego realizującego funkcję *shutdown*. Jest to funkcja przełączania układu ze stanu pracy źródła odniesienia w stan odcięcia, w którym wyjście źródła przyjmuje stan wysokiej impedancji, a pobór prądu zasilania staje się mały. Dla układu LTC6655B w stanie odcięcia prąd wyjściowy nie przekracza 20 μ A, a prąd sterujący nie przekracza 20 μ A. Funkcja *shutdown* jest przydatna dla zasilanych bateryjnie układów pomiarowych, a szczególnie dla układów pracujących w krótkich okresach czasu z długimi przerwami.

Układ LTC6655B ma siedem wykonan o napięciach nominalnych 1,250 V, 2,048 V, 2,500 V, 3,000V, 3,300 V, 4,096 V oraz 5,000 V o tolerancji $\pm 0,025$ %. Układ charakteryzuje przy pracy aktywnej mała rezystancja wyjściowa od 4 m Ω do 75 m Ω oraz obciążalność prądowa wyjścia do 5 mA. Współczynnik temperaturowy stabilności napięcia jest mały i wynosi od 1 ppm/ $^{\circ}$ C do 2 ppm/ $^{\circ}$ C.

Wadami wyżej opisanych źródeł typu *band-gap* są nieco gorsze współczynniki temperaturowe napięcia wyjściowego oraz znacznie gorsze wartości dryftów długoterminowych napięcia niż te, które zapewniają źródła typu *buried Zener*.

4. Sygnały i interfejsy cyfrowe przetworników cyfrowo-analogowych

4.1. Mikrosystemy elektroniczne, interfejsy cyfrowe, sygnały cyfrowe i odmiany przetworników cyfrowo-analogowych

Współczesne mikroprocesorowe układy elektroniczne wzajemnie współpracujące ze sobą są nazywane mikrosystemami rozproszonymi [33]. Komunikacja między składnikami mikrosystemu lub między kilkoma mikrosystemami odbywa się za pomocą magistral równoległych, zwanych interfejsami równoległymi, lub za pomocą interfejsów szeregowych. System interfejsu [127] stanowi odpowiedni zbiór elementów mechanicznych, elektrycznych i funkcjonalnych koniecznych w procesie wymiany informacji między składnikami mikrosystemu lub między mikrosystemami. Do takiego zbioru należą kable, złącza, nadajniki i odbiorniki linii oraz funkcje interfejsowe z ich opisem logicznym, nazwami linii sygnałowych, z opisem zależności czasowych oraz z opisem zasad sterowania.

Najważniejszym składnikiem mikrosystemu jest mikrokontroler nadzorujący współpracę wszystkich układów wchodzących w skład mikrosystemu. Mikrokontroler bywa też nazywany elementem sterującym MASTER w danym mikrosystemie, a elementy sterowane komunikujące się z mikrokontrolerem MASTER nazywa się elementami SLAVE.

Element sterujący MASTER wyposażony jest w wewnętrzne układy generowania i czytania sygnałów cyfrowych zwane jego portem zakończonym zaciskami linii wejścia i wyjścia układu MASTER.

Element MASTER może być wyposażony w port równoległy. Port równoległy zawiera grupy po 8 linii, może więc transmitować dane zazwyczaj podzielone na bajty (zawierające słowa cyfrowe ośmiobitowe). Takie połączenie linii portu elementu MASTER z odpowiednimi zaciskami elementów SLAVE stanowi interfejs równoległy mikrosystemu. Przy interfejsie równoległym generowanie lub czytanie sygnału na wszystkich liniach odbywa się synchronicznie w tej samej chwili czasowej. Przy interfejsie równoległym transmitowane słowa cyfrowe danych nie muszą zawierać pełną liczbę bajtów, mogą być krótsze, co zmniejsza zazwyczaj dużą liczbę linii sygnałowych interfejsu równoległego.

Element MASTER często bywa wyposażony w port szeregowy, odpowiednio generujący sygnały wyjściowe do elementów SLAVE oraz czytający sygnały przychodzące z elementów SLAVE. Połączenie odpowiednich linii portu szeregowego elementów MASTER z zaciskami elementów SLAVE stanowi interfejs szeregowy mikrosystemu. W interfejsie szeregowym generowane sygnały oraz czytane sygnały cyfrowe są odpowiednio rozłożone w czasie w słowach cyfrowych podzielonych na kolejne bajty. Czytanie wartości kolejnych bitów sygnału odbywa się w chwilach wyznaczonych przez odpowiedni sygnał taktujący, lub w chwilach ze ściśle określoną częstotliwością po otrzymaniu sygnału rozkazu startu czytania.

Pośród różnych elementów składowych mikrosystemów istotną rolę jako elementy typu SLAVE spełniają przetworniki cyfrowo-analogowe. Łączone są one

z elementem sterującym MASTER za pośrednictwem interfejsów szeregowych lub równoległych przekazujących sygnały cyfrowe. Jest sprawą oczywistą, że element MASTER zawiera odpowiedni program zapewniający obsługę tych interfejsów.

Układy przetworników cyfrowo-analogowych służą do przekształcania sygnału cyfrowego wejściowego na równoważny sygnał analogowy wyjściowy [65].

Sygnał wejściowy przetwornika koduje liczbę N_{we} , a analogowy sygnał wyjściowy przedstawia tę liczbę w postaci analogowej:

$$X_{wy} = N_{we} Q, \quad (4.1)$$

gdzie: Q – kwant analogowego sygnału wyjściowego.

Sygnały cyfrowe na wejściu przetwornika cyfrowo-analogowego przeważnie są sygnałami szeregowymi, a rzadziej równoległymi. Sygnały szeregowy z reguły są w układzie przetwornika przetwarzane na wewnętrzne sygnały równoległe konieczne dla sterowania układem wyjścia analogowego tego przetwornika.

Tak więc, jako sygnały wewnętrzne przetwornika stosuje się sygnały równoległe w różnych odmianach kodu dwójkowego. Równanie opisujące charakterystykę przetwarzania przetwornika musi uwzględniać zastosowany kod sygnału wejściowego. Przykładowe równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu ułamkowego naturalnego dwójkowego zwyczajowo opisywane jest wzorem:

$$X_{wy} = X_{max} (b_{n-1} 2^{-1} + b_{n-2} 2^{-2} + \dots + b_0 2^{-n}), \quad (4.2)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika,

$b_{n-1}, b_{n-2}, \dots, b_0$ – współczynniki dwuwartościowe zwane stanami poszczególnych bitów, które mogą przyjmować tylko dwie wartości 0 lub 1.

Współczynnik b_{n-1} określa stan najbardziej znaczącego bitu (MSB – *most significant bit*), a współczynnik b_0 określa stan najmniej znaczącego bitu (LSB – *least significant bit*). Zestaw wszystkich współczynników od b_{n-1} do b_0 nazywa się krótko bitami danego sygnału cyfrowego. Liczba tych współczynników charakteryzuje rozdzielczość przetwornika i zwana jest liczbą bitów przetwornika (np. rozdzielczość: przetwornik dwunastobitowy). Błąd rozdzielczości przetwornika, to wartość względna najmniej znaczącego bitu LSB odniesiona do pełnego zakresu, $LSB = 2^{-n}$.

Przy formowaniu i przesyłaniu sygnału cyfrowego tworzy się sygnał cyfrowy sterujący noszący nazwę komunikatu lub ramki cyfrowej. Sygnał cyfrowy sterujący, oprócz wartości wszystkich bitów sygnału wejściowego przetwornika zwanych danymi, zawiera bity rozkazów i bity adresów. Cały zestaw przesyłanych bitów danych, rozkazów i adresów stanowi ramkę cyfrową. Ramkę cyfrową dzieli się zazwyczaj na słowa o zawartości 8 bitów, czyli na bajty. Cała ramka cyfrowa może zawierać od jednego do kilku bajtów. W części bajtów zawarte są dane dotyczące wartości sygnału cyfrowego wejściowego, przy czym niektóre bajty zawierają bity rozkazów i adresów.

Przetwornik cyfrowo-analogowy wytwarza sygnał analogowy na podstawie zakodowanej informacji cyfrowej. Danej wartości cyfrowej na wejściu przetwornika jest jednoznacznie przyporządkowana określona wartość sygnału analogowego na wyjściu. Charakterystyka analogowego sygnału wyjściowego, w funkcji zmian wartości sygnału cyfrowego wejściowego, zawiera tylko skwantowane wg wzoru (4.1)

wartości analogowe odpowiadające kolejnym wartościom cyfrowym na wejściu, więc nie jest to charakterystyka ciągła.

Sprawdzając tą charakterystykę statycznie, zadając kolejno wzrastające wartości sygnału cyfrowego zauważymy, że minimalne zmiany wartości sygnału wyjściowego odpowiadają wartości najmniej znaczącego bitu – LSB.

Przy pracy dynamicznej przetwornika cyfrowo-analogowego rzeczywistego mogą wystąpić na jego wyjściu znacznie większe zakłócenia, zwane szpilkowymi [67]. Zakłócenia te dochodzą do wartości najbardziej znaczącego bitu – MSB, a wynika to z opóźnień przełączania kolejnych wartości bitów. Przy takiej pracy dynamicznej przetwornika, w celu uzyskania przebiegów sygnału wyjściowego o charakterze sygnału ciągłego, konieczna jest filtracja sygnału wyjściowego filtrem dolnoprzepustowym.

Sygnały wyjściowe przetworników mogą być napięciowe lub prądowe jednokierunkowe zwane unipolarnymi, lub mogą być napięciowe lub prądowe dwukierunkowe zwane bipolarnymi. Tworzenie sygnału wyjściowego dwukierunkowego wymaga zastosowania odpowiedniego kodowania sygnału cyfrowego wejściowego.

Przetworniki cyfrowo-analogowe, zwane symulatorami impedancji, których wielkością wyjściową jest impedancja mogą teoretycznie formować sygnał zarówno dodatniej jak i ujemnej impedancji. Przy symulowaniu dodatniej impedancji mówimy o inwerterze dodatnio impedancyjnym, a przy symulowaniu ujemnej impedancji mówimy o inwerterze ujemno impedancyjnym [124]. W zastosowaniach praktycznych nie stosuje się układów z wyjściem impedancji o zmienianym znaku z dodatniego na ujemny, ani układów z wyjściem o ujemnej impedancji.

Powszechnie są stosowane przetworniki cyfrowo-analogowe symulujące potencjometry rezystancyjne zwane potencjometrami cyfrowymi o trzech końcówkach wyjścia analogowego. Końcówki wyjścia analogowego są następujące: końcówka początku potencjometru, końcówka suwaka potencjometru i końcówka końca potencjometru. W potencjometrze cyfrowym zadaje się bezpośrednio wartość stosunku rezystancji pomiędzy początkiem i suwakiem do sumarycznej rezystancji potencjometru pomiędzy początkiem i końcem potencjometru.

Są też potencjometry cyfrowe zwane też rezystorami cyfrowymi, tylko o dwu końcówkach wyjścia analogowego, w których zadaje się bezpośrednio wartość jednej rezystancji na wyjściu układu.

4.2. Kody unipolarne i bipolarne sygnału cyfrowego wyjściowego

Sygnały cyfrowe są reprezentowane przez odpowiednie kody cyfrowe, stanowiące uporządkowane zbiory współczynników dwuwartościowych, z których każdy może przyjmować tylko jedną z dwu różnych wartości: zero lub jeden. Współczynniki dwuwartościowe są często zwane stanami logicznymi przypisywanymi poszczególnym bitom w zapisie sygnału wyjściowego układu przetwornika cyfrowo-analogowego.

W fizycznym układzie przetwornika z określonym stanem logicznym na jego wejściu, wiąże się obecność lub nieobecność ustalonego poziomu napięcia najczęściej odniesionego do wspólnego punktu wejścia cyfrowego zwanego w gwarze technicznej „*zerem cyfrowym*” lub „*masą cyfrową*” oraz „*common*” w piśmiennic-

twie angielskim. W przetwornikach cyfrowo-analogowych poziomy napięcie odpowiadające stanom logicznym zero-jedynkowym są zgodne z poziomami logicznymi scalonych układów cyfrowych takimi jak CMOS, TTL, ECL lub LVDS. Należy zauważyć, że inne licznie stosowane w przeszłości standardy poziomów napięć logicznych scalonych układów cyfrowych [121] RLT (logika rezystorowo tranzystorowa), DTL (logika diodowo tranzystorowa), HTL (logika wysokoprogowa), DCTL (logika tranzystorowa o sprzężeniu bezpośrednim), MOS (logika metal-tlenek-półprzewodnik) obecnie nie są praktycznie spotykane w przetwornikach cyfrowo-analogowych.

W przetwornikach cyfrowo-analogowych o wyjściowym sygnale unipolarnym występować mogą następujące kody wejściowego sygnału cyfrowego [65]:

- kod naturalny dwójkowy,
- kod ułamkowy naturalny dwójkowy,
- kod dwójkowo dziesiętny pozycyjny zwany też zapisem dziesiętnym kodowanym dwójkowo w skrócie BCD [67].

Kod, w którym każdej jego pozycji jest przyporządkowana określona waga o podstawie 2 z potęgą od 2^0 do 2^{n-1} , lub od 2^{-1} do 2^{-n} , nazywany jest kodem ważonym. Wartość liczbową zapisaną w tym kodzie jest równa sumie wag na tych wszystkich pozycjach, dla których współczynniki dwuwartościowe przyjmują wartości równe 1.

W systemach mikroprocesorowych jest zazwyczaj stosowany kod naturalny dwójkowy. Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu naturalnego dwójkowego wyrazi się wzorem:

$$X_{wy} = X_{max} 2^{-n} (b_{n-1}2^{n-1} + b_{n-2}2^{n-2} + \dots + b_0 2^0) \quad (4.3)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika,

$b_{n-1}, b_{n-2}, \dots, b_0$ – współczynniki określające stany poszczególnych bitów.

Należy zauważyć, że najmniej znaczący bit LSB jest bitem zerowym o wadze 2^0 , a bit $(n-1)$ jest najbardziej znaczącym bitem MSB o wadze 2^{n-1} , przy czym, gdy liczy się wartość sygnału wyjściowego, to obydwie wagi bitów są dzielone przez wartość liczbową 2^n , zwaną pełnym zakresem przetwarzania FS (*full scale*). Warto zauważyć, że pełny zakres przetwarzania FS = 2^n jest stanem nieosiągalnym dla największej wartości liczby binarnej zawartej w nawiasie we wzorze (4.3), i że pełny zakres przetwarzania jest większy od maksymalnej wartości sygnału o wartość najmniej znaczącego bitu LSB. Maksymalna wartość sygnału cyfrowego odpowiada stanom logicznym o poziomie 1 dla wszystkich bitów wejścia cyfrowego, co występuje, gdy wszystkie współczynniki od b_{n-1} do b_0 przyjmują wartości równe 1.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu ułamkowego naturalnego dwójkowego omówiono wcześniej i opisano wzorem (4.2).

W przetwornikach cyfrowo-analogowych przy analizie względnych zmian sygnału wyjściowego wygodniejsze jest korzystanie z kodu ułamkowego naturalnego liczb dwójkowych. W n-bitowym kodzie ułamkowym naturalnym dwójkowym bit najbardziej znaczący MSB ma wagę $2^{-1} = 0,5$, bit drugi ma wagę 0,25 itd. aż do bitu n, który jest bitem najmniej znaczącym LSB = 2^{-n} . Przy stosowaniu kodu ułamkowego naturalnego liczb dwójkowych, pełny zakres przetwarzania FS ma dokładnie wartość równą 1, przy czym maksymalna osiągalna wartość sygnału jest równa:

$1 - 2^{-n} = 1 - \text{LSB}$. Należy zwrócić uwagę, że w przetwornikach o wysokiej rozdzielczości wartość najmniej znaczącego bitu LSB jest praktycznie pomijalna, więc maksymalna wartość sygnału jest praktycznie równa pełnemu zakresowi przetwarzania FS. Uzasadnia to ogromną wygodę stosowania kodu ułamkowego naturalnego liczb dwójkowych do opisu przetworników cyfrowo-analogowych.

Kodami ważonymi są kody dwójkowo dziesiętne pozycyjne należące do kodów BCD, takie jak stosowany dawniej kod o wagach 2421 (kod Aikena) i popularny kod o wagach 8421 dla ułamkowej liczby dziesiętnej. W zapisie BCD bity pierwszej dekady z wagą 10^{-1} tworzą najbardziej znaczącą cyfrę (MSD – *master significant decade*), a bity ostatniej dekady z wagą 10^{-m} , gdzie m liczba dekad, tworzą najmniej znaczącą cyfrę (LSD – *least significant decade*).

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu dwójkowo dziesiętnego pozycyjnego BCD wyrazi się wzorem:

$$X_{wy} = X_{\max} [10^{-1} N_1 + 10^{-2} N_2 + \dots + 10^{-m} N_m] \quad (4.4)$$

gdzie: m – liczba dekad,

N_1 – cyfra pierwszej dekady o wadze 10^{-1} ,

N_2 – cyfra drugiej dekady o wadze 10^{-2} ,

N_m – cyfra ostatniej dekady o wadze 10^{-m} .

Cyfry poszczególnych dekad dla kodu BCD o wagach 8421 opisać można wzorami:

$$N_1 = a_{13} 2^3 + a_{12} 2^2 + a_{11} 2^1 + a_{10} 2^0 = a_{13} 8 + a_{12} 4 + a_{11} 2 + a_{10} 1 \quad (4.5)$$

gdzie: $a_{13}, a_{12}, a_{11}, a_{10}$ – współczynniki dwuwartościowe stanowiące składowe bity pierwszej dekady tworzące najbardziej znaczącą cyfrę MSD o wadze 10^{-1} ,

$$N_2 = a_{23} 2^3 + a_{22} 2^2 + a_{21} 2^1 + a_{20} 2^0 = a_{23} 8 + a_{22} 4 + a_{21} 2 + a_{20} 1 \quad (4.6)$$

gdzie: $a_{23}, a_{22}, a_{21}, a_{20}$ – współczynniki dwuwartościowe stanowiące składowe bity drugiej dekady tworzące drugą cyfrę o wadze 10^{-2} , i tak dalej aż do

$$N_m = a_{m3} 2^3 + a_{m2} 2^2 + a_{m1} 2^1 + a_{m0} 2^0 = a_{m3} 8 + a_{m2} 4 + a_{m1} 2 + a_{m0} 1 \quad (4.7)$$

gdzie: $a_{m3}, a_{m2}, a_{m1}, a_{m0}$ – współczynniki dwuwartościowe stanowiące składowe bity ostatniej dekady tworzące najmniej znaczącą cyfrę LSD o wadze 10^{-m} .

Podstawową zaletą kodu BCD jest wygoda odczytu liczb dziesiętnych zapisanych w kodzie dwójkowym. Wadą kodu BCD jest to, że wykorzystuje się tylko dziesięć grup stanów bitów (0, 1, 2, 3, 4, 5, 6, 7, 8, 9) dla każdej dekady na szesnaście możliwych tych stanów.

Niekiedy w przetwornikach cyfrowo-analogowych budowanych przy użyciu monolitycznych przełączników prądowych bywa stosowany kod unipolarny komplementarny naturalny dwójkowy lub kod BCD. W kodzie tym wszystkie bity są reprezentowane przez ich uzupełnienia utworzone przez inwersję $0 \rightarrow 1$ i $1 \rightarrow 0$ stanów wszystkich bitów.

Charakterystykę przetwornika cyfrowo-analogowego o sygnale wejściowym w kodzie komplementarnym ułamkowym naturalnym dwójkowym można opisać wzorem:

$$X_{wy} = X_{max} (c_1 2^{-1} + c_2 2^{-2} + \dots + c_n 2^{-n}) \quad (4.8)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika

$c_1, c_2, \dots, c_n$ – negacje współczynników dwuwartościowych określających stany poszczególnych bitów cyfrowego sygnału wejściowego.

Charakterystykę przetwornika o sygnale wejściowym w kodzie komplementarnym ułamkowym BCD opisuje wzór (4.4), ale wzór opisujący cyfrę kolejnej k-tej dekadę w kodzie komplementarnym BCD 8421 ma następującą postać:

$$N_k = c_{k3} 2^3 + c_{k2} 2^2 + c_{k1} 2^1 + c_{k0} 2^0 = c_{k3} 8 + c_{k2} 4 + c_{k1} 2 + c_{k0} 1 \quad (4.9)$$

gdzie: $c_{k3}, c_{k2}, c_{k1}, c_{k0}$ – negacje współczynników dwuwartościowych stanowiących bity k-tej dekadę tworzące cyfrę o wadze 10^{-k} .

Liczby dodatnie i ujemne zapisywane przy użyciu kodów bipolarnych, w procesie przetwarzania przetwornika cyfrowo-analogowego, formują standardowe wartości sygnału analogowego zmieniającego zarówno swój znak jak i wartość. W tym celu kod cyfrowy stosowany przy przetwarzaniu bipolarnych sygnałów analogowych zawiera dodatkowy bit znaku.

Bit znaku oznacza się zazwyczaj symbolem a_0 , a przejmuje on rolę najbardziej znaczącego bitu. Zazwyczaj przyjmuje się, że bit znaku dla wartości liczby N większej od zera przyjmuje wartość $a_0 = 0$, a dla wartości liczby N mniejszej od zera przyjmuje wartość $a_0 = 1$. Jednak są odstępstwa od tej zasady, które opisano dalej.

Przy założeniu, że liczba wszystkich bitów przetwornika łącznie z bitem znaku wynosi n , to najmniej znaczący bit będzie miał oznaczenie $n-1$, tak więc wartość najmniej znaczącego bitu dla przetwornika cyfrowo analogowego stosującego kod bipolarny wyniesie $LSB = 2^{-(n-1)}$.

Dla przetwornika z wyjściem bipolarnym zakres zmian sygnału analogowego zwiększa się dwukrotnie i wynosi w przybliżeniu $2X_{max}$, błąd tego przybliżenia stanowi zazwyczaj wartość $2LSB$ lub LSB , a sygnał wyjściowy zmienia się w przybliżeniu od $-X_{max}$ do $+X_{max}$. Przy omawianiu poszczególnych kodów zapisu bipolarnego zostaną podane dokładne przedziały zmian sygnału wyjściowego przetwornika cyfrowo-analogowego przy danym kodzie zapisu.

Przetworniki cyfrowo-analogowe o wyjściowym sygnale bipolarnym stosują zazwyczaj następujące kody bipolarne wejściowego sygnału cyfrowego:

- kod zapisu znak-moduł (*sign-magnitude*),
- kod przesunięty dwójkowy, zwany też kodem dwójkowym skompensowanym (*offset binary*),
- kod zapisu uzupełnień do 2, zwany też kodem dopełniającym (*two's complement*),
- kod zapisu uzupełnień do 1 (*one's complement*).

Kod zapisu znak-moduł umożliwia najbardziej naturalne przetworzenie liczb dodatnich i ujemnych w przetworniku cyfrowo-analogowym. Moduły tych liczb są identyczne, a rozróżniane są jedynie bitem znaku a_0 , który dla wartości liczby N większej od zera przyjmuje wartość $a_0 = 0$, a dla wartości liczby N mniejszej od zera przyjmuje wartość $a_0 = 1$. Moduły tych liczb mogą być reprezentowane za pomocą np. ułamkowego naturalnego kodu dwójkowego lub ułamkowego kodu BCD o wagach 8421.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu znak-moduł ma następującą postać przy zapisie modułu jako liczby ułamkowej w naturalnym kodzie dwójkowym:

$$X_{wy} = X_{max} (1 - 2 a_0) (a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}) \quad (4.10)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika (FS),

$a_0, a_1, a_2, \dots, a_{n-1}$ – współczynniki dwuwartościowe określające stany poszczególnych bitów.

Należy zauważyć, że dla ujemnej minimalnej wartości przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $a_0 = 1, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 111...1) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS + LSB = -X_{max} + 2^{-(n-1)}$.

Dla zerowej wartości liczby N opisywanej w skrócie 100...0 (jest to tzw. -0) lub opisywanej w skrócie 000...0 (jest to tzw. +0) sygnał wyjściowy przyjmuje wartość równą zero $X_{wy} = 0$.

Dla dodatniej maksymalnej wartości przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 011...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{max} - 2^{-(n-1)}$. Jak widać pełny zakres zmiany sygnału wyjściowego przetwornika wynosi $2(FS - LSB)$.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu znak-moduł ma następującą postać przy zapisie modułu jako liczby ułamkowej w kodzie BCD:

$$X_{wy} = X_{max} (1 - 2 a_0) [10^{-1} N_1 + 10^{-2} N_2 + \dots + 10^{-m} N_m] \quad (4.11)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika (FS),

a_0 – bit znaku.

Równania (4.5), (4.6) oraz (4.7) podają wzory na cyfry poszczególnych dekad $N_1, N_2, \dots, N_m$.

Kod znak-moduł jest stosowany w przetwornikach cyfrowo-analogowych, w których wartość wyjściowego sygnału analogowego zmienia się w pobliżu zera i gdy wymagane są łagodne przejścia od napięć dodatnich do napięć ujemnych.

Niedogodnością kodu zapisu znak-moduł jest jednak istnienie dwóch różnych zapisów 000...0 oraz 100...0 dla tej samej wartości liczby $N = 0$. Jest to powodem rzadkiego stosowania w przetwornikach tego rodzaju kodu bipolarnego.

Kod przesunięty dwójkowy zwany kodem dwójkowym skompensowanym nie posiada wymienionej wyżej niedogodności, gdyż uzyskuje się ten kod przez takie przesunięcie naturalnego kodu dwójkowego, aby zapisowi 100...0 odpowiadającemu połowie zakresu przetwarzania przetwornika cyfrowo analogowego odpowiadał sygnał wyjściowy o wartości dokładnie równej zero. Należy też zwrócić uwagę, że dla tego kodu niektórzy autorzy [20, 67] zakładają, że bit znaku, który oznaczmy c_0 przyjmuje wartość $c_0 = 1$ dla dodatniej wartości liczby $N \geq 0$, oraz wartość $c_0 = 0$ dla ujemnej wartości liczby $N < 0$.

Przyjmuje się, że dla kodu przesuniętego dwójkowego bit znaku c_0 stanowi zanegowaną wartość współczynnika dwuwartościowego a_0 stosowanego jako bit znaku dla innych kodów bipolarnych.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu przesuniętego dwójkowego ma następującą postać:

$$X_{wy} = X_{max} [c_0 - 1 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}] \quad (4.12)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika (FS),
 c_0 – bit znaku, $c_0 = 0$ (liczba N mniejsza od zera) lub $c_0 = 1$ (liczba N większa od zera),
 $a_1, a_2, \dots, a_{n-1}$ – współczynniki dwuwartościowe określające stany poszczególnych bitów.

Należy zauważyć, że dla wartości ujemnej minimalnej przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $c_0 = 0, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 000...0) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS = -X_{max}$.

Dla wartości zerowej liczby N opisywanej w skrócie 100...0 sygnał wyjściowy przyjmuje wartość równą zero $X_{wy} = 0$.

Dla wartości dodatniej maksymalnej przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $c_0 = 1, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 111...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{max} - 2^{-(n-1)}$.

Jak widać, pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika wynosi $2 FS - LSB$.

Zaletą kodu przesuniętego dwójkowego jest jednoznaczny zapis (100...0) reprezentujący zero sygnału wyjściowego przetwornika.

Wadą kodu przesuniętego dwójkowego jest to, że największa zmiana stanów bitów występuje przy zerze, gdy wszystkie bity zmieniają swoje stany z 011...1 na 100...0, a to może powodować duże błędy dynamiczne w pracy przetwornika wynikające z niejednoczesności przełączania bitów.

Kod zapisu uzupełnień do 2 zapewnia jednoznaczną reprezentację liczby równej zero i jest wygodny do wykonywania działań arytmetycznych.

Równanie opisujące charakterystykę przetwornika przy zastosowaniu kodu zapisu uzupełnień do 2 ma następującą postać:

$$X_{wy} = X_{max} (-a_0 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}) \quad (4.13)$$

gdzie: X_{max} – pełny zakres sygnału wyjściowego przetwornika (FS),
 a_0 – bit znaku, gdy liczba N jest większa od zera to $a_0 = 0$ oraz gdy liczba N jest mniejsza od zera to $a_0 = 1$,
 $a_1, a_2, \dots, a_{n-1}$ – współczynniki dwuwartościowe określające stany poszczególnych bitów.

Należy zauważyć, że dla wartości ujemnej minimalnej przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $a_0 = 1, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 100...0) sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS = -X_{max}$.

Dla zerowej wartości liczby N opisywanej w skrócie 000...0 sygnał wyjściowy przyjmuje wartość równą zero $X_{wy} = 0$.

Dla dodatniej maksymalnej wartości przetwarzanej liczby N o wartości wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy

w skrócie opisywać 011...1) sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$.

Jak widać pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika cyfrowo-analogowego wynosi $2 FS - LSB$.

Zapis uzupełnień do 1 jest rzadko stosowanym kodem bipolarnym w przetwornikach cyfrowo-analogowych.

Równanie opisujące charakterystykę przetwornika cyfrowo-analogowego przy zastosowaniu kodu zapisu uzupełnień do 1 ma następującą postać:

$$X_{wy} = X_{\max} [(2^{-(n-1)} - 1)a_0 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{-(n-1)}] \quad (4.14)$$

gdzie: $X_{\max}$ – pełny zakres sygnału wyjściowego przetwornika (FS),

a_0 – bit znaku, gdy liczba N jest większa od zera to $a_0 = 0$ oraz gdy liczba N jest mniejsza od zera to $a_0 = 1$,

$a_1, a_2, \dots, a_{n-1}$ – współczynniki dwuwartościowe określające stany poszczególnych bitów.

Należy zauważyć, że dla wartości ujemnej minimalnej przetwarzanej liczby N, o wartości wyznaczonej współczynnikami: $a_0 = 1, a_1 = 0, a_2 = 0, \dots, a_{n-1} = 0$ (liczbę taką będziemy w skrócie opisywać 100...0), sygnał wyjściowy przyjmuje dolny zakres o wartości $-FS + LSB = -X_{\max} + 2^{-(n-1)}$.

Dla zerowej wartości liczby N opisywanej w skrócie 1111...1 (jest to tzw. -0) lub opisywanej w skrócie 000...0 (jest to tzw. +0) sygnał wyjściowy przyjmuje wartość równą zero $X_{wy} = 0$.

Dla wartości dodatniej maksymalnej przetwarzanej liczby N, o wartości wyznaczonej współczynnikami: $a_0 = 0, a_1 = 1, a_2 = 1, \dots, a_{n-1} = 1$ (liczbę taką będziemy w skrócie opisywać 011...1), sygnał wyjściowy przyjmuje górny zakres o wartości $+FS - LSB = +X_{\max} - 2^{-(n-1)}$.

Jak widać pełny zakres zmiany sygnału wyjściowego przy omawianym kodzie przetwornika cyfrowo-analogowego wynosi $2 (FS - LSB)$.

Niedogodnością kodu zapisu uzupełnień do 1 jest jednak istnienie dwóch różnych zapisów 111...1 (tzw. -0) oraz 000...0 (tzw. +0) dla tej samej wartości liczby $N = 0$. Jest to powodem rzadkiego stosowania w przetwornikach cyfrowo-analogowych tego rodzaju kodu bipolarnego.

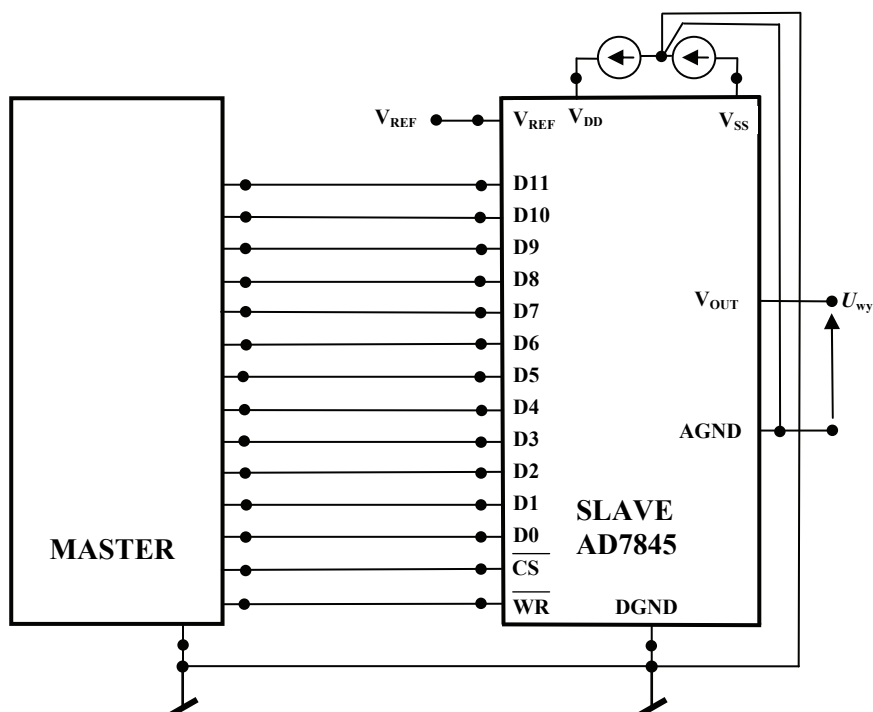
4.3. Interfejs równoległy stosowany w przetwornikach cyfrowo-analogowych

Element nadrzędny MASTER sterujący pracą przetworników cyfrowo-analogowych, symulatorów impedancji lub/i potencjometrów cyfrowych może być wyposażony w port równoległy. Port ten na swoich liniach równoległych transmituje dane, rozkazy i adresy stanowiące ramkę cyfrową (komunikat) przeznaczoną dla poszczególnych elementów typu SLAVE dołączonych równoległe do odpowiednich zacisków elementów sterowanych. Połączenie to stanowi interfejs równoległy mikrosystemu. Oczywiście może to być jeden z kilku interfejsów mikrosystemu.

Przy zgodności danych adresu zawartego w ramce cyfrowej z adresem określonego elementu SLAVE w elemencie tym następuje wykonanie rozkazu zawartego w ramce. Może to być np. odczytanie wartości wejściowego sygnału cyfrowego

przez przetwornik cyfrowo-analogowy, wytworzenie odpowiedniego wyjściowego sygnału analogowego oraz wystawienie informacji zwrotnej dla elementu MASTER o wykonaniu zadania. Przy interfejsie równoległym generowanie i czytanie sygnału na wszystkich liniach odbywa się praktycznie w tym samym czasie.

Na rys. 4.1 podano przykładowy schemat połączenia z elementem MASTER, przy wykorzystaniu interfejsu równoległego, układu AD7845 [12, 96] stanowiącego przetwornik cyfrowo-analogowy typu mnożącego.



Rys. 4.1. Schemat połączenia za pomocą interfejsu równoległego układu przetwornika cyfrowo-analogowego

Układ jest zasilany dodatnim napięciem $V_{DD} = +15 \text{ V} \pm 5 \%$ i ujemnym napięciem $V_{SS} = -15 \text{ V} \pm 5 \%$. Wspólny punkt zasilania tych dwu symetrycznych napięć łączony jest pojedynczym połączeniem do wspólnego punktu sygnału analogowego AGND układu oraz drugim pojedynczym połączeniem do wspólnego punktu sygnału cyfrowego DGND.

Przetwornik cyfrowo-analogowy realizuje funkcję mnożenia sygnału napięcia referencyjnego V_{REF} stałego lub sinusoidalnie zmiennego przez wartość sygnału cyfrowego wejściowego określoną wartościami 12 bitów od D11 (MSB) do D0 (LSB). Napięcie referencyjne V_{REF} doprowadzone jest do układu pomiędzy końcówką oznaczoną V_{REF} , a wspólnym punktem sygnałów analogowych AGND.

Realizacja funkcji przetwornika następuje w chwili wybrania danego układu SLAVE AD7845 sygnałem $\overline{CS}$ i wykonania rozkazu $\overline{WR}$ wpisania danych do rejestru przetwornika. Układ sterujący MASTER formuje 12-bitowy sygnał danych wejściowych D11, D10, ..., D1, D0 oraz dwa sygnały $\overline{CS}$ oraz $\overline{WR}$. Aktywny sygnał adresu $\overline{CS}$ to poziom niski L, który określa jednoznacznie dany element SLAVE, a aktywny sygnał rozkazu $\overline{WR}$ (poziom niski L) stanowi polecenie przeczytania przez dany element SLAVE wartości cyfrowej 12-bitowego słowa cyfrowego podanej na wejścia równoległe od D11 do D0. Sygnały cyfrowe przyjmowane przez układ AD7845 są w standardzie 5 V CMOS. W tym standardzie poziom niski L oznacza napięcie nie większe niż 0,8 V, a poziom wysoki H to napięcie nie mniejsze niż 2,4 V. Poziomy aktywne sygnału adresu i sygnału rozkazu czytania to poziomy niskie L. Z chwilą zrealizowania rozkazu $\overline{WR}$ przetwornik cyfrowo-analogowy AD7845 wytwarza na swoim wyjściu napięcie wyjściowe ujemne o wartości iloczynu napięcia referencyjnego V_{REF} i przeczytanej wartości cyfrowej według wzoru:

$$U_{wy} = -V_{REF} (D11 \cdot 2^{-1} + D10 \cdot 2^{-2} + \dots + D1 \cdot 2^{-11} + D0 \cdot 2^{-12}). \quad (4.15)$$

Z chwilą ustawienia przez układ sterujący MASTER poziomu wysokiego H, nieaktywnego dla przynajmniej jednego z dwu sygnałów $\overline{CS}$ i $\overline{WR}$, układ AD7845 zapamiętuje poprzednio podaną 12-bitową wartość cyfrową na wejściach od D11 do D0 oraz utrzymuje na swoim wyjściu napięcie wyjściowe według wzoru (4.15). Przy projektowaniu przetwornika cyfrowo-analogowego, łącząc inne dokładne rezystory zawarte w układzie scalonym AD7845, można uzyskać dwa inne wzmocnienia napięciowe albo razy 2 lub razy 4 we wzorze (4.15) z błędem do 0,5 %.

Dokładne napięcie wyjściowe U_{wy} jest odbierane z zacisku V_{OUT} względem wspólnego punktu sygnału analogowego AGND. Jest to sygnał wyjściowy przetwornika cyfrowo-analogowego. Ponowny wpis 12 bitowego sygnału cyfrowego do układu AD7845 nastąpi po wygenerowaniu przez element MASTER dwu aktywnych sygnałów $\overline{CS}$ i $\overline{WR}$ o poziomie niskim L.

Przetwornik cyfrowo-analogowy AD7845 nie wystawia do układu MASTER informacji zwrotnej o wykonaniu zadania określonego otrzymanym rozkazem według sygnału $\overline{WR}$.

Należy zauważyć, że przetwornik AD7845 może pracować w paśmie częstotliwościowym sinusoidalnego sygnału wyjściowego o amplitudzie 10 V od 0 Hz do 175 kHz (pasmo częstotliwościowe wielkosygnałowe) z błędem dynamicznym zniekształceń nie przekraczającym 3 % [12]. Układ scalony MX7845 [96], funkcjonalnie pełny odpowiednik układu AD7845, ma szersze pasmo częstotliwościowe wielkosygnałowe wynoszące 250 kHz.

Ogromną zaletą interfejsu równoległego jest krótki czas czytania sygnału cyfrowego, co pozwoliło na powtarzanie z bardzo wysoką częstotliwością przetwarzania sygnału cyfrowego w przetwornikach cyfrowo-analogowych. Wymagało to jednak zmiany techniki przesyłania cyfrowych sygnałów elektrycznych [42, 46, 153] i stosowania niskonapięciowego sygnału różnicowego w symetrycznych kablach miedzianych. W bardzo szybkich przetwornikach cyfrowo-analogowych został za-

stosowany nowy standard poziomów logicznych sygnałów cyfrowych zwany LVDS (*Low-Voltage Differential Signaling*). Wymaga on stosowania pary przewodów dla sygnału dodatniego (*P pozitiv*) i ujemnego (*N negativ*) dla każdej linii przesyłanego bitu, a także dla sygnału zegarowego i innych sygnałów rozkazów i adresu.

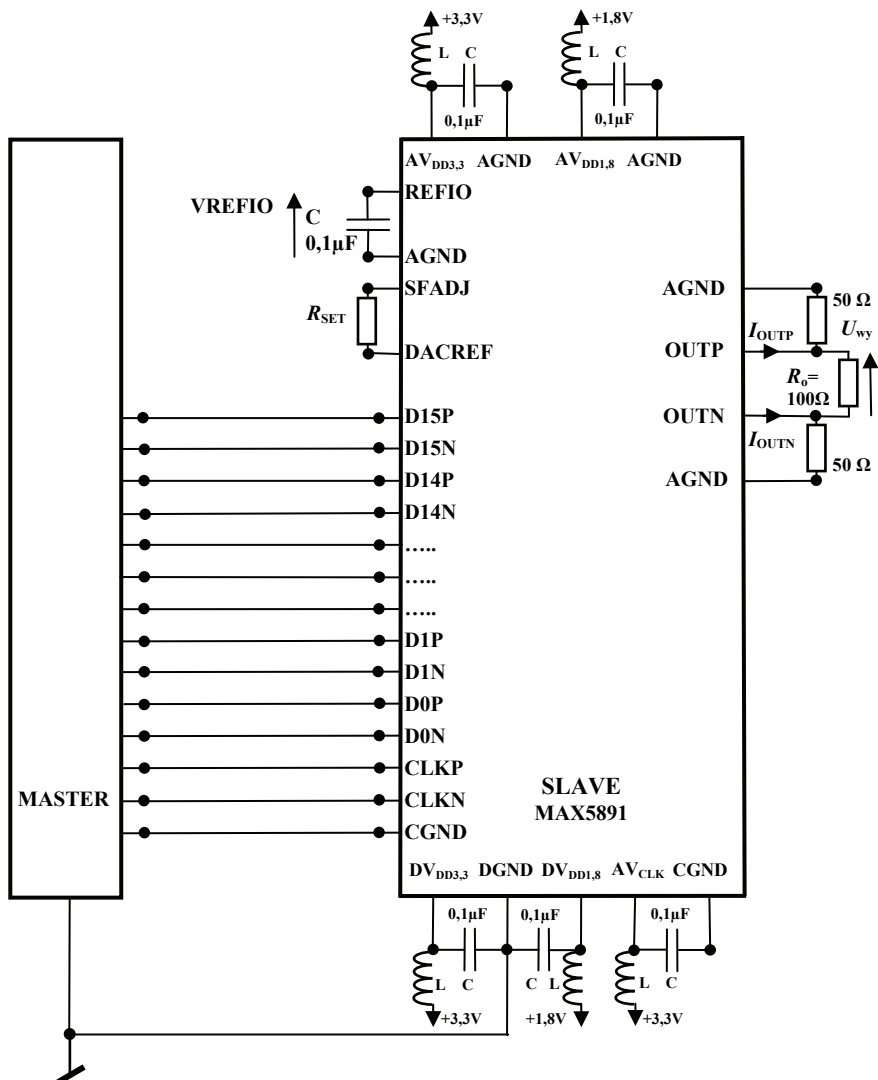
Należy zauważyć, że interfejs LVDS przy bardzo wysokich częstotliwościach sygnału umożliwia przesyłanie sygnałów cyfrowych na krótkie odległości. Przy częstotliwości sygnału wynoszącej 400 MHz i rezystancji obciążenia linii 100 Ω może to być odległość ok. 10 m. Przy częstotliwości sygnału 100 MHz może to być odległość ok. 20 m, a przy częstotliwości 10 MHz jest to odległość nadal mała ok. 100 m [42].

Na rys. 4.2 podano przykładowy schemat połączenia z elementem MASTER, przy wykorzystaniu interfejsu równoległego o standardzie LVDS, układu scalonego przetwornika cyfrowo-analogowego MAX5891 [94]. Układ ten może pracować z częstotliwością wielokrotnego przetwarzania (*update rate*) od 1 MSPS (*Mega sample per second*) aż do 600 MSPS. Jeden MSPS to milion cykli przetworzeń w czasie jednej sekundy. W podanym przykładzie układu scalonego MAX5891 częstotliwość f_c sygnału zegarowego CLKP i CLKN, którego każdy kolejny cykl powoduje przetworzenie równoległego sygnału cyfrowego na sygnał analogowy wyjściowy, może zawierać się w przedziale od 1 MHz do 600 MHz. Dla układu MAX5891, przy częstotliwości zegarowej 600 MHz producent [94] podaje charakterystyki dynamiczne analogowego sinusoidalnego sygnału wyjściowego przetwornika w zakresie do 200 MHz. Przyjmuje się, że częstotliwościowe pasmo wielkosygnałowe sygnału wyjściowego przetwornika musi być co najmniej trzy razy mniejsze od częstotliwości zegarowej.

Przetworniki cyfrowo-analogowe o tak szerokim paśmie częstotliwości roboczych znalazły zastosowanie w sprzęcie telekomunikacji szerokopasmowej bezprzewodowej, w modemach systemów kablowych przesyłania danych oraz w układach elektronicznych bezpośrednich syntezerów cyfrowych zwanych DDS (*Direct Digital Synthesis*). Elektroniczne układy DDS [60] umożliwiają tworzenie generatorów przebiegów powtarzalnych takich jak sinusoidalne, prostokątne, trójkątne, lub modulowane, o cyfrowo wybieranej częstotliwości. O układach DDS można znaleźć polskie publikacje [23, 33, 55].

Przetwornik cyfrowo-analogowy podany na rys. 4.2 realizuje, przy stałym współczynniku o wymiarze konduktancji, funkcję mnożenia sygnału napięcia referencyjnego VREFIO przez wartość sygnału cyfrowego wejściowego różnicowego. Sygnał cyfrowy określają wartości 16 bitów od D15P – D15N (MSB) do D0P – D0N (LSB). Sygnał napięcia referencyjnego może być wewnętrzny, lub może zostać doprowadzony do układu pomiędzy końcówką oznaczoną REFIO, a wspólnym punktem sygnałów analogowych oznaczonym AGND. Źródło napięciowe zewnętrznego sygnału referencyjnego powinno mieć bardzo małą rezystancję wewnętrzną.

Realizacja funkcji przetwornika następuje w chwili pojawienia się aktywnego poziomu sygnału różnicowego CLKP – CLKN o częstotliwości zegarowej. Układ sterujący MASTER formuje 16-bitowy sygnał różnicowy danych wejściowych D15P – D15N, D14P – D14N, ..., D1P – D1N, D0P – D0N oraz sygnał różnicowy zegarowy CLKP – CLKN. Sygnały cyfrowe przyjmowane przez układ MAX5891 są w standardzie LVDS napięciowych sygnałów różnicowych. W tym standardzie poziom niski L to napięcie ujemne nie większe od -100 mV (aż do -1000 mV), a poziom wysoki H to napięcie nie mniejsze od $+100$ mV (aż do $+1000$ mV).



Rys. 4.2. Schemat połączenia za pomocą interfejsu równoległego LVDS układu przetwornika cyfrowo-analogowego MAX5891

Z chwilą pojawienia się aktywnego sygnału zegarowego przetwornik cyfrowo-analogowy MAX5891 wytwarza na swoim wyjściu różnicę prądów wyjściowych o wartości według wzoru:

$$I_{\text{OUTP}} - I_{\text{OUTN}} = 32 \cdot V_{\text{REFIO}} / R_{\text{SET}} \cdot (D_{15} \cdot 2^{-1} + D_{14} \cdot 2^{-2} + \dots + D_1 \cdot 2^{-15} + D_0 \cdot 2^{-16}), \quad (4.16)$$

gdzie: D_{15} , D_{14} i dalsze to wartości poszczególnych bitów odczytywanych w standardzie LVDS jako różnice odpowiednich napięć $D_{15P} - D_{15N}$, $D_{14P} - D_{14N}$ itd.

Sygnał wyjściowy może być odbierany jako napięcie na rezystorze R_o . Jeżeli pozostałe dwa rezystory zapewniające dopasowanie falowe mają dokładne wartości po $50\ \Omega$ to napięcie odbierane z rezystora $R_o = 100\ \Omega$ opisać można wzorem:

$$U_{wy} = 0,25 R_o(I_{OUTP} - I_{OUTN}). \quad (4.17)$$

Układ pracy bardzo szybkiego przetwornika cyfrowo-analogowego podany na rys 4.2 wymaga pięciu napięć zasilających. Są to dwa dodatnie analogowe napięcia zasilające oznaczone $AV_{DD3,3}$ (+3,3 V) i $AV_{DD1,8}$ (+1,8 V), oraz dwa dodatnie cyfrowe napięcia zasilające oznaczone $DV_{DD3,3}$ (+3,3 V) i $DV_{DD1,8}$ (+1,8 V). Jest też jedno dodatnie napięcie zasilające układu sygnału zegarowego oznaczone symbolem $AV_{CLK3,3}$ (+3,3 V). Każde wejście tych napięć jest odblokowane kondensatorami C o pojemności $0,1\ \mu F$, a dodatnie napięcia zasilające prowadzone od odpowiednich zasilaczy zawierają szeregowo indukcyjności o wartości L z rdzeniami ferrytowymi o małej stratności przy wysokich częstotliwościach.

System zasilania przetwornika wymaga stosowania trzech różnych układów wspólnych punktów sygnałowych. Jest wspólny punkt sygnału analogowego, oznaczony AGND, który jest stosowany dla sygnałów analogowych: referencyjnego VREFIO, sygnałów wyjściowych prądowych I_{OUTP} i I_{OUTN} oraz jest stosowany dla napięć zasilających $AV_{DD3,3}$ i $AV_{DD1,8}$. Jest drugi wspólny punkt cyfrowy oznaczony symbolem DGND, który jest stosowany dla sygnałów cyfrowych i napięć zasilających cyfrowych $DV_{DD3,3}$ i $DV_{DD1,8}$. Oraz jest trzeci punkt wspólny dla sygnału zegarowego oznaczony symbolem CGND, który jest stosowany dla napięcia zasilającego $AV_{CLK3,3}$ układu wewnętrznego sygnału zegarowego.

Trzeba podkreślić, że obudowa układu scalonego MAX5891 zawiera dość liczne dodatkowe wyprowadzenia tych wspólnych punktów sygnałowych. Umożliwia to uzyskanie skutecznego odblokowania kondensatorami C poszczególnych obwodów przed wewnętrznymi szkodliwymi wzbudzeniami. Zapewnia to też możliwie najkrótsze połączenia, np. do rezystorów na wyjściach prądowych układu przetwornika lub na wejściu ewentualnego zewnętrznego napięcia referencyjnego VREFIO, które może zostać zastosowane.

Podany przykład różnicowego interfejsu równoległego ilustruje trudności oraz możliwości nowych zastosowań bardzo szybkich przetworników cyfrowo-analogowych.

4.4. Interfejsy szeregowy w przetwornikach cyfrowo-analogowych

4.4.1. Charakterystyka interfejsów szeregowych

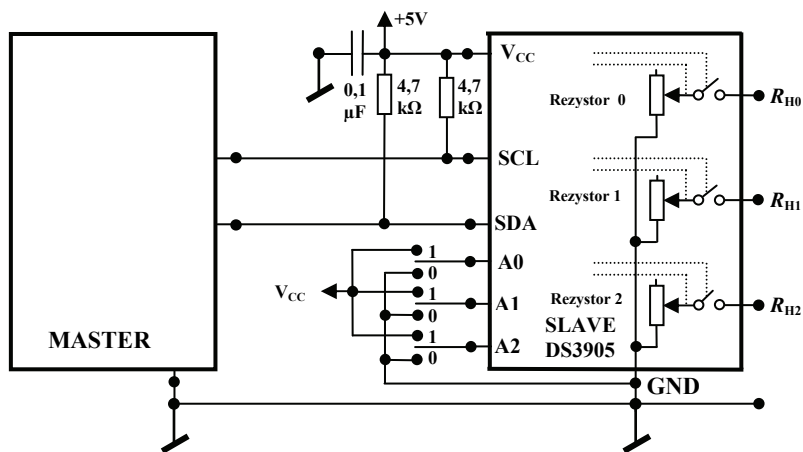
W literaturze [33, 138] opisanych jest wiele różnych interfejsów cyfrowych szeregowych stosowanych do wymiany informacji między mikroprocesorowym układem sterującym MASTER, a urządzeniami i elementami peryferyjnymi SLAVE. Wymieniane są interfejsy: UART (*Universal Asynchronous Receiver Transmitter*), CAN (*Controller Area Network*), MII (*Media Independent Interface*), Ethernet, USB (*Universal Serial Bus*), RS-232, 1-wire, 2-wire, I²C, SMBus, 3-wire, SPI (*Serial Peripheral Interface*) oraz 5-wire.

W rozproszonych przestrzennie systemach zbierania i przetwarzania danych w elementach MASTER do wymiany danych z elementami SLAVE, którymi bywają czujniki pomiarowe stosowane są przeważnie interfejsy 2-wire, I²C, 3-wire lub SPI [64, 143]. W takich przypadkach do sterowania przetworników cyfrowo-analogowych i potencjometrów cyfrowych stosuje się typ interfejsu już istniejący w systemie. Do kalibracji układów pomiarowych, w których nie są wykorzystywane wymienione interfejsy, do potencjometrów cyfrowych stosuje się proste układy sterowania cyfrowego przyrostowego.

Dalej podano schematy połączeń między układem sterującym a przykładowymi przetwornikami cyfrowo-analogowymi lub potencjometrami cyfrowymi stosującymi wymienione wyżej interfejsy szeregowo.

4.4.2. Interfejs szeregowy 2-wire

Magistrala 2-wire jest dwukierunkowym standardem komunikacji. W systemie układ nadrzędny MASTER łączony jest z elementami podrzędnymi SLAVE dwoma liniami SCL (*Serial Clock*) oraz SDA (*Serial Data*), których sygnały napięciowe dwustanowe odnoszone są do zerowego napięcia wspólnego punktu sygnałów cyfrowych GND. Przez te dwie linie następuje wymiana informacji między nadrzędnym układem MASTER i każdym układem SLAVE dołączonym do interfejsu 2-wire. Jest to transmisja dwukierunkowa synchroniczna. Przepływ danych na magistrali nadzoruje układ MASTER, układy SLAVE mają przypisane sobie indywidualne adresy, według tych adresów MASTER identyfikuje poszczególne układy SLAVE dołączone do interfejsu 2-wire.



Rys. 4.3. Schemat połączenia za pomocą interfejsu szeregowego 2-wire układu sterowanych cyfrowo rezystorów DS3905

Sygnał synchronizacji interfejsu jest na linii SCL i niezależnie od kierunku transmisji sygnałów jest generowany przez MASTER. Sygnały danych pojawiają się na linii SDA. Taki sygnał zwany jest ramką. Ramka zawiera pierwszy bajt złożony z siedmiu bitów adresu układu SLAVE, dla którego jest przeznaczona dana ramka

oraz jeden bit polecenia $R/\overline{W}$ (czytam/zapisz). Ramka zawiera drugi bajt rozkazu nazwany Command (z identyfikatorem układu, uzupełnieniem adresu i bitem polecenia $R/\overline{W}$) oraz zawiera trzeci bajt danych dla danego układu SLAVE.

Na rys. 4.3 podano przykładowy schemat połączenia za pomocą interfejsu szeregowego 2-wire układu DS3905 (*Digital Variable Resistor/Switch*) [36] zawierającego trzy sterowane wyjściowe rezystory (każdy o liczbie ustawień 128), oznaczone 0, 1 oraz 2, o rezystancji do 20 k Ω , o liniowej charakterystyce. Ten układ scalony ma dodatkową właściwość, że po żądaniu nastawienia większej wartości rezystancji od maksymalnej (przez wybranie ósmego najbardziej znaczącego bitu danych MSB = 1) następuje rozwarcie wyjścia.

Dla układu scalonego DS3905 ramka zawiera trzy bajty przy czym trzeci bajt na pozycji MSB zawiera bit sterowania rozwarciem (przerwa) obwodu wyjściowego (dla MSB = 1 przerwa) oraz siedem bitów szeregowego sygnału cyfrowego nastawy wartości rezystora. Układ SLAVE po zidentyfikowaniu każdego bajtu adresu, bajtu rozkazu i bajtu danych, przeznaczonych dla niego, wymusza na linii SDA poziomy niskie stanowiący informację potwierdzenia ACK (*Acknowledgement*) dla układu MASTER. Są to potwierdzenia odebrania danych o adresie, o rozkazie i potwierdzenie zapisania w EEPROM układu SLAVE sygnału cyfrowego nastawy określonego rezystora.

W każdym układzie DS3905 są trzy końcówki oznaczone A0, A1, A3 służące do zaprogramowania jego indywidualnego adresu. Dołączając w odmiennej kombinacji te końcówki do napięcia niskiego poziomu (GND), lub napięcia wysokiego poziomu (V_{CC}), można zaprogramować adresy ośmiu układów DS3905 do pracy jako układy SLAVE w danej sieci interfejsu 2-wire.

Układ DS3905 przeznaczony jest do pracy przy pojedynczym dodatnim napięciu zasilania od 2,7 V do 5,5 V. Na rys. 4.3 pokazano dwa rezystory o wartości 4,7 k Ω dołączone do dodatniego napięcia zasilania V_{CC} . Rezystory te są konieczne dla zapewnienia wysokiego poziomu napięcia na liniach SCL oraz SDA przy braku aktywnego wymuszenia niskiego poziomu na tych liniach, albo przez układ MASTER lub przez dowolny SLAVE.

Częstotliwość sygnału zegarowego SCL dla trybu standardowego to od 0 do 100 kHz, a dla trybu pracy szybkiej od 0 do 400 kHz.

4.4.3. Interfejs szeregowy I²C

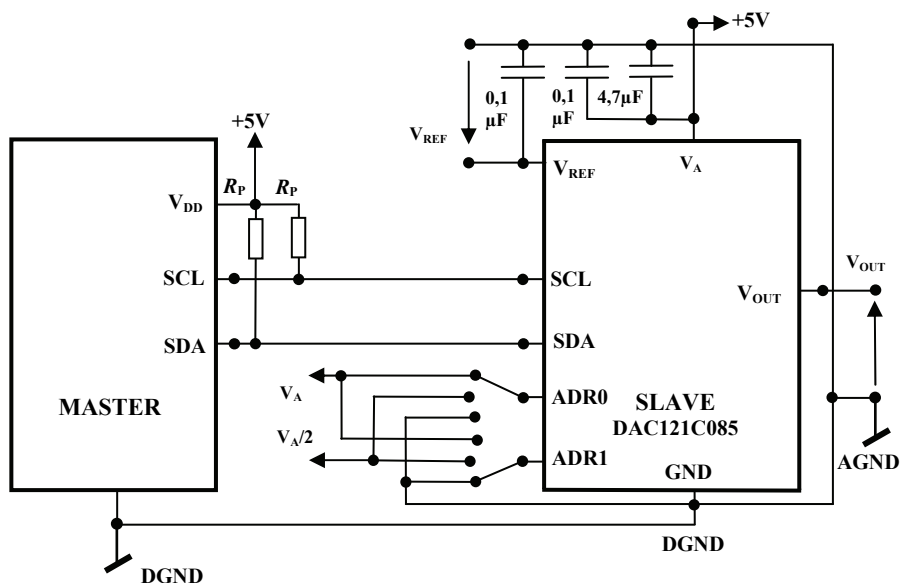
Interfejs I²C jest objęty patentem firmy Philips [130], więc układy SLAVE innych firm są wyposażone w interfejsy kompatybilne do tego interfejsu, co gwarantuje ich prawidłową współpracę. Interfejs I²C można traktować jako zmodyfikowaną wersję 2-wire [138]. Schematy połączeń linii SCL i SDA są takie same, jak w interfejsie 2-wire. Przebiegi czasowe sygnałów są podobne w obydwu interfejsach.

Interfejs I²C, oprócz częstotliwości sygnału zegarowego dla trybu standardowego 100 kHz i dla trybu szybkiego 400 kHz, ma trzeci tryb pracy wysokiej szybkości (*High-Speed*) zwany Hs. W trybie pracy Hs, przy przesyłaniu drugiego i dalszych bajtów, dostępna jest częstotliwość zegarowa 3,4 MHz.

Ważną różnicą tych interfejsów jest sposób adresowania. W interfejsie 2-wire jest adresowanie 7-bitowe, a w interfejsie I²C, oprócz adresowania 7-bitowego, możliwe jest adresowanie 10-bitowe oraz adresowanie zwane wywołaniem ogólnym.

W interfejsie I²C układy SLAVE z adresem 10-bitowym [138] mogą współpracować na tej samej magistrali z układami SLAVE o adresie 7-bitowym, przy czym żaden z adresów 7-bitowych nie może zaczynać się od kombinacji 1111XXXT, tzn. od czterech jedynek na najbardziej znaczących bitach tego bajta. Ostatni, najmniej znaczący bit T stanowi polecenie R/ $\overline{W}$ (czytam/zapisz). Adresowanie 10-bitowe stosuje w pierwszym bajcie cztery kombinacje 11110XXT, przy czym XX stanowią dwa pierwsze bity najbardziej znaczące adresu 10-bitowego. W kolejnym (drugim) bajcie układ MASTER wysyła pozostałe 8 bitów adresu 10-bitowego identyfikowanego układu SLAVE. Do układu SLAVE o adresie sformułowanym wcześniej, układ MASTER wysyła kolejne bajty zawierające rozkazy i dane do układu SLAVE.

W interfejsie I²C układ MASTER może generować wywołanie ogólne przeznaczone dla wszystkich układów SLAVE, które powinny odbierać dane po takim wywołaniu. Wywołanie ogólne zawiera charakterystyczny adres 7-bitowy oraz ósmy bit polecenia R/ $\overline{W}$ o wartości 0 z poleceniem zapisz. W przykładowych układach przetworników cyfrowo-analogowych DAC121C085 [126], ten charakterystyczny adres 7-bitowy wywołania ogólnego to 1001000. Na takie wywołanie ogólne wszystkie układy SLAVE będą reagować synchronicznie i będą realizować otrzymane polecenie z układu MASTER.



Rys. 4.4. Schemat połączenia za pomocą interfejsu kompatybilnego z I²C układu przetwornika cyfrowo-analogowego DAC121C085 sterowanego cyfrowo

Na rys. 4.4 podano przykładowy schemat połączenia układu MASTER z przetwornikiem cyfrowo-analogowym o adresie 7-bitowym – DAC121C085 [126] opracowanym przez firmę National Semiconductor i oferowanym również przez firmę Texas Instruments.

Dla układu scalonego DAC121085 ramka sygnału wysyłanego przez układ MASTER składa się z trzech bajtów. Bajt pierwszy zawiera 7-bitowy adres oraz polecenie (T) $R/\overline{W}$ na ostatniej pozycji. Jest to polecenie, albo R o wartości aktywnej 1 o znaczeniu dla układu MASTER *będę czytać*, albo $\overline{W}$ o wartości aktywnej 0 o znaczeniu dla układu SLAVE *zapisz*. Bajt drugi na początku zawsze zawiera dwa zera (0, 0) oraz dalszą dwubitową informację (PD1, PD0) o ustawieniu jednego z czterech rodzajów pracy przetwornika. Ostatnie cztery bity drugiego bajta stanowią pierwsze, począwszy od MSB, bity nastawy cyfrowej przetwornika. Trzeci kolejny bajt ramki zawiera osiem dalszych bitów nastawy, kończących się bitem LSB, gdyż przetwornik cyfrowo-analogowy jest 12-bitowy. Możliwymi do ustawienia wartościami dwu bitów PD1 oraz PD0 są cztery rodzaje pracy przetwornika. Są to następujące rodzaje pracy: działanie normalne (0, 0), stan wyłączenia pracy (Power-Down) i ustawienie rezystancji wyjścia o wartości 2,5 k Ω w stosunku do GND (0, 1), stan wyłączenia pracy i ustawienie rezystancji wyjścia o wartości 100 k Ω w stosunku do GND (1, 0) oraz stan wyłączenia pracy i ustawienie bardzo dużej rezystancji wyjściowej (przerwa) w stosunku do GND (1, 1).

W czasie odbioru ramki, wywołany według adresu układ SLAVE, gdy odebrał polecenie $\overline{W} = 0$ o znaczeniu *zapisz*, to po otrzymaniu każdego bajta generuje na linii SDA aktywny niski sygnał 0 potwierdzenia ACK do układu MASTER.

Układ SLAVE wywołany według adresu po pierwszym bajcie, gdy odebrał polecenie $R = 1$ o znaczeniu dla układu MASTER *będę czytać*, wygeneruje do układu MASTER dwa bajty drugi i trzeci informujące o zawartości swojego 16 bitowego rejestru. Zawartość tego rejestru jednoznacznie określa rodzaj pracy i wartość sygnału wyjściowego przetwornika. Zawartość rejestru opisano wyżej jako drugi i trzeci bajt ramki. W czasie odbioru dwu bajtów z układu SLAVE, układ MASTER po otrzymaniu każdego bajta generuje na linii SDA aktywny niski sygnał 0 potwierdzenia ACK do układu SLAVE.

Układ scalony DAC121C085 ma dwie końcówki oznaczone ADR0 i ADR1. Kończówki te dołączane w różnych dziewięciu kombinacjach do GND, do $V_A/2$ (połowa napięcia zasilania) i do V_A służą do sprzętowego programowania siedmiobitowych adresów dziewięciu przetworników cyfrowo-analogowych współpracujących przez jeden interfejs z danym układem MASTER.

Układ DAC121C085 przeznaczony jest do pracy przy pojedynczym dodatkim napięciu zasilania od 2,7 V do 5,5 V oznaczonym V_A . Dwa rezystory R_p o wartości od 2 k Ω do 10 k Ω , dołączone do dodatniego napięcia zasilania układu MASTER (rys. 4.4), są konieczne dla zapewnienia wysokiego poziomu napięcia na linii SDA oraz na linii SCL w przypadku, gdy układ MASTER ma wyjścia do tych linii typu otwarty dren.

Jeżeli są spodziewane duże napięcia impulsowe na liniach SDA i SCL, to producent [126] zaleca stosowanie rezystorów (51 Ω) szeregowo z końcówkami wejść przetwornika SDA i SCL. Dzięki tym rezystorom i szczałkowym pojemnościom wejść nastąpi korzystne filtrowanie napięć impulsowych.

W celu uzyskania dobrej dokładności i minimalnych szumów, producent układu DAC121C085 [126] zaleca, aby obwód drukowany z przetwornikiem miał w tej samej warstwie osobne zestawy połączeń wspólnego punktu sygnałów analogowych AGND oraz zestawy połączeń wspólnego punktu sygnałów cyfrowych

DGND. Wspólne punkty AGND oraz DGND powinny mieć tylko pojedyncze połączenia z końcówką układu scalonego oznaczoną GND. Takie połączenia minimalizują wpływ zmiennych prądów sygnałów cyfrowych na sygnał analogowy.

Producent układu DAC121C085 zaleca blokowanie kondensatorami o pojemności $0,1\ \mu\text{F}$, obwodu zasilania V_A oraz obwodu napięcia referencyjnego V_{REF} , do wspólnego punktu AGND. Obwód zasilania napięciem V_A powinien mieć dołączony dodatkowy kondensator tantalowy o pojemności $4,7\ \mu\text{F}$.

4.4.4. Interfejs szeregowy 3-wire

Interfejs 3-wire jest bardzo rozpowszechniony w potencjometrach cyfrowych i rezystorach cyfrowych.

W systemie 3-wire układ nadrzędny MASTER łączony jest z elementami podrzędnymi SLAVE trzema liniami: $\overline{\text{RST}}$, CLK (*Clock*) oraz DQ (*Data*), których sygnały napięciowe dwustanowe odnoszone są do zerowego napięcia wspólnego punktu sygnałowego GND. Przez te trzy linie następuje wymiana informacji między nadrzędnym układem MASTER oraz każdym układem SLAVE dołączonym do interfejsu 3-wire. Jest to transmisja synchroniczna. Przepływ danych na magistrali nadzoruje układ MASTER, wszystkie układy SLAVE mają osobne linie $\overline{\text{RST}}(n)$. Każda z tych linii jednoznacznie adresuje n -ty układ SLAVE, według tych linii MASTER identyfikuje poszczególne układy SLAVE dołączone do interfejsu 3-wire.

Sygnał synchronizacji interfejsu jest na linii CLK i niezależnie od kierunku transmisji sygnałów jest generowany przez MASTER. Sygnały danych pojawiają się na linii DQ.

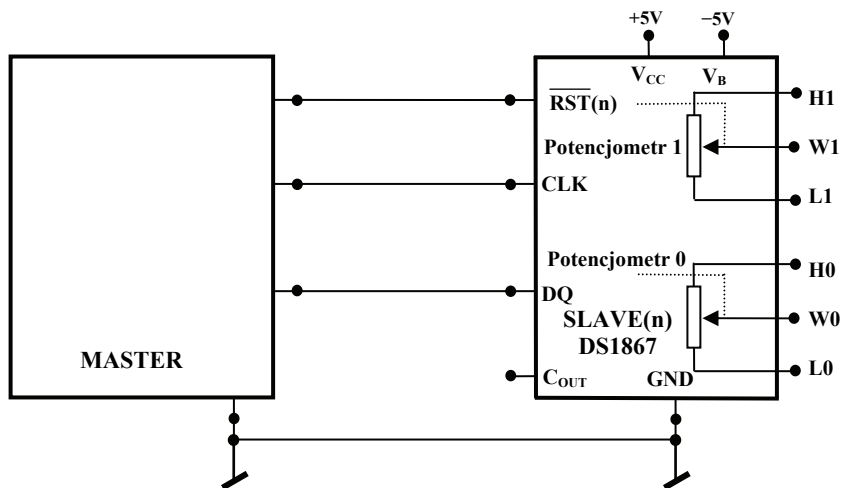
Rozpoczęcie transmisji danych następuje w chwili ustawienia dla n -tego układu SLAVE sygnału $\overline{\text{RST}}(n)$ w stan wysoki i kończy się w chwili ustawienia sygnału $\overline{\text{RST}}(n)$ w stan niski (0). Jeżeli do danego układu MASTER jest podłączonych więcej układów SLAVE, to do każdego układu SLAVE powinna być dołączona osobna linia $\overline{\text{RST}}(1)$, $\overline{\text{RST}}(2)$, aż do $\overline{\text{RST}}(n)$.

Na rys. 4.5 podano przykładowy schemat połączenia za pomocą szeregowego interfejsu 3-wire układu scalonego potencjometru cyfrowego DS1867 [39] opracowanego przez firmę Dallas Semiconductor, a produkowanego przez firmę Maxim Integrated Products. Zawiera on dwa potencjometry cyfrowe o liczbie ustawień 256, o liniowej charakterystyce, o rezystancji $10\ \text{k}\Omega$, $50\ \text{k}\Omega$ lub $100\ \text{k}\Omega$. Układ ten jest zasilany pojedynczym napięciem $V_{\text{CC}} = +5\ \text{V}$ lub podwójnym napięciem $V_{\text{B}} = -5\ \text{V}$ oraz $V_{\text{CC}} = +5\ \text{V}$.

Dla układu scalonego DS1867 ramka sygnału wysyłanego przez układ MASTER jest słowem 17-bitowym – zawiera jeden bit rozkazu, nazwany STACK SELECT BIT i dwa bajty. Bajt pierwszy zawiera nastawy suwaka potencjometru 1, a bajt drugi nastawy suwaka potencjometru 0. Dane nastaw suwaków są zapisywane w rejestrze pamięci nieulotnej. Z chwilą opadnięcia sygnału $\overline{\text{RST}}(n)$ w stan niski następuje żądane ustawienie suwaków potencjometru 1 oraz potencjometru 0.

Układ DS1867 umożliwia sterowanie i łączenie szeregowo potencjometrów 1 i 0 tak, by wyjście z układu było na dwóch suwakach potencjometrów 1 i 0. Wówczas uzyskuje się zwiększenie wartości rezystancji potencjometru do $200\ \text{k}\Omega$.

Układ DS1867 umożliwia sterowanie kaskadowe kilku np. k par potencjometrów. Wówczas wyjście C_{OUT} wcześniejszej pary potencjometrów łączy się z wejściem DQ następnej pary. Oczywiście ustawienie wartości wszystkich par wymaga k-krotnej wysyłki danych. Każda wysyłka po 17 bitów przeznaczona jest dla kolejnej nastawy jednej pary potencjometrów 1 i 0 znajdujących się w kaskadzie.



Rys. 4.5. Schemat połączenia za pomocą szeregowego interfejsu 3-wire układu sterowanych cyfrowo potencjometrów DS1867

Układ DS1867 przeznaczony jest do pracy przy pojedynczym dodatnim napięciu zasilania V_{CC} z zakresu od +4,5 V do +5,5 V oraz przy zerowym napięciu $V_B = GND$. Jest też przeznaczony do pracy przy podwójnym napięciu zasilania V_{CC} od +4,5 V do +5,5 V oraz przy ujemnym napięciu V_B od -5,5 V do 0 V (GND). W materiałach informacyjnych producenta [39] nie podano, jakie kondensatory, odblokowujące napięcia zasilania V_{CC} do GND oraz V_B do GND, należy stosować. Wydaje się wskazane stosowanie kondensatorów o pojemności 0,1 μF .

Według danych technicznych producenta układu scalonego DS1867 interfejs 3-wire przewiduje normalny zakres częstotliwości sygnału zegarowego na linii CLK od 0 (DC) do 10 MHz.

Producent układu DS1867 informuje, że sterowane cyfrowo potencjometry w układzie scalonym mogą pracować prawidłowo przy napięciach nieprzekraczających pola faktycznie zastosowanych napięć zasilania od V_B do V_{CC} .

4.4.5. Interfejs szeregowy SPI

Interfejs szeregowy SPI jest bardzo często stosowany w przetwornikach cyfrowo-analogowych oraz w potencjometrach cyfrowych i rezystorach cyfrowych.

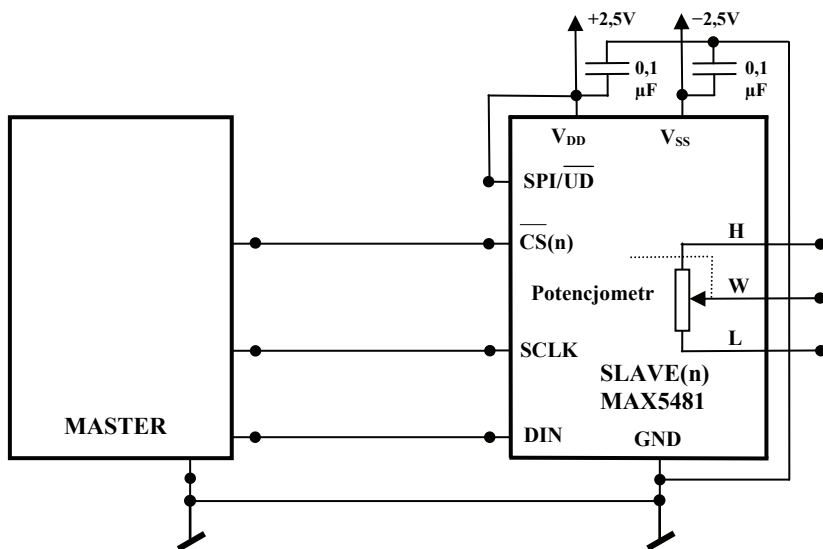
Interfejs SPI jest zastrzeżony jako znak fabryczny firmy Motorola Inc., toteż układy SLAVE innych firm są wyposażone w interfejsy kompatybilne do tego interfejsu, co umożliwia prawidłową współpracę.

Interfejs SPI stosuje do wszystkich układów SLAVE osobne linie do adresowania, linię do układu n nazwiemy $\overline{CS}(n)$. Interfejs SPI jest podobny do interfejsu szeregowego 3-wire. Jedną z różnic jest to, że stan aktywny występuje dla stanu niskiego sygnału $\overline{CS}(n)$.

W systemie układ nadrzędny MASTER łączony jest z każdym elementem podrzędnym SLAVE czterema liniami $\overline{CS}(n)$ (*Chip Select*), SCLK (*Clock*), DIN (*Data Input*) oraz DO (*Data Output*), których sygnały napięciowe dwustanowe odnoszone są do zerowego napięcia wspólnego punktu sygnałów cyfrowych GND. Przez te cztery linie następuje wymiana informacji między nadrzędnym układem MASTER oraz każdym układem SLAVE dołączonym do interfejsu SPI. Jest to transmisja synchroniczna. Przepływ danych na magistrali nadzoruje układ MASTER, poszczególne układy SLAVE mają osobne linie $\overline{CS}(n)$, a każda z nich adresuje inny układ SLAVE. Na podstawie tych linii MASTER identyfikuje poszczególne układy SLAVE dołączone do interfejsu. Stan aktywny wybranej linii jest stanem niskim $\overline{CS}(n) = 0$.

Sygnał synchronizacji interfejsu jest na linii SCLK i niezależnie od kierunku transmisji sygnałów jest generowany przez MASTER. Sygnały danych pojawiają się na linii DIN – są to dane wejściowe dla układów SLAVE oraz na linii DO – są to dane wyjściowe z układów SLAVE. System przewiduje transmisję jednoczesną dwukierunkową sygnałów wejścia i sygnałów wyjścia (*full-duplex*) synchronizowanych przez sygnał zegarowy na linii SCLK.

Do sterowania potencjometrów cyfrowych stosowana jest zazwyczaj wersja interfejsu jednokierunkowego przesyłu sygnałów z danymi dla SLAVE bez czwartej linii DO (*Date Output*).



Rys. 4.6. Schemat połączenia za pomocą szeregowego interfejsu SPI układu potencjometru MAX5481 sterowanego cyfrowo

Na rys. 4.6 podano przykładowy schemat połączenia układu MASTER za pomocą szeregowego interfejsu SPI z układem scalonym MAX5481 [92] firmy MAXIM. Układ ten zawiera pojedynczy potencjometr cyfrowy o 1024 ustawieniach, o rezystancji nominalnej 10 k Ω , o liniowej charakterystyce. Jest on zasilany podwójnym napięciem $V_{SS} = -2,5$ V oraz $V_{DD} = +2,5$ V. Połączenie końcówki układu scalonego, oznaczonej $SPI/\overline{UD}$ z dodatnim napięciem zasilania V_{DD} ($SPI = 1$), programuje ten układ do pracy ze sterowaniem z interfejsu SPI, lub z interfejsu kompatybilnego z SPI.

Rozpoczęcie transmisji danych następuje w chwili ustawienia dla n-tego układu SLAVE sygnału $\overline{CS}(n)$ w stan niski i kończy się w chwili ustawienia sygnału $\overline{CS}(n)$ w stan wysoki. Dla układu scalonego MAX5481 sygnał szeregowy wysyłany przez układ MASTER na linii DIN w celu ustawienia suwaka potencjometru SLAVE zawiera pakiet 24 bitów. Toteż sygnał $\overline{CS}(n)$ powinien być w stanie niskim dla 24 impulsów zegara. Odczyt i wpis danych przez SLAVE odbywa się przy opadaniu impulsu zegara. Pierwsze 8 bitów to bity rozkazu, a następne 16 bitów to bity danych o nastawie potencjometru cyfrowego. Sekwencja ośmiu zer w bajcie rozkazu (00000000) odczytywana na pozycji trzeciego bitu i czwartego bitu oznacza żądanie wpisania w rejestrze nastawy suwaka potencjometru. Sekwencja danych na dalszych pozycjach bitów od 9 do 18 to 10-bitowa nastawa suwaka potencjometru, przy czym na pozycji 9 jest bit najbardziej znaczący (MSB), a na pozycji 18 jest bit najmniej znaczący (LSB). Końcowe 6 bitów nie są czytane. Wpis danych w rejestrze położenia suwaka, skutkuje w układzie SLAVE ustawieniem suwaka na żądanej pozycji.

Układ MASTER może wysyłać także rozkazy krótkie 8-bitowe bez danych do rejestru położenia suwaka. Wymaga to 8 impulsów zegarowych. Są to na przykład rozkazy: (00100000) – kopiuje zawartość rejestru położenia suwaka do nieulotnej pamięci, oraz (00110000) – kopiuje zawartość nieulotnej pamięci do rejestru położenia suwaka.

Inne układy potencjometrów cyfrowych firmy MAXIM, np. MAXIM5487 [97], sterowane interfejsem SPI, stosują nie 24-bitowy, ale krótszy pakiet 16-bitowy do przesyłania rozkazu i danych nastawy suwaków o 256 ustawieniach potencjometrów cyfrowych.

Układ MAX5481 przeznaczony jest do pracy przy pojedynczym dodatnim napięciu zasilania V_{DD} w granicach od +2,7 V do +5,25 V oraz przy zerowym napięciu $V_{SS} = GND$. Układ jest też przeznaczony do pracy przy podwójnym napięciu zasilania $V_{DD} = +2,5$ V oraz przy ujemnym napięciu $V_{SS} = -2,5$ V. W materiałach informacyjnych producenta [92] podano, że należy stosować kondensatory ceramiczne o pojemności 0,1 μF odblokowujące napięcia zasilania V_{DD} oraz V_{SS} do GND.

Według danych technicznych producenta układu MAX5481, kompatybilny interfejs SPI przewiduje zakres częstotliwości sygnału zegarowego na linii SCLK do 7 MHz, co mieści się w standardzie SPI podającym zakres oryginalnej magistrali od 1 MHz do 10 MHz.

Układ scalony MAX5481 firmy MAXIM ma alternatywną możliwość zmiany nastawy za pomocą przyrostowego wejścia cyfrowego. Połączenie końcówki układu scalonego oznaczonej $SPI/\overline{UD}$ z końcówką GND programuje ten układ do

pracy ze sterowaniem przyrostowym, a nie z interfejsu SPI, jak to zostało podane na schemacie na rys. 4.6.

4.4.6. Sterowanie cyfrowe przyrostowe

Sterowanie cyfrowe przyrostowe stosowane jest w potencjometrach cyfrowych oraz rezystorach cyfrowych w przypadku, gdy układ sterujący MASTER nie stosuje opisanych wyżej interfejsów szeregowych.

Przy sterowaniu cyfrowym przyrostowym przetworników cyfrowo-analogowych należy formować sygnały wejściowe, jako dodatnie lub ujemne wielokrotności kwantu, na jaki został podzielony pełny zakres analogowego sygnału wyjściowego. Te wejściowe sygnały cyfrowe, w formie liczby impulsów, odpowiednio dokonują proporcjonalnych przyrostów dodatnich lub przyrostów ujemnych analogowego sygnału wyjściowego.

Do układu sterowanego SLAVE powinny być podawane trzy informacje: o wyborze danego układu SLAVE do sterowania, o znaku przyrostu (przyrost dodatni, czy przyrost ujemny) i liczbie kwantów, o które powinno nastąpić przesterowanie. W zakresie informacji znaku i liczby kwantów są stosowane dwa typowe rozwiązania.

W pierwszym rozwiązaniu układ SLAVE ma dwa wejścia, jedno dla impulsów stanowiących liczbę kwantów dodatniego przyrostu sygnału wyjściowego, a drugie wejście dla impulsów stanowiących liczbę kwantów ujemnego przyrostu sygnału wyjściowego. W drugim rozwiązaniu układ ma jedno wejście określające znak (dodatni czy ujemny) pożądanego przyrostu sygnału wyjścia oraz wejście drugie do liczby impulsów stanowiących liczbę kwantów zmiany sygnału wyjściowego.

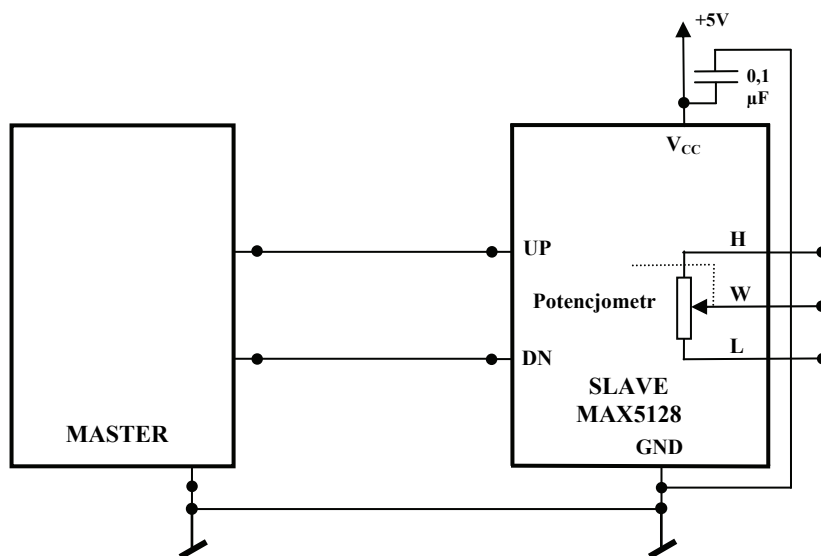
Część układów sterowania przyrostowego ma trzecie wejście wyboru danego układu SLAVE, który ma być przesterowany. To wejście nazywane jest CS lub częściej $\overline{\text{CS}}$.

Czasami układ nie ma wejścia typu CS, ale fakt wyboru danego układu SLAVE do przesterowania bywa uzależniony od poziomu sygnału na jednym z pozostałych wejść aktualnie niewykorzystywanych. Na przykład, w układzie z osobnymi wejściami dla dodatniego i ujemnego przesterowania, przy przesterowaniu dodatnim, wejście ujemnego przesterowania musi mieć sygnał niski, zezwalający na to przesterowanie. Podobnie, przy przesterowaniu ujemnym, wejście dodatniego przesterowania musi mieć sygnał niski, zezwalający na to przesterowanie. Przy braku sygnału zezwalającego, nie może nastąpić przesterowanie, co należy uznać za brak wyboru danego układu SLAVE do wypełnienia zadania.

Na rys. 4.7 podano przykład układu MAX5128 [93] sterowania cyfrowego przyrostowego, który nie ma wejścia typu CS, tylko dwa wejścia sterowania (*simple 2-wire up/down interface*).

Jest to przykładowy schemat sterowania układu, który ma tylko wejście sterowania przyrostu dodatniego UP (*up*) oraz wejście przyrostu ujemnego DN (*down*). Układ scalony zawiera potencjometr cyfrowy o 127 segmentach (128 położenia suwaka W), o sumarycznej rezystancji 22 k Ω , o liniowej charakterystyce. Jest to układ zasilany pojedynczym napięciem V_{CC} od wartości +2,7 V do +5,25 V.

Poziomy wysokie sygnałów cyfrowych UP oraz DN to 0,7 $\cdot V_{CC}$ w zakresie napięcia zasilania 2,7 V $\leq V_{CC} < 3,4$ V oraz 2,4 V w zakresie 3,4 V $\leq V_{CC} < 5,25$ V.



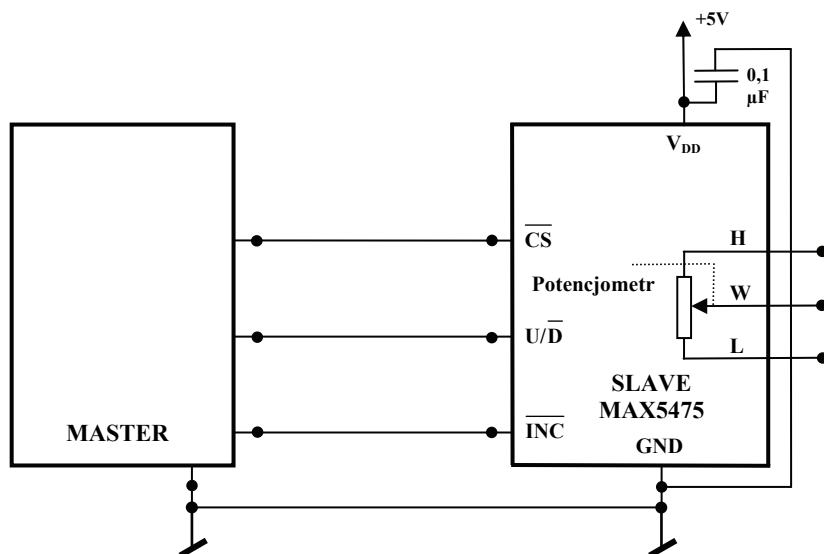
Rys. 4.7. Schemat sterowania cyfrowego przyrządowego układu potencjometru MAX5128

Poziomy niskie sygnałów cyfrowych to nie więcej niż 0,8 V. Przy niskim sygnale wejścia DN, który dopuszcza dany układ SLAVE do działania, liczba impulsów wysokiego sygnału odebrana na wejściu UP powoduje dodatni przyrost takiej samej liczby segmentów nastawy potencjometru w zakresie od L do W. Przy niskim sygnale wejścia UP, który dopuszcza ten układ SLAVE do działania, liczba impulsów wysokiego sygnału odebrana na wejściu DN powoduje ujemny przyrost nastawy takiej samej liczby segmentów potencjometru w zakresie od L do W.

Układ scalony zawiera monolityczną pamięć nieulotną typu EEPROM, która po wyłączeniu zasilania układu i po ponownym jego włączeniu, przywraca ustawienie suwaka potencjometru dokładnie takie same, jakie było przed wyłączeniem zasilania. Trwałość tej pamięci to 80 000 zapisów. Wytrzymałość pamięciowa, rozumiana jako zdolność przetrzymania informacji (*retention*) tej pamięci to 50 lat [93].

Na rys. 4.8 podano przykład układu MAX5475 [95] sterowania cyfrowego przyrządowego (*simple 3-wire up/down interface*). Układ ma wejście sygnału wyboru układu SLAVE typu $\overline{CS}$, co oznacza stan wybrania układu przy poziomie sygnału niskim. Drugie wejście służy do sterowania znaku przyrostu $U/\overline{D}$, przy poziomie wysokim będzie przyrost liczby segmentów potencjometru na + (plus), przy poziomie niskim będzie przyrost na – (minus). Trzecie wejście $\overline{INC}$ to liczba impulsów przesterowania sygnału wyjściowego równa liczbie przyrostu (dodatniego lub ujemnego) segmentów potencjometru w części pomiędzy L i W.

Układ scalony zawiera potencjometr cyfrowy o 31 segmentach (32 pozycji suwaka), o sumarycznej rezystancji 100 kΩ, o liniowej charakterystyce. Jest to układ zasilany pojedynczym napięciem V_{DD} od wartości +2,7 V do +5,25 V.



Rys. 4.8. Schemat sterowania cyfrowego przyrządowego układu potencjometru MAX5475

Poziomy wysokie sygnałów cyfrowych $\overline{CS}$, $U/\overline{D}$, $\overline{INC}$ to $0,7 \cdot V_{DD}$ w zakresie napięcia zasilania $2,7 \text{ V} \leq V_{DD} < 3,6 \text{ V}$ oraz $2,4 \text{ V}$ w zakresie $3,6 \text{ V} \leq V_{DD} < 5,25 \text{ V}$. Poziomy niskie sygnałów cyfrowych to nie więcej niż $0,3 \cdot V_{DD}$ w zakresie napięcia zasilania $2,7 \text{ V} \leq V_{DD} < 3,6 \text{ V}$ oraz $0,8 \text{ V}$ w zakresie $3,6 \text{ V} \leq V_{DD} < 5,25 \text{ V}$.

Układ scalony zawiera monolityczną pamięć nieulotną typu EEPROM o wysokiej trwałości 200 000 zapisów oraz bardzo długiej zdolności przetrzymania informacji w tej pamięci do 50 lat [95].

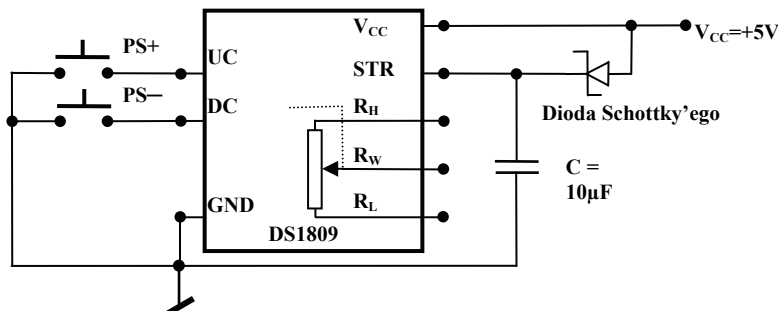
Dużym obszarem zastosowań potencjometrów cyfrowych są układy pomiarowe, niezbędne we współczesnych urządzeniach elektronicznych, a wymagające licznych kalibracji zarówno w procesie produkcji, jak i później podczas wieloletniej eksploatacji.

W niektórych układach pomiarowych nie występują cyfrowe układy sterowania typu MASTER, toteż nie można ich programom powierzyć zadań przestrojenia potencjometrów cyfrowych. Bezpośrednie sterowanie ręczne przełącznikami elektromechanicznymi opisanych układów jest zupełnie nieefektywne, gdyż takie przełączniki wytwarzają liczne dodatkowe impulsy wynikające z drgań styków w chwili przełączania. Można stosować specjalizowane układy pojedynczego impulsu [64], takie jak np. układ scalony ADM812 [13] do generowania sygnału reset do układów mikroprocesorowych.

Niektóre firmy [37, 38, 142] oferują układy potencjometrów cyfrowych ze sterowaniem przyrządowym (*Debounced Pushbutton Interface*), których wejścia nie reagują na krótkotrwałe zakłócenia na stykach elektromechanicznych przełączników sterujących.

Schemat takiego sterowania dla przykładowego układu scalonego DS1809 [38] został podany na rys. 4.9. Układ scalony zawiera potencjometr cyfrowy o 63 segmen-

tach (64 położenia suwaka R_W), o sumarycznej rezystancji 10 k Ω , 50 k Ω lub 100 k Ω i o liniowej charakterystyce. Jest to układ zasilany pojedynczym napięciem V_{CC} od wartości +4,5 V do +5,5 V.



Rys. 4.9. Schemat sterowania cyfrowego przyrostowego typu „Pushbutton” układu scalonego potencjometru DS1809

Sterowanie odbywa się dwoma przyciskami łączników PS+ oraz PS- na osobne wejścia UC (wzrost o jeden segment rezystancji) lub DC (zmniejszenie o jeden segment rezystancji) w odniesieniu do wspólnego punktu GND. Liczbą chwilowych przyciśnień, powodujących zwarcie styku PS+ lub PS-, dokonuje się przyrostowego ustawienia suwaka potencjometru cyfrowego.

Warunkiem właściwego sterowania jest stosowanie łączników, o tak zwanych „stykach bez odbiciowych”, w których impulsy wynikające z drgania styków zanikają w bardzo krótkim czasie. Aby wyeliminować zakłócenia początkowe, wejścia układu scalonego DS1809 typu „Pushbutton” czytają stan styku z opóźnieniem 1 ms, aby w tym czasie nastąpił zanik zakłóceń wynikających z dokonanego przełączenia styków. Omawiany układ zawiera pamięć nieulotną EEPROM o wysokiej trwałości 50 000 zapisów [38].

Układ z rys. 4.9 pracuje w trybie automatycznego zapamiętywania ustawienia suwaka w chwili zaniku napięcia zasilania. Tryb ten zapewniają: dołączenie końcówki STR (ciągłe zapamiętywanie) przez bardzo szybką diodę Schottky'ego do napięcia zasilania V_{CC} oraz spowolnienie zaniku napięcia zasilania na końcówce STR, dzięki kondensatorowi C o dużej pojemności.

Konstrukcje potencjometrów cyfrowych pojawiły się dopiero kilkanaście lat temu, toteż można się spodziewać dalszego ich rozwoju i standaryzacji. Można oczekiwać pojawienia się konstrukcji układu scalonego potencjometru cyfrowego z nabadowanym nad układem monolitycznym miniaturowym podwójnym przyciskowym (pod szpilkę lub kulkę długopisu) łącznikiem przyrostowym „+” „-” typu „Pushbutton”. Umożliwi to łatwe zastępowanie klasycznych wieloobrotowych mechanicznych potencjometrów strojeniowych w celu podwyższenia niezawodności i doprowadzi do znacznego zwiększenia zastosowań potencjometrów cyfrowych w układach pomiarowych i sterowania.

5. Opisy charakterystycznych parametrów przetworników cyfrowo-analogowych

5.1. Charakterystyka przetwornika i błędy statycznego przetwarzania

Parametry przetworników cyfrowo-analogowych są opisywane w wielu publikacjach [44, 67, 90, 137].

Idealna charakterystyka przetwornika cyfrowo-analogowego nie jest charakterystyką ciągłą. Sygnał wyjściowy analogowy pojawia się dla każdej wartości cyfrowego sygnału wejściowego, a ten nie jest sygnałem ciągłym, ale zmieniającym się o wielokrotność kwantu, jakim jest wartość najmniej znaczącego bitu (LSB). Charakterystyka idealna przetwornika, przy zastosowaniu kodu naturalnego dwójkowego może być opisana wzorem:

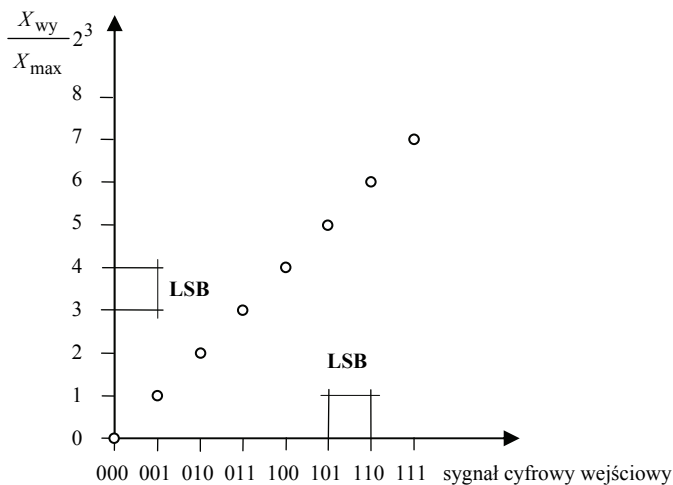
$$\frac{X_{wy}}{X_{max}} 2^n = b_{n-1} 2^{n-1} + \dots + b_m 2^m + \dots + b_0 2^0 \quad (5.1)$$

gdzie: X_{wy} – analogowy sygnał wyjściowy,

X_{max} – pełny zakres sygnału wyjściowego odpowiadający sygnałowi cyfrowemu zwanemu FS = 2^n ,

$b_{n-1}, \dots, b_m, \dots, b_0$ – współczynniki określające stany poszczególnych bitów; oznaczmy dla stanu niskiego: $b_m^0 = 0$, dla stanu wysokiego: $b_m^1 = 1$,

n – liczba bitów, zwana rozdzielczością przetwornika cyfrowo-analogowego.



Rys. 5.1. Charakterystyka idealna przetwornika cyfrowo-analogowego

Charakterystyka idealna jest opisywana punktami, które podają wartości względne sygnału wyjściowego odpowiadające wartościom wejściowego sygnału cyfrowego. Miarą wartości względnej sygnału wyjściowego we wzorze (5.1) jest wartość kwantu LSB stanowiącego wartość najmniej znaczącego bitu $b_0^1 = 1$.

Na rys. 5.1 podano charakterystykę idealną przetwornika cyfrowo-analogowego zaznaczoną punktami w „środku pustymi”. Jest to charakterystyka przykładowa przetwornika o trzech bitach, a więc dotyczy ośmiu wartości sygnału cyfrowego: 000, 001, 010, 011, 100, 101, 110, 111. Należy zauważyć, że w przetwornikach cyfrowo-analogowych pełny zakres nazywany FS = 2^n nie jest realizowalny. Maksymalna wartość sygnału wyjściowego mierzona jako wielokrotność LSB wynosi $2^n - 1 = FS - LSB$.

W fizycznie wykonywanych przetwornikach cyfrowo-analogowych realizacja wartości poszczególnych stanów bitów od b_0 do b_{n-1} odbiega od wartości wymaganych teoretycznie, to jest dla poziomu niskiego $b_m^0 = 0$ oraz dla poziomu wysokiego $b_m^1 = 1$. Rzeczywiste wartości tych bitów obciążone są błędami, które dla kolejnego bitu „m” można opisać w sposób następujący:

$$b_{mr}^0 = \delta_{bmo} \quad (5.2)$$

$$b_{mr}^1 = 1 + \delta_{bml} \quad (5.3)$$

Nietrudno zauważyć, że przy realizacji punktu początkowego (0000...0) charakterystyki rzeczywistej przetwornika, odchyłka od charakterystyki idealnej jest algebraiczną sumą błędów od „wszystkich zer bitów” według wzoru:

$$\delta_0 = \sum_{m=0}^{m=n-1} \delta_{bmo} * \bar{b}_m^0 \quad (5.4)$$

gdzie $\bar{b}_m^0 = 1$ jest negacją $b_m^0 = 0$.

Podobnie przy realizacji punktu końcowego (1111...1) charakterystyki rzeczywistej przetwornika, odchyłka od charakterystyki idealnej jest algebraiczną sumą błędów od „wszystkich jedynek bitów” według wzoru:

$$\delta_{\max} = \sum_{m=0}^{m=n-1} \delta_{bml} * b_m^1 \quad (5.5)$$

gdzie $b_m^1 = 1$.

W dowolnym punkcie charakterystyki odchyłka od charakterystyki idealnej będzie sumą dwu składników według (5.4) i (5.5) dla odpowiednich „zer i jedynek” występujących w danym sygnale cyfrowym wejściowym o postaci:

$$\delta = \sum_{m=0}^{m=n-1} \delta_{bmo} * \bar{b}_m^0 + \sum_{m=0}^{m=n-1} \delta_{bml} * b_m^1 \quad (5.6)$$

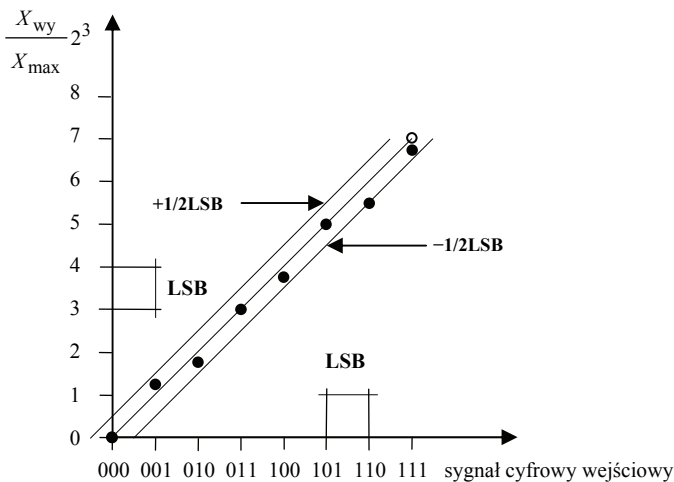
Na błędy charakterystyki rzeczywistej przetwornika wpływa wiele składników. W praktyce przyjmuje się do oceny charakterystyki następujące parametry:

- błąd przesunięcia zera (*offset*),
- błąd wzmacnienia zwany też błędem skalowania,
- błąd liniowości – niemonotoniczność charakterystyki,

- błąd nieliniowości całkowitej ΔINL zwany nieliniowością całkowitą (*integral nonlinearity*), dokładnością względną (*relative accuracy*), lub nieliniowością między punktami końcowymi (*endpoint nonlinearity*), nieliniowość całkowita INL wyrażana jest wielokrotnością LSB, według wzoru: $\Delta INL = INL \cdot \text{LSB}$,
- błąd nieliniowości różniczkowej ΔDNL zwany też nieliniowością różnicową (*differential nonlinearity*), nieliniowość różniczkowa DNL wyrażana jest wielokrotnością LSB, według wzoru: $\Delta DNL = DNL \cdot \text{LSB}$.

Na błąd przesunięcia zera przy zerowej wartości sygnału cyfrowego, oprócz odchyłki określonej wzorem (5.4) powodowanej sumą błędów realizacji wartości niskich (zerowych) wszystkich bitów przetwornika ma także wpływ odpowiednie przesuwanie zera wzmacniacza formującego wyjściowy sygnał przetwornika. Stosując w układzie wzmacniacza przetwornika cyfrowo-analogowego odpowiedni układ z nastawnym potencjometrem, umożliwiającym korektę przesunięcia zera wzmacniacza, uzyskuje się minimalizację błędu przesunięcia zera całego przetwornika cyfrowo-analogowego.

Na błąd wzmocnienia przetwornika cyfrowo-analogowego obserwowany na końcu charakterystyki, przy maksymalnej wartości sygnału cyfrowego, oprócz odchyłki określonej wzorem (5.5), powodowanej sumą błędów realizacji wartości wysokich (jedynkowych) wszystkich bitów przetwornika, ma wpływ parametr wzmocnienia wzmacniacza formującego wyjściowy sygnał przetwornika. Stosując w układzie wzmacniacza przetwornika cyfrowo-analogowego odpowiedni układ z nastawnym potencjometrem, umożliwiającym korektę współczynnika wzmocnienia wzmacniacza, uzyskuje się minimalizację błędu wzmocnienia całego przetwornika cyfrowo-analogowego.



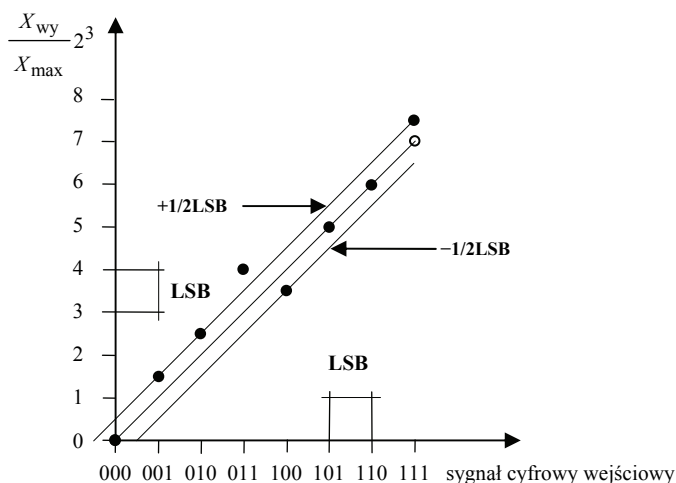
Rys. 5.2. Charakterystyka monotoniczna przykładowego przetwornika cyfrowo-analogowego

Jednak po skorygowaniu błędu przesunięcia zera i błędu wzmocnienia przetwornika cyfrowo-analogowego, przy różnych pośrednich wartościach sygnału cyfrowego wystąpią błędy charakterystyki, opisane wzorem (5.6). Są to błędy nieli-

niowości wynikające z sum algebraicznych błędów realizacji wartości wysokich „jedynkowych” i wartości niskich „zerowych” stanów bitów opisanych wzorami (5.2) oraz (5.3).

Na rys. 5.2 podano przykładową charakterystykę przetwornika rzeczywistego o trzech bitach, w którym dokonano skorygowania błędu przesunięcia zera. Na wykresie zaznaczono cienką linią charakterystykę idealną oraz dwoma równoległymi liniami zaznaczono przedział, w którym błąd nieliniowości nie odbiega o więcej niż $\pm 1/2 \text{ LSB}$ od charakterystyki idealnej. Jeżeli punkty charakterystyki rzeczywistej przetwornika cyfrowo-analogowego mieszczą się w pasie $\pm 1/2 \text{ LSB}$ towarzyszącym charakterystyce idealnej, to dana charakterystyka jest monotoniczna.

Charakterystyka monotoniczna cechuje się tym, że przy stopniowym wzroście sygnału cyfrowego, co jeden kwant równy 1 LSB, żadna ze zmian sygnału wyjściowego nie będzie ujemna. Oznacza to, że przy wzroście sygnału wejściowego, w żadnym jej fragmencie nie wystąpi opadanie charakterystyki sygnału wyjściowego. W granicznym przypadku, gdy wzrost jest równy 0 LSB, co oznacza, że nie ma jeszcze opadania, sąsiednie punkty charakterystyki znajdują się na tym samym poziomie. Punkt wcześniejszy jest na linii granicznej $+1/2 \text{ LSB}$, a sąsiedni dalszy punkt odpowiadający wzrostowi sygnału cyfrowego o 1 LSB jest na linii granicznej $-1/2 \text{ LSB}$.



Rys. 5.3. Charakterystyka niemonotoniczna przetwornika cyfrowo-analogowego

Na rys. 5.3 podano przykładową niemonotoniczną charakterystykę innego przetwornika rzeczywistego o trzech bitach. Błąd nieliniowości charakterystyki w tym przykładzie wykracza poza pasmo wynoszące $\pm 1/2 \text{ LSB}$, wynikiem czego przy wzroście sygnału cyfrowego od 011 do 100 występuje opadanie sygnału wyjściowego. Oznacza to, że charakterystyka jest niemonotoniczna. Producenci współczesnych scalonych przetworników cyfrowo-analogowych informują, że ich przetworniki mają charakterystyki monotoniczne.

Zazwyczaj stosuje się dwie korekty przebiegu charakterystyki, odpowiednie zerowanie i odpowiednią nastawę wzmocnienia, na początkowy i końcowy punkt charakterystyki idealnej przetwornika. W takim przypadku występuje ciekawa zależność wartości błędu MSB najbardziej znaczącego bitu $m = n-1$. Otóż błąd $\delta_{b(n-1)1}$ najbardziej znaczącego bitu b_{n-1} występujący we wzorze (5.3) jest dokładnie równy, ale z przeciwnym znakiem, sumie algebraicznej błędów wszystkich pozostałych bitów od $m = n-2$ do $m = 0$. To jednoznacznie wynika z faktu wyzerowania i dokładnej nastawy wzmocnienia przetwornika w skrajnych punktach na charakterystykę idealną. W takim przypadku wartość błędu bitu $(n-1)$ MSB musi się zerować z sumą algebraiczną błędów pozostałych bitów przetwornika.

Przy realizacji praktycznej przetworników cyfrowo-analogowych istnieje prawdopodobieństwo, że błąd bitu MSB będzie największym błędem nieliniowości tych przetworników [137], jednak pod warunkiem, że wartości bezwzględne błędów innych bitów będą znacznie mniejsze od błędu bitu MSB.

Teoretycznie uzasadnionym [137] określeniem błędu nieliniowości całkowej oznaczanej ΔINL jest definicja, że jest to suma wszystkich dodatnich błędów bitów (w których występują dodatnie błędy), lub że jest to suma ze znakiem przeciwnym wszystkich ujemnych błędów bitów (w których występują ujemne błędy). Jednak definicja ta jest bardzo niewygodna do wykorzystania praktycznego.

W praktyce, przy pomiarze błędu nieliniowości całkowej ΔINL , sprawdza się charakterystykę przetwornika i określa się największe odchylenie dodatnie, lub największe odchylenie ujemne od charakterystyki idealnej przetwornika cyfrowo-analogowego, w którym dokonano zerowania i nastawy wzmocnienia na początkowy i końcowy punkt charakterystyki idealnej. Zgodnie z procedurą pomiaru definiuje się parametr nieliniowości całkowej INL jako wielokrotność LSB.

Trzeba też zwrócić uwagę, że niektórzy producenci używają innej nazwy na określenie błędu nieliniowości całkowej ΔINL . Nazywają ten parametr dokładnością względną (*relative accuracy*, *absolute linearity*), lub nieliniowością między punktami końcowymi (*endpoint nonlinearity*) [12]. Definiują go zgodnie z tym, jak został określony parametr ΔINL przy omawianiu pomiaru tego parametru w poprzednim akapicie.

Błąd nieliniowości różniczkowej ΔDNL [137] zwany też nieliniowością różnicową (*differential nonlinearity*, *relative linearity*) jest równy zeru, jeżeli każde przejście do większej o jeden LSB bit wartości wejściowego sygnału cyfrowego daje zmianę sygnału wyjściowego dokładnie odpowiadającą też jednemu LSB. W przetworniku rzeczywistym o charakterystyce monotonicznej wzrost wartości cyfrowej o 1 LSB może spowodować wzrost sygnału wyjściowego odpowiadający wartości od 0 LSB do 2 LSB. Maksymalna wartość błędu nieliniowości różniczkowej dla przetwornika o charakterystyce monotonicznej może wynosić ± 1 LSB.

W przetworniku o charakterystyce niemonotonicznej maksymalna wartość błędu nieliniowości różniczkowej może być większa od +1 LSB lub też mniejsza od wartości -1 LSB. Współczesne scalone przetworniki cyfrowo-analogowe o charakterystykach niemonotonicznych, raczej nie bywają oferowane przez producentów.

5.2. Błędy od zmiany warunków pracy i warunków otoczenia

Na parametry przetworników cyfrowo-analogowych mają głównie wpływ zmiany temperatury otoczenia oraz zmiany napięć zasilania stanowiące zmianę warunków pracy [67, 90, 137].

Jak wynika z ogólnej zasady działania opisanej w rozdziale 2 o parametrach przetwornika cyfrowo-analogowego decydują głównie takie elementy jak łączniki analogowe, sieć przełączanych rezystorów, lub sieć przełączanych dzielników napięcia, lub sieć przełączanych źródeł prądowych, lub układ modulacji ze sterowanym współczynnikiem wypełnienia ciągu impulsów, a także źródło analogowego sygnału odniesienia oraz wzmacniacz formujący sygnał wyjściowy. Na właściwości tych elementów mają wpływ zmiany temperatury otoczenia oraz zmiany napięć zasilania, co wywołuje błędy parametrów całego przetwornika cyfrowo-analogowego.

W specyfikacjach technicznych różnych rodzajów przetworników cyfrowo-analogowych są podawane parametry, które opisują czułość charakterystyki przetwornika na zmiany temperatury i zmiany napięcia zasilania.

Niżej podano określenia parametrów charakteryzujących wpływy zmian warunków otoczenia i zmian warunków pracy przetworników cyfrowo-analogowych.

Współczynnik temperaturowy przesunięcia zera (*offset temperature coefficient*) jest wyznaczany w punkcie kontrolnym charakterystyki o zerowej wartości cyfrowego sygnału wejściowego. Stanowi on różnicę wartości sygnału wyjściowego X_{0T2} przy temperaturze T_2 i wartości sygnału wyjściowego X_{0T1} przy temperaturze T_1 odniesioną do różnicy tych temperatur $T_2 - T_1$:

$$\delta X_{0T} = \frac{X_{0T2} - X_{0T1}}{T_2 - T_1} . \quad (5.7)$$

Współczynnik temperaturowy wzmocnienia (*gain temperature coefficient*) jest wyznaczany w punkcie kontrolnym charakterystyki o nominalnej wartości cyfrowego sygnału wejściowego (wartość maksymalna realizowalna), po uprzednim skorygowaniu do zera wartości przesunięcia zera w obydwu temperaturach. Stanowi on różnicę wartości sygnału wyjściowego X_{nomT2} przy temperaturze T_2 i wartości sygnału wyjściowego X_{nomT1} przy temperaturze T_1 odniesioną do wartości nominalnej X_{nom} i do różnicy tych temperatur $T_2 - T_1$:

$$\delta X_{wzmT} = \frac{X_{nomT2} - X_{nomT1}}{X_{nom}(T_2 - T_1)} . \quad (5.8)$$

Współczynnik temperaturowy błędu nieliniowości całkowitej (*ΔINL temperature coefficient*) powinien być wyznaczany w punkcie charakterystyki dla sygnału cyfrowego, w którym występuje największa wartość błędu nieliniowości ΔINL_{max} . Stanowi on różnicę wartości błędu nieliniowości ΔINL_{maxT2} przy temperaturze T_2 i wartości błędu nieliniowości ΔINL_{maxT1} przy temperaturze T_1 odniesioną do różnicy tych temperatur $T_2 - T_1$:

$$\delta INL_T = \frac{\Delta INL_{maxT2} - \Delta INL_{maxT1}}{T_2 - T_1} . \quad (5.9)$$

Powyższy współczynnik temperaturowy nieliniowości jest rzadko podawany przez producentów przetworników cyfrowo-analogowych.

Współczynnik temperaturowy błędu nieliniowości różniczkowej (*DNL temperature coefficient*) powinien być wyznaczany dla sąsiednich wartości sygnału cyfrowego, w miejscu charakterystyki, w którym występuje największa wartość błędu nieliniowości $\Delta DNL_{\max}$. Stanowi on różnicę wartości błędu nieliniowości $\Delta DNL_{\max T_2}$ przy temperaturze T_2 i wartości błędu nieliniowości $\Delta DNL_{\max T_1}$ przy temperaturze T_1 odniesioną do różnicy tych temperatur $T_2 - T_1$:

$$\delta DNL_T = \frac{\Delta DNL_{\max T_2} - \Delta DNL_{\max T_1}}{T_2 - T_1} \quad (5.10)$$

Powyższy współczynnik temperaturowy nieliniowości jest rzadko podawany przez producentów przetworników cyfrowo-analogowych.

Wyznaczanie współczynników temperaturowych błędów nieliniowości całkowitej i błędów nieliniowości różniczkowej jest dość kłopotliwe. Producenci przetworników cyfrowo-analogowych bardzo często, zamiast podawać wartości tych współczynników, deklarują, że przetwornik danego typu cechuje charakterystyka monotoniczna w pełnym zakresie zmian temperatury od $T_{\min}$ do $T_{\max}$ [12, 96, 126].

Należy zwrócić też uwagę na to, że konstrukcja potencjometru cyfrowego i rezystora cyfrowego zawsze zapewnia monotoniczność charakterystyki, w pełnym zakresie zmiany temperatury, toteż producenci potencjometrów i rezystorów cyfrowych nie podają współczynników temperaturowych błędów nieliniowości [36, 39, 92, 93, 95, 97]. Producenci ci deklarują monotoniczność charakterystyki w pełnym zakresie zmian temperatury otoczenia.

Czasami producenci przetworników cyfrowo-analogowych posiadających wewnętrzne źródło napięcia referencyjnego podają współczynnik temperaturowy wewnętrznego napięcia referencyjnego (*reference voltage temperature drift*) [94]. Stanowi on różnicę wartości napięcia referencyjnego $U_{\text{REF}T_2}$ przy temperaturze T_2 i wartości tego napięcia $U_{\text{REF}T_1}$ przy temperaturze T_1 odniesioną do wartości nominalnej napięcia referencyjnego U_{REF} oraz do różnicy tych temperatur $T_2 - T_1$. Współczynnik ten ma wartość bardzo małą i dlatego jest wyrażany w częściach milionowych wartości względnej napięcia referencyjnego ppm/°C:

$$\delta U_{\text{REF}T} = \frac{U_{\text{REF}T_2} - U_{\text{REF}T_1}}{(T_2 - T_1)U_{\text{REF}}} 10^6 \left[\frac{\text{ppm}}{^\circ\text{C}} \right]. \quad (5.11)$$

Analogicznie do podanych powyżej definicji, można by określić współczynniki wpływu zmiany napięcia zasilania na parametry przetwornika cyfrowo-analogowego. Współczesne konstrukcje monolitycznych układów scalonych są tak projektowane i realizowane, że wpływy zmian napięcia zasilania w granicach kilku lub kilkunastu procent są bardzo niewielkie, toteż niezwykle rzadko spotyka się w dokumentacjach producentów wartości takich współczynników.

Najczęściej producenci podają błędy parametrów charakterystyk przetworników i deklarują, że są one spełnione zarówno przy zmianach temperatury otoczenia od $T_{\min}$ do $T_{\max}$ oraz przy zmianach napięć zasilania np. w granicach: $\pm 5\%$ lub $\pm 10\%$ lub nawet w zakresie od 2,7 V do 5,5 V ($\pm 25\%$) [36, 126].

Czasami [12, 96] spotyka się określenie współczynnika tłumienia wpływu zmian napięcia zasilania na wzmocnienie charakterystyki przetwornika (*power supply rejection*). Jest to iloraz procentowej zmiany wzmocnienia charakterystyki $100 \cdot \Delta X / X_{\text{nom}}$ i procentowej zmiany napięcia zasilania $100 \cdot \Delta U_z / U_z$, która spowodowała zmianę wzmocnienia według wzoru:

$$WTNZ = \frac{100 \frac{\Delta X}{X_{\text{nom}}}}{100 \frac{\Delta U_z}{U_z}} \left[\frac{\%}{\%} \right] \quad (5.12)$$

W przykładowych scalonych przetwornikach cyfrowo-analogowych współczynnik ten kształtuje się w granicach od 0,01 %/% [12] do 0,2 %/% [96].

5.3. Właściwości dynamiczne przetworników cyfrowo-analogowych

W literaturze [67, 90, 137] wymieniane są charakterystyczne parametry dynamiczne przetworników. Są to: największa szybkość narastania sygnału wyjściowego, czas ustalania się odpowiedzi przetwornika, różne błędy zakłóceń oraz maksymalna częstotliwość przetwarzania przetwornika.

Szybkość narastania sygnału wyjściowego w przetwornikach o wyjściowym sygnale napięciowym lub sygnale prądowym jest zależna od właściwości wzmacniacza formującego sygnał wyjściowy. W potencjometrach cyfrowych i rezystorach cyfrowych, z reguły nie stosujących wzmacniaczy wyjściowych, parametr ten nie bywa definiowany, a jest zastępowany określeniem czasu ustawienia suwaka.

Szybkość narastania sygnału wyjściowego (*slew rate*) jest ustalana przy skokowym wzroście cyfrowego sygnału wejściowego o najbardziej znaczący bit MSB, stanowi ona największą stromość wzrostu chwilowej wartości sygnału wyjściowego napięciowego lub prądowego w czasie:

$$SR = \max \left| \frac{d X_{\text{wy}}}{d t} \right| \quad (5.13)$$

Przy napięciowym sygnale wyjściowym parametr ten mierzony jest w V/μs. W przypadku bardzo szybkich przetwornikach cyfrowo-analogowych stosuje się bezpośrednio różnicowe wyjścia prądowe bez wykorzystania spowalniającego wzmacniacza. Dla takich przetworników [94] nie jest podawany prądowy parametr SR.

Czas ustalania się odpowiedzi przetwornika jest określany przy skokowym wzroście wejściowego sygnału cyfrowego od zera do wartości nominalnej (np. wszystkie bity zmieniają się od 000...000 do 111...111). Zazwyczaj czas ustalania się odpowiedzi stanowi przedział czasu, po którym sygnał wyjściowy ustali się wewnątrz zakresu ograniczonego do $\pm 1/2$ LSB wartości nominalnej. Dla przetworników o dużej rozdzielczości, dopuszczalny zakres dojścia do wartości nominalnej przyjmuje się też, jako określony procent wartości nominalnej, np. $\pm 0,5 \%$, $\pm 0,2 \%$, $\pm 0,025 \%$. Jest to wygodniejsze przy pomiarach tego parametru.

Dla potencjometrów cyfrowych i rezystorów cyfrowych, oprócz terminu czasu ustalania się odpowiedzi, stosowany bywa równoważny termin, określania czasu ustawienia suwaka, definiowany tak jak to podano w poprzednim akapicie.

Należy zwrócić uwagę na zjawisko pojawiania się w sygnale wyjściowym zakłóceń, zwanych szpilkowymi, przy przełączaniu wejściowego sygnału cyfrowego. Amplitudy zakłóceń szpilkowych dochodzą do wartości najbardziej znaczącego bitu MSB, a wynikają one z opóźnień przełączania kolejnych wartości bitów.

Zakłócenie szpilkowe (*glitch impulse*) jest badane przy cyklicznym skokowym przełączaniu wejściowego sygnału cyfrowego ze stanu samych zer (000...000) do stanu samych jedynek (111...111) i stanowi ono pole powierzchni (całka po czasie) tego impulsu w krótkim czasie jego trwania.

Przy sygnale wyjściowym napięciowym miarą zakłócenia szpilkowego jest pole powierzchni impulsu szpilkowego wyrażone w pikowoltach razy sekunda [pVs].

Przy sygnale wyjściowym prądowym miarą zakłócenia szpilkowego jest pole powierzchni impulsu szpilkowego wyrażone w pikoamperach razy sekunda, które są równoważne pikokulombom [pC]. Miara ta dotyczy, także bardzo szybkich przetworników cyfrowo-analogowych o różnicowych wyjściach prądowych na dwa rezystory obciążenia zazwyczaj o wartości 50 Ω . W takim przypadku od zakłócenia dodatniego odejmuje się zakłócenie ujemne, gdyż jest to wyjście różnicowe.

Opisywany bywa [12, 67, 96] inny rodzaj zakłóceń w przetwornikach cyfrowo-analogowych. W przetwornikach tych, posiadających wejście zewnętrznego sygnału referencyjnego, występuje zjawisko przenikania (*feedthrough*) zmiennego napięcia sygnału referencyjnego na wyjście sygnału analogowego. Przenikanie to wynika z pojemności szcztkowej między wejściem referencyjnym, a wejściem wewnętrznego wzmacniacza wyjściowego przetwornika.

Błąd efektu mnożącego przenikania (*multiplying feedthrough error*) jest wyznaczany przy wartości zerowej cyfrowego sygnału wejściowego, przy nominalnej wartości referencyjnego sinusoidalnego napięcia V_{REF} o umownej wartości częstotliwości f_{REF} . Częstotliwość ta odgrywa decydującą rolę, gdyż błąd efektu mnożącego przenikania jest proporcjonalny do tej częstotliwości. Błąd ten jest mierzony wartością międzyszcztową składowej zmiennej o częstotliwości f_{REF} zawartej w analogowym sygnale wyjściowym przetwornika.

Przykładowo można podać, że dla przetworników AD7845 [12] oraz MX7845 [96] błąd efektu mnożącego przenikania napięcia referencyjnego jest wyznaczany przy sinusoidalnym napięciu referencyjnym o amplitudzie 10 V oraz o częstotliwości 10 kHz i wynosi 5 mV_{pp} napięcia międzyszcztowego.

Dalszym rodzajem zakłóceń w przetwornikach cyfrowo-analogowych, posiadających wejście zewnętrznego sygnału referencyjnego, jest błąd przenikania sygnału cyfrowego (*digital feedthrough error*). Błąd ten jest wyznaczany przy zerowej wartości sygnału referencyjnego $V_{REF} = 0$, oraz przy cyklicznych skokowych zmianach cyfrowego sygnału wejściowego, od wartości zerowej (000...000) do wartości nominalnej (111...111). Miarą wartości błędu przenikania sygnału cyfrowego jest pole (całka po czasie) impulsu pojawiającego się na wyjściu analogowym przetwornika o krótkim czasie jego trwania.

Przykładowo można podać, że dla przetworników DAC121C085 [126] błąd przenikania sygnału cyfrowego wynosi 500 pVs (pikowoltosekund). Przetworniki te pracują przy częstotliwości zegarowej od 400 kHz do 3,4 MHz, a ich czas ustalania się odpowiedzi wynosi 8,5 μ s.

Ważnym charakterystycznym parametrem dynamicznym przetworników cyfrowo-analogowych jest maksymalna częstotliwość przetwarzania. Stanowi ona największą liczbę przetworzeń cyfrowo analogowych, w czasie jednej sekundy, przy której przetwornik zachowuje swoje parametry w zakresie dokładności.

Należy zwrócić uwagę, że największa częstotliwość przetwarzania, nie może być większa od wynikającej z odwrotności czasu ustalania się odpowiedzi danego przetwornika. Maksymalna częstotliwość przetwarzania podawana bywa w MHz, ale częściej przyjęto podawać ją w milionach przetworzeń na sekundę MSPS (*mega-samples per second*). W praktyce producenci dla wolnych przetworników cyfrowo-analogowych zwanych precyzyjnymi (rozdzielczość 10–16 bitów) podają parametr czasu ustalania się odpowiedzi, a dla szybkich przetworników podają maksymalną częstotliwość przetwarzania.

6. Metody przetwarzania cyfrowo-analogowego układów o wyjściach napięciowych i prądowych

6.1. Przetworniki cyfrowo-analogowe o sterowanej rezystancji lub konduktancji na wejściu wzmacniacza

W wyniku sterowania cyfrowego rezystancji lub sterowania cyfrowego konduktancji, w obwodzie jednooczkowym wejściowym wzmacniacza, jest realizowana funkcja przetwornika cyfrowo-analogowego [65].

W pierwszym przypadku sterowania cyfrowego rezystancji oczka, należy zastosować w obwodzie tego oczka dokładne źródło prądu odniesienia, a sygnał analogowy napięciowy proporcjonalny do sterowanej cyfrowo rezystancji sumarycznej oczka, trzeba zbierać równolegle z tej rezystancji. Aby nie zakłócić proporcjonalnej zależności odbieranego napięcia od wartości cyfrowo sterowanej rezystancji, odbiór napięcia powinien się odbywać przy praktycznie pomijalnej konduktancji (bardzo dużej rezystancji) wejściowej układu odbierającego napięcie, co może zapewnić odpowiedni dokładny wtórnik napięcia.

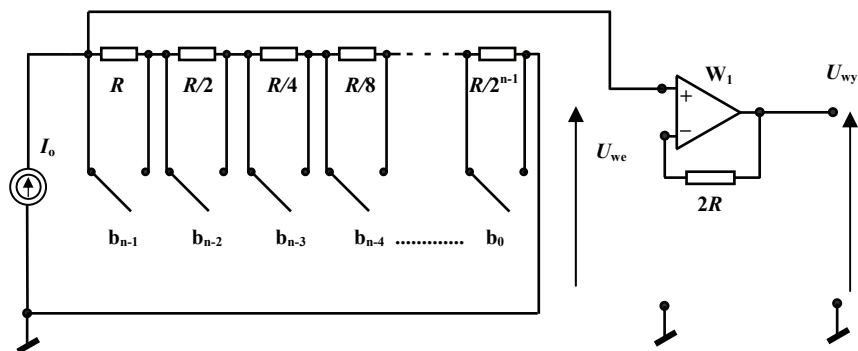
W drugim przypadku sterowania cyfrowego konduktancji oczka, należy zastosować w obwodzie tego oczka dokładne źródło napięcia odniesienia, a sygnał analogowy prądowy proporcjonalny do sterowanej cyfrowo konduktancji sumarycznej oczka, trzeba odbierać jako prąd szeregowy tej sumarycznej konduktancji oczka. Aby nie zakłócić proporcjonalnej zależności odbieranego prądu od wartości cyfrowo sterowanej konduktancji, odbiór prądu powinien się odbywać przy praktycznie pomijalnej, bardzo małej wartości rezystancji wejściowej układu odbierającego prąd, co może zapewnić odpowiedni dokładny przetwornik prądu na napięcie.

Obecnie zostanie rozpatrzony układ przetwornika z cyfrowo sterowaną rezystancją oczka obwodu wejściowego wzmacniacza. Schemat układu takiego przetwornika podano na rys. 6.1. W układzie tym zastosowano wtórnik napięcia [64] o bardzo dużej rezystancji wejściowej, co zapewnia silne ujemne, szeregowe do wejścia, napięciowe sprzężenie zwrotne zastosowane w układzie wzmacniacza. W obwodzie wejściowym wzmacniacza znajduje się źródło prądu odniesienia I_0 i sterowana cyfrowo rezystancja, złożona z szeregowego połączenia rezystorów o wartościach wagowych $R, R/2, R/4, \dots, R/2^{n-1}$, przy czym rezystory są załączane lub zwierane w zależności od stanów 1 lub 0 poszczególnych bitów $b_{n-1}, b_{n-2}, \dots, b_0$ wejściowego sygnału cyfrowego. Napięcie zbierane z szeregowego połączenia rezystorów załączanych lub wyłączanych (przez zwarcie) łącznikami analogowymi sterowanymi cyfrowym sygnałem sterującym można opisać wzorem:

$$U_{we} = I_0 \sum_{k=1}^{k=n} R_k \quad (6.1)$$

gdzie: I_0 – prąd źródła odniesienia,

R_k – rezystancja k-tego rezystora wagowego uwzględniająca stan jego dołączenia szeregowego lub stan jego zwarcia sterowanym łącznikiem k-tego bitu.



Rys. 6.1. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej rezystancji oczka obwodu wejściowego wtórnika napięcia

W obwodzie ujemnego szeregowego sprzężenia zwrotnego wtórnika zastosowano rezystor o wartości $2R$ w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane prawie wszystkie najstarsze, a więc najbardziej znaczące bity.

Jeżeli dla sygnału sterującego przyjmie się przykładową charakterystykę przy zastosowaniu kodu ułamkowego naturalnego dwójkowego według wzoru (4.2) podanego w rozdziale 4, a wzmacniacz jest wtórnikiem napięcia o wzmacnieniu równym jedności, to charakterystykę tego przetwornika opisze równanie:

$$U_{wy} = 2 I_o R (b_{n-1} 2^{-1} + b_{n-2} 2^{-2} + b_{n-3} 2^{-3} + b_{n-4} 2^{-4} + \dots + b_0 2^{-n}) \quad (6.2)$$

gdzie: $2 I_o R$ – pełny zakres sygnału wyjściowego przetwornika,

$b_{n-1}, b_{n-2}, \dots, b_0$ – stany dwuwartościowe poszczególnych bitów cyfrowego sygnału sterującego.

W przypadku zastosowania sterowanego prądu odniesienia I_o , poprzez układ przetwornika napięcie-prąd (np. o schemacie podanym na rys. 6.5) uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej równaniem (6.2). Sygnał wyjściowy przetwornika jest formowany jako iloczyn wejściowego sygnału cyfrowego i sterowanego analogowo prądu odniesienia ($I_o = I_{wy}$ na rys. 6.5).

Należy zwrócić uwagę, że opisany tu prosty układ przetwornika cyfrowo-analogowego, dla zapewnienia dobrej dokładności przetwarzania, wymaga stosowania łączników analogowych o małej rezystancji szeregowej stanu przewodzenia łącznika R_{pp} o wartości rzędu ułamka 1Ω . Rezystancje takie w stanie przewodzenia (od $800 \text{ m}\Omega$ do $10 \text{ m}\Omega$) zapewniać mogą tranzystory unipolarne MOSFET, np. IRFD120, IRFD220, IRF3205 [51, 52] w odpowiednim układzie łącznika analogowego.

W przypadku omawianego układu przetwornika, największy błąd przetwarzania powodowany niepomijalną rezystancją stanu przewodzenia R_{pp} , wystąpi w stanie zwierania przez łączniki analogowe wszystkich rezystorów wagowych. Będzie to więc stan, gdy sygnał wyjściowy powinien być równy zero. Sygnał wyj-

ściowy przetwornika w takim przypadku nie będzie zerowy, lecz osiągnie wartość błędu bezwzględnego przesunięcia zera według wzoru:

$$\Delta U(R_{pp}) = I_o R_{pp} n \quad (6.3)$$

gdzie: n – liczba bitów przetwornika cyfrowo-analogowego.

Błąd względny przetwornika przy realizacji zerowego sygnału cyfrowego (000...000) wyrażony w procentach odniesiony do maksymalnego zakresu przetwarzania $2 I_o R$ opisać można wzorem:

$$\delta = \frac{n R_{pp}}{2R} 100\% . \quad (6.4)$$

Podany układ przetwornika, przy zastosowaniu dobrych współczesnych łączników analogowych z tranzystorami MOSFET ($R_{pp} \cong 0,4 \Omega$) i dużej wartości rezystora wagowego $R = 5 \text{ k}\Omega$, umożliwia realizację przetworników o rozdzielczości odpowiadającej 11 bitom. Dla takich przetworników błędy względne wynikające z niepomijalnej rezystancji R_{pp} łączników analogowych mają wartość ok. 0,04 %, która jest zbliżona do wartości LSB przetwornika 11-bitowego.

Warto zwrócić uwagę, że drugi charakterystyczny parametr łączników analogowych, jakim jest rezystancja w stanie otwartym łącznika analogowego R_{op} , dla współczesnych łączników analogowych MOSFET, osiągająca wartości rzędu $10^8 \Omega$, ma wpływ pomijalny ($< 0,01 \%$) na dokładność przetwarzania omówionego układu przetwornika o parametrach podanych w poprzednim akapicie.

Znana jest druga możliwa realizacja przetwornika z cyfrowo sterowaną konduktancją na wejściu wzmacniacza. Układ elektryczny tej realizacji można utworzyć jako przekształcenie dualne [120] schematu przedstawionego na rys. 6.1 [65].

Źródło prądowe odniesienia I_o zastępuje się źródłem napięciowym odniesienia U_o . Połączenie równoległe źródła prądowego I_o z szeregowym łańcuchem rezystorów wagowych zastępuje się połączeniem szeregowym źródła napięciowego U_o z równoległym połączeniem rezystorów wagowych, co zapewnia liniowe sterowanie konduktancji sygnałem cyfrowym. Wyjście napięciowe z łańcucha rezystorów wagowych dołączone równoległe do wejścia wzmacniacza zastępuje się wyjściem prądowym do wejścia wzmacniacza połączonym szeregowo z elementem cyfrowo sterowanej konduktancji.

Drugi układ przetwornika cyfrowo-analogowego utworzony według przekształcenia dualnego podany jest na rys. 6.2. Jest to układ, którego odmiany były często przytaczane w literaturze [20, 32, 67, 127, 141] dotyczącej przetworników cyfrowo-analogowych.

Na rys. 6.2 podano jego prostą odmianę z pojedynczymi łącznikami analogowymi, bez podwójnych zwierzno-rozwiernych i rozwierno-zwierznych przełączników analogowych, których użycie jest zbędne, jeżeli zostanie zastosowany właściwy układ wzmacniacza o pomijalnie małej rezystancji wejściowej i właściwie dobrany typ wzmacniacza o małych prądach polaryzacji wejść. Został tu zastosowany układ wzmacniacza o konfiguracji odwracającej fazę, zwany też wzmacniaczem inwersyjnym [64]. Stanowi on przetwornik prądu na napięcie o pomijalnej rezystan-

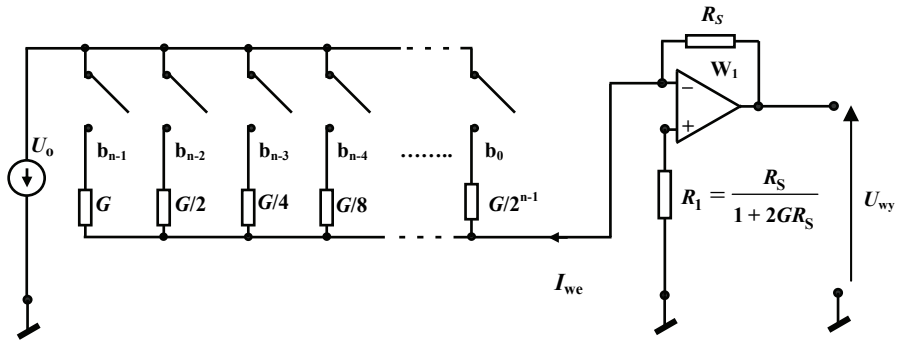
cji wejściowej, co zapewnia silne ujemne, równoległe do wejścia, prądowe sprzężenie zwrotne zastosowane w układzie tego wzmacniacza.

Dla układu tego równanie opisujące prąd wejściowy wzmacniacza I_{we} ma postać następującą:

$$I_{we} = U_o \sum_{k=1}^{k=n} G_k, \quad (6.5)$$

gdzie: U_o – napięcie źródła odniesienia,

G_k – konduktancja k-tego rezystora wagowego uwzględniająca stan jego dołączenia równoległego lub stan przerwy do tego rezystora sterowany łącznikiem k-tego bitu.



Rys. 6.2. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej konduktancji oczka obwodu wejściowego, z układem wzmacniacza o konfiguracji odwracającej fazę zapewniającej przetwarzanie prądu na napięcie

Jeżeli dla sygnału sterującego przyjmie się przykładową charakterystykę opisaną przy pomocy kodu ułamkowego naturalnego dwójkowego – według wzoru (4.2), to charakterystykę tego przetwornika opisze równanie:

$$U_{wy} = 2 U_o G R_S (b_{n-1} 2^{-1} + b_{n-2} 2^{-2} + b_{n-3} 2^{-3} + b_{n-4} 2^{-4} + \dots + b_0 2^{-n}), \quad (6.6)$$

gdzie: G – konduktancja wagowego rezystora najbardziej znaczącego bitu MSB,

R_S – rezystancja sprzężenia zwrotnego wzmacniacza o konfiguracji odwracającej fazę przetwarzającego prąd wejściowy na napięcie wyjściowe,

$2 U_o G R_S$ – pełny zakres sygnału wyjściowego przetwornika,

$b_{n-1}, b_{n-2}, \dots, b_0$ – stany dwuwartościowe poszczególnych bitów cyfrowego sygnału sterującego.

Podana charakterystyka przetwornika uwzględnia zastosowanie ujemnego napięcia odniesienia, tak jak to pokazano na schemacie na rys. 6.2.

W przypadku zastosowania sterowanego napięcia odniesienia U_o , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej równaniem (6.6).

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie i tak dobranej, aby zminimalizować wpły-

wy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane najbardziej znaczące bity.

Można oszacować wpływ parametrów łączników analogowych na błędy przetwarzania omawianego układu przetwornika cyfrowo-analogowego.

Podobnie jak dla poprzedniego układu zauważalny wpływ na błąd przetwarzania wnosi rezystancja w stanie przewodzenia łącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora wagowego, rezystancja łącznika zmniejsza wartość konduktancji danego bitu G_k . Łatwo zauważyć, że największy błąd występuje, gdy zostaną załączone wszystkie rezystory wagowe, a więc przy przetwarzaniu sygnału o maksymalnej wartości. Można wyprowadzić wzór przybliżony na błąd względny wyrażony w procentach wynikający z niepomijalnej wartości rezystancji łączników analogowych R_{pp} o postaci:

$$\delta(R_{pp}) = R_{pp}G(-b_{n-1}2^{-1} - b_{n-2}2^{-2} - b_{n-3}2^{-3} - b_{n-4}2^{-4} + \dots - b_02^{-n}) 100\%. \quad (6.7)$$

Wartość ekstremalna tego błędu wystąpi przy wartości 1 dla wszystkich bitów i wyniesie:

$$\delta(R_{pp})_{\max} \approx |-R_{pp}G \cdot 100\%| \quad (6.8)$$

Przyjmując wartości szacunkowe $G = 2 \cdot 10^{-4} \cdot 1/\Omega$ oraz $R_{pp} = 0,4 \Omega$ otrzymamy według wzoru (6.8) błąd o wartości 0,008 % powodowany niepomijalną rezystancją łączników analogowych w stanie przewodzenia. Dla przetwornika o rozdzielczości $n = 11$ bitów, błąd ten jest mniejszy od wartości 0,2 LSB, więc może być pominięty.

Wpływ na błąd przetwarzania przetwornika rezystancji łącznika R_{op} w stanie otwartym łączników jest bardziej znaczący. Nietrudno zauważyć, że w tym przypadku największy błąd wystąpi dla wszystkich łączników otwartych, a więc przy realizacji zerowego sygnału wyjściowego.

Największy błąd względny wyrażony w procentach określić można wzorem:

$$\delta(R_{op}) = \frac{n \cdot 100\%}{2R_{op}G}. \quad (6.9)$$

Przyjmując wartości szacunkowe zgodnie z wcześniejszymi rozważaniami: $G = 2 \cdot 10^{-4} \cdot 1/\Omega$, $R_{op} = 10^8 \Omega$ oraz liczbę bitów $n = 11$, otrzymamy błąd maksymalny o wartości 0,03 % powodowany niepomijalną rezystancją łączników analogowych w stanie ich otwarcia. Jest to wartość prawie dwukrotnie mniejsza od LSB.

Jak widać, omówione wyżej układy umożliwiają realizację prostych przetworników cyfrowo-analogowych o rozdzielczości 11 bitów, dzięki stosowaniu jako łączników analogowych tranzystorów unipolarnych typu MOSFET.

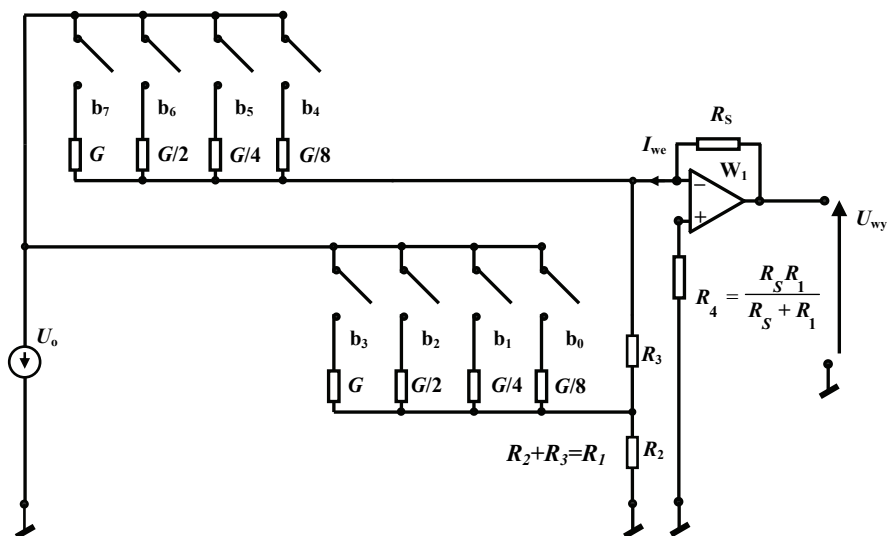
Wadą omówionych układów przetworników jest konieczność stosowania rezystorów wagowych o dużej rozpiętości wartości nominalnych od R do $R/2^{n-1}$ lub od G do $G/2^{n-1}$. Przykładowo, dla rozdzielczości 11-bitowej przetwornika iloraz konduktancji wynosi $2^{10} = 1024$. Proces technologiczny wykonywania odpowiedniego zestawu konduktancji o tak dużym zakresie wartości rezystancji, np. od 5 k Ω

do $5\text{ M}\Omega$ jest trudny, chociaż duża dokładność realizacji rezystancji wymagana jest tylko dla kilku – czterech lub pięciu początkowych najbardziej znaczących bitów.

Zaletą podanych schematów jest ich prostota układowa, brak konieczności stosowania analogowych przełączników podwójnych (o stanach zwarcie-rozwarcie i rozwarcie-zwarcie) oraz możliwość uzyskania dokładności odpowiadającej rozdzielczości do 11 bitów.

Przykładowy schemat przetwornika cyfrowo-analogowego pracującego przy zastosowaniu kodu naturalnego ułamkowego dwójkowego podano na rys. 6.3. Układ ten nie ma opisanej wyżej wady, gdyż stosuje dla każdej grupy kolejnych czterech bitów takie same rezystory wagowe o wartościach konduktancji: G , $G/2$, $G/4$, $G/8$ oraz odpowiedni dzielnik prądu R_2 , R_3 dla drugiej grupy sieci rezystorów sterowanej przez kolejne cztery mniej znaczące bity. Dzielnik ten zapewnia dokładny podział prądu do $1/16$ z czterech rezystorów wagowych. A to pozwala na utrzymanie tych samych wartości rezystorów wagowych, jakie zastosowano w pierwszej grupie.

Schemat podany na rys. 6.3 dotyczy przetwornika 8-bitowego. Dla układu przetwornika 12-bitowego należy stosować trzy grupy sieci rezystorów wagowych [19], przy czym dwie ostatnie grupy powinny mieć, każda po jednym dzielniku prądu wypływającego z sieci rezystorów danej grupy do wzmacniacza wyjściowego. Druga grupa rezystorów wagowych powinna zawierać dzielnik prądu o dokładnym podziale prądu do $1/16$, a trzecia grupa powinna zawierać dzielnik prądu o podziale prądu do $1/256$.



Rys. 6.3. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej konduktancji, z dzielnikiem prądu dla drugiej grupy sieci rezystorów, sterowanej przez kolejne cztery mniej znaczące bity

W literaturze [67, 127] omawiane są podobne układy, ale bardziej rozbudowane, co wynika z zastosowania podwójnych przełączników (zwarcie-rozwarcie i rozwarcie-zwarcie) sterowanych wejściowym sygnałem cyfrowym przetwornika.

Podwójne przełączniki przyłączające rezystory wagowe do źródła napięcia odniesienia lub do wspólnego punktu sygnałowego zapewniają stałą rezystancję zastępczą sieci rezystorów wagowych, widzianą od strony wzmacniacza. Stosowanie podwójnych przełączników komplikuje w sposób istotny układ, a jest niezbędne tylko wtedy, gdy sieć rezystorów wagowych pracuje na stałą rezystancję obciążenia [32] o wartości porównywalnej z rezystancją wewnętrzną tej sieci. Sytuacja taka nie ma miejsca w układzie przetwornika cyfrowo-analogowego z rys. 6.3. W układzie tym pierwsza grupa rezystorów wagowych pracuje na praktycznie pomijalną rezystancję wejściową wzmacniacza inwersyjnego, a druga grupa rezystorów wagowych pracuje na małą rezystancję dzielnika prądu, nieco mniejszą od wartości rezystora R_2 .

Podany na rys. 6.3 przykładowy schemat przetwornika 8 bitowego może zostać odpowiednio rozbudowany, w celu realizacji przetwornika 12-bitowego lub 16-bitowego. Zasady takiej rozbudowy podano poniżej.

Rezystancyjne dzielniki prądu są tak projektowane, że dokonują podanego dalej podziału prądu dopływającego do wejścia wzmacniacza z kolejnych podzielników czwórkami sieci rezystancyjnych sterowanych grupami bitów:

- dla pierwszej grupy najbardziej znaczących bitów nie ma dzielnika prądu, współczynnik podziału jest równy 1,
- dla drugiej grupy dzielnik prądu realizuje współczynnik podziału $1/16$,
- dla przetwornika 12-bitowego dla trzeciej grupy bitów współczynnik podziału powinien wynosić $1/256$,
- dla przetwornika 16-bitowego dla czwartej grupy bitów współczynnik podziału powinien wynosić $1/4096$.

Należy zwrócić uwagę na możliwość budowy, zgodnie z omówionymi zasadami, przetworników pracujących w kodzie BCD 8421, przy wykorzystaniu odpowiednich dzielników prądu. Konduktancje wagowe będą miały wartości $0,8G$, $0,4G$, $0,2G$, $0,1G$.

Dla pierwszej dekady dla czterech bitów tej dekady nie będzie dzielnika prądu.

Dla drugiej dekady dla czterech bitów tej dekady współczynnik podziału dzielnika prądu powinien wynosić $1/10$,

Dla trzeciej dekady dla czterech bitów tej dekady współczynnik podziału dzielnika prądu powinien wynosić $1/100$.

W układzie przedstawionym na rys. 6.3, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza, szeregowo z wejściem nieinwersyjnym zastosowano rezystor R_4 o wartości podanej na schemacie.

W układzie tego przetwornika należy stosować ujemne źródło napięcia odniesienia U_0 w celu zapewnienia zmian napięcia wyjściowego w przedziale napięć dodatnich.

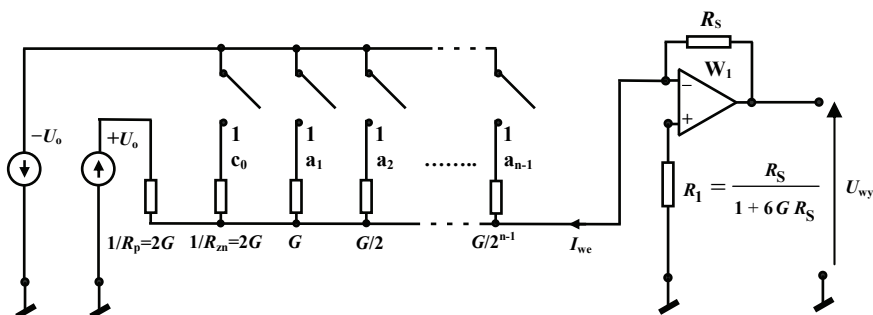
Charakterystyka przetwarzania przetwornika, przy zastosowaniu ujemnego napięcia odniesienia, tak jak to podano na schemacie (rys. 6.3) ma postać:

$$U_{wy} = 2U_0G R_S (b_7 2^{-1} + b_6 2^{-2} + b_5 2^{-3} + b_4 2^{-4} + \dots + b_0 2^{-8}) \quad (6.10)$$

W przypadku zastosowania sterowanego napięcia odniesienia U_0 , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej podanym wyżej równaniem.

Rozpatrywane dotychczas układy przetworników cyfrowo-analogowych z siecią rezystorów o wartościach wagowych zapewniały unipolarną zmianę napięcia wyjściowego od 0 do $X_{\max}$ w funkcji zmian wejściowego sygnału cyfrowego. Możliwa jest realizacja przetworników dostarczających na wyjściu sygnały bipolarne od wartości ujemnych $X_{\min}$ do wartości dodatnich $X_{\max}$. W tym celu stosowane są bipolarne kody dwójkowe opisane w rozdziale 4.

Niżej podano przykład realizacji przetwornika o wyjściu bipolarnym. Na rys. 6.4 przedstawiono przykładową realizację przetwornika cyfrowo-analogowego [65] stosującego bipolarny przesunięty kod dwójkowy, zwany też kodem dwójkowym skompensowanym – opisany równaniem (4.12). Realizacja przetwornika wymaga stosowania dwóch źródeł napięć odniesienia $+U_0$ oraz $-U_0$ o przeciwnych polaryzacjach – dodatniej i ujemnej – w celu zapewnienia bipolarnego zakresu zmian napięcia wyjściowego. Rezystor R_p o konduktancji $2G$ służy do stałej ujemnej polaryzacji wyjścia wzmacniacza, a rezystor R_{zn} o konduktancji $2G$ służy do realizacji bitu znaku.



Rys. 6.4. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej w bipolarnym przesuniętym kodzie dwójkowy konduktancji obwodu wejściowego układu wzmacniacza inwersyjnego

Charakterystykę przetwornika opisuje równanie:

$$U_{wy} = 2U_0 G R_S (c_0 - 1 + a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}), \quad (6.11)$$

gdzie: c_0 – bit znaku, przyjmuje wartość $c_0 = 1$ dla dodatnich wartości sygnału cyfrowego i dodatnich napięć wyjściowych lub wartość $c_0 = 0$ dla ujemnych wartości sygnału cyfrowego i ujemnych napięć wyjściowych;
 $a_1, a_2, \dots, a_n$ – stany dwuwartościowe poszczególnych bitów.

W przedstawionym układzie, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza, w stanie załączenia wszystkich bitów, szeregowo z wejściem nieinwersyjnym zastosowano rezystor R_1 o wartości podanej na schemacie (rys. 6.4).

W literaturze [20, 67] omawiane są podobne układy do przedstawionego na rys. 6.4, ale są one bardziej rozbudowane, gdyż stosują podwójne przełączniki (zwarcie-rozwarcie i rozwarcie-zwarcie) sterowane wejściowym sygnałem cyfrowym przetwornika. Stosowanie podwójnych przełączników nie jest konieczne, jeżeli

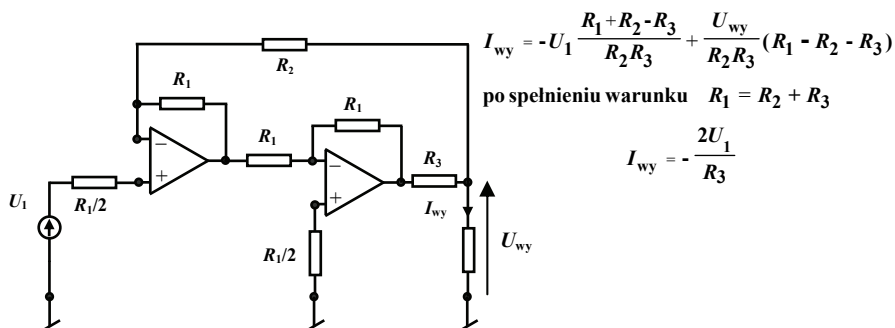
zostanie w układzie zastosowany właściwy współczesny wzmacniacz scalony o pomijalnym prądzie polaryzacji wejścia [64].

Opisane układy przetworników realizowały napięciowe sygnały wyjściowe. W przypadku potrzeby przetwornika o prądowym sygnale wyjściowym istnieje możliwość zastąpienia wzmacniacza wyjściowego, lub dodania na jego wyjściu odpowiedniego układu o wyjściu prądowym [64].

Przykładowo podano schemat układu przetwornika napięcie-prąd o dużej rezystancji wejściowej (rys. 6.5). Przetwornik taki można zastosować zamiast wtórniaka napięcia przedstawionego na schemacie przetwornika cyfrowo-analogowego podanego na rys. 6.1.

Układ z rys. 6.5 wykorzystuje dwa wzmacniacze scalone, zapewnia bardzo dużą rezystancję wejściową, gdyż stosuje na wejściu układ wzmacniacza nieinwersyjnego.

Rezystor R_2 zapewnia takie sterowanie wyjścia wzmacniacza, że prąd wyjściowy staje się niezależny od napięcia na wyjściu, przy spełnionym warunku $R_1 = R_2 + R_3$, więc wyjście układu ma charakter źródła prądowego o charakterystyce opisanej na rysunku. Charakterystyczną cechą układu jest inwersja prądowego sygnału wyjściowego względem napięciowego sygnału wejściowego. Rezystancja wejściowa układu jest bardzo duża, więc pomijalny jest efekt obciążania cyfrowo sterowanej rezystancji obwodem wyjściowym wzmacniacza.

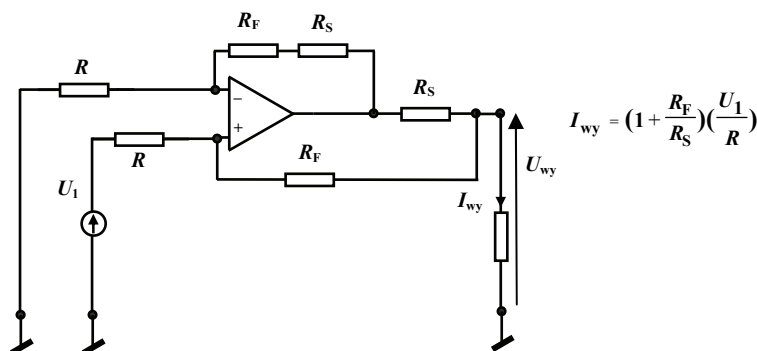


Rys. 6.5. Przetwornik napięcie-prąd o charakterystyce inwersyjnej i o bardzo dużej rezystancji wejściowej

Badając możliwość modyfikacji układu wzmacniacza ze schematu przetwornika cyfrowo-analogowego (rys. 6.2 i dalsze), w celu uzyskania na ich wyjściach sygnału prądowego, dojdziemy do wniosku, że zastosowany tam układ wzmacniacza inwersyjnego nie powinien zostać zmieniony. Niestety brak jest prostych układów wzmacniania wejściowego sygnału prądowego celem uformowania wyjściowego sygnału prądowego, układów charakteryzujących się pomijalnie małą wartością rezystancji wejściowej, jak układ wzmacniacza inwersyjnego.

W celu uformowania prądowego sygnału wyjściowego dla układu przetwornika z rys. 6.2, lub też z rysunków dalszych można na ich wyjściach dodać układ

przetwornika napięcia na prąd [64]. Schemat takiego przetwornika napięcie-prąd podano na rys. 6.6.



Rys. 6.6. Przetwornik napięcie-prąd o charakterystyce nieinwersyjnej i o stałej rezystancji wejściowej

Układ ten wymaga stosowania dwu par rezystorów R_S oraz R_F o odpowiednio tych samych wartościach. Układ zapewnia wzmocnienie prądowe o wartości:

$$\frac{I_{wy}}{I_{we}} = \frac{I_{wy}}{\frac{U_1}{R}} = 1 + \frac{R_F}{R_S} \quad (6.12)$$

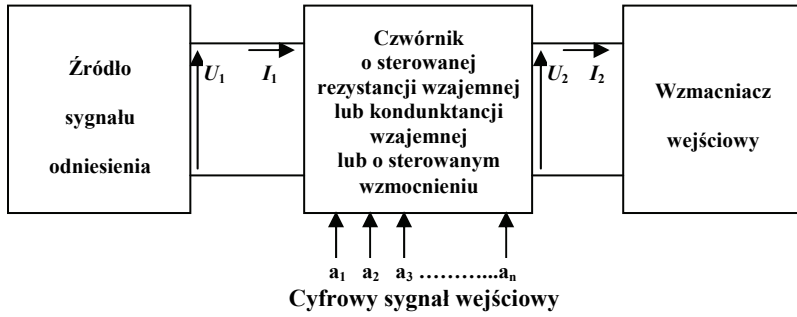
W układzie tym spełniony jest warunek jednakowych wartości rezystancji widzianych z obu wejść różnicowych wzmacniacza, co zapewnia minimalizację błędów przetwarzania sygnałów wynikających z wpływu prądów polaryzacji wejść wzmacniacza.

Z dokonanego przeglądu układów przetworników cyfrowo-analogowych, z cyfrowo sterowaną rezystancją lub konduktancją w obwodzie na wejściu wzmacniacza, wynika możliwość łatwej realizacji prostych układów o rozdzielczości 11 bitów. Stosując jako łączniki analogowe tranzystory unipolarne typu MOSFET o rezystancji zmniejszonej do kilkudziesięciu miliomów w stanie przewodzenia kanału, można znacznie polepszyć dokładność i jeszcze zwiększyć liczbę bitów takich przetworników cyfrowo-analogowych.

6.2. Przetworniki cyfrowo-analogowe o sterowanej transmitancji czwórnika na wejściu wzmacniacza

Obecnie zostaną omówione układy przetwarzania cyfrowo-analogowego wykorzystujące sterowanie cyfrowe rezystancji wzajemnej, lub konduktancji wzajemnej lub sterowanie wzmocnienia czwórnika pasywnego zasilanego ze źródła sygnału odniesienia.

Na rys. 6.7 przedstawiono schemat blokowy połączeń źródła sygnału odniesienia, wzmacniacza wyjściowego oraz czwórnika o sterowanej cyfrowo rezystancji wzajemnej lub konduktancji wzajemnej lub o sterowanym wzmocnieniu.



Rys. 6.7. Schemat blokowy przetwornika cyfrowo-analogowego zawierający czwórnik pasywny o sterowanej cyfrowo rezystancji wzajemnej lub konduktancji wzajemnej lub o sterowanym współczynniku wzmacnienia

Pasywny czwórnik elektryczny opisują równania łańcuchowe [24] o postaci:

$$U_1 = AU_2 + BI_2 \quad (6.13)$$

$$I_1 = CU_2 + DI_2 \quad (6.14)$$

Aby uzależnić sygnał wyjściowy czwornika tylko od jednego parametru łańcuchowego B lub D, to należy zastosować wzmacniacz wyjściowy o rezystancji wejściowej równej zero, będzie to stan zwarcia wyjścia czwornika $U_2 = 0$ oraz wystąpi prąd zwarcia I_{2z} .

Zazwyczaj stosuje się na wejściu czwornika napięcie odniesienia $U_1 = U_o$ oraz na jego wyjściu wzmacniacz inwersyjny o rezystancji wejściowej praktycznie równej zero. W takim przypadku sygnał wyjściowy przetwornika cyfrowo-analogowego będzie proporcjonalny do prądu I_{2z} , który wg (6.13) opisać można wzorem:

$$I_{2z} = \frac{1}{B} U_1. \quad (6.15)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie konduktancji wzajemnej $1/B$ stanowiącej odwrotność parametru łańcuchowego B czwornika.

W drugiej możliwej realizacji przetwornika cyfrowo-analogowego należy na wejściu czwornika stosować prąd odniesienia $I_1 = I_o$ oraz na wyjściu czwornika wzmacniacz inwersyjny o rezystancji wejściowej praktycznie równej zero. Będzie to stan zwarcia wyjścia czwornika $U_2 = 0$. W takim przypadku sygnał wyjściowy przetwornika cyfrowo-analogowego będzie proporcjonalny do prądu I_{2z} , który wg (6.14) opisać można wzorem:

$$I_{2z} = \frac{1}{D} I_1. \quad (6.16)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie współczynnika wzmocnienia prądowego $1/D$ stanowiącego odwrotność parametru łańcuchowego D czwórnika.

Aby uzależnić sygnał wyjściowy czwórnika tylko od jednego parametru łańcuchowego A lub C , należy zastosować wzmacniacz wyjściowy o rezystancji wejściowej nieskończenie wielkiej. Będzie to stan jałowy wyjścia czwórnika $I_2 = 0$ oraz wystąpi napięcie stanu jałowego U_{2j} .

W trzeciej możliwej realizacji przetwornika cyfrowo-analogowego stosuje się na wejściu czwórnika napięcie odniesienia $U_1 = U_o$ oraz na jego wyjściu wzmacniacz wtórnikowy o rezystancji wejściowej nieskończenie wielkiej. Będzie to stan jałowy wyjścia czwórnika $I_2 = 0$. W takim przypadku sygnał wyjściowy przetwornika cyfrowo-analogowego będzie proporcjonalny do napięcia stanu jałowego wyjścia czwórnika U_{2j} , które wg (6.13) opisać można wzorem:

$$U_{2j} = \frac{1}{A} U_1. \quad (6.17)$$

W tym przypadku należy zapewnić cyfrowe sterowanie współczynnika wzmocnienia napięciowego $1/A$ stanowiącego odwrotność parametru łańcuchowego A czwórnika.

Czwarta możliwa realizacja przetwornika cyfrowo-analogowego polega na stosowaniu na wejściu czwórnika prądu odniesienia $I_1 = I_o$ oraz na wyjściu czwórnika wzmacniacza wtórnikowego o rezystancji wejściowej nieskończenie wielkiej. Będzie to stan jałowy na wyjściu czwórnika $I_2 = 0$. W takim przypadku sygnał wyjściowy przetwornika cyfrowo-analogowego będzie proporcjonalny do napięcia stanu jałowego wyjścia czwórnika U_{2j} , które wg (6.14) można opisać wzorem:

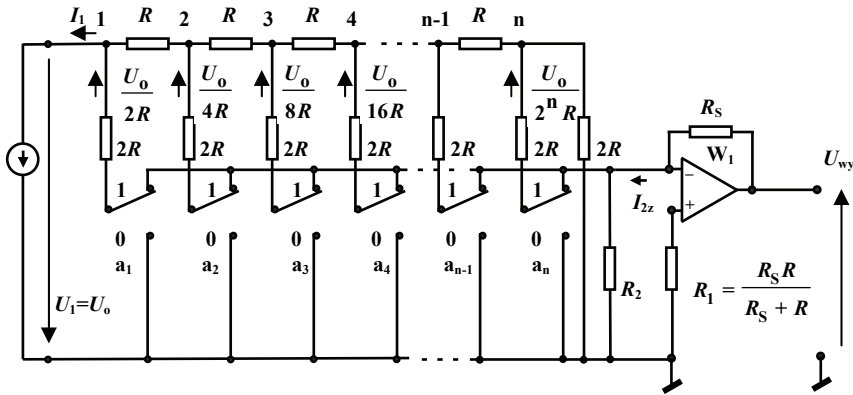
$$U_{2j} = \frac{1}{C} I_1. \quad (6.18)$$

Przy takiej realizacji przetwornika cyfrowo-analogowego należy zapewnić cyfrowe sterowanie rezystancji wzajemnej $1/C$ stanowiącej odwrotność parametru łańcuchowego C czwórnika.

Nie jest wygodne wykorzystywanie innych stanów obciążenia czwórnika oprócz stanu zwarcia lub stanu jałowego na jego wyjściu, gdyż może to utrudnić sprawę zapewnienia odpowiedniego sterowania cyfrowego aż dwu parametrów łańcuchowych czwórnika.

W praktyce do realizacji przetworników cyfrowo-analogowych wykorzystywane są czwórniki stanowiące sieci rezystancyjne zwane drabinkami R - $2R$. Zaletą tych układów jest stosowanie tylko dwu wartości rezystancji R oraz $2R$.

Na rys. 6.8 podano schemat przykładowego przetwornika cyfrowo-analogowego, stosowanego w układach scalonych [12, 96, 98, 99], z czwórnikiem stanowiącym drabinkę R - $2R$. Schemat ten stanowi realizację układu opisanego wyżej wzorem (6.15). Jest to układ z napięciowym źródłem odniesienia zasilającym czwórnik oraz ze wzmacniaczem inwersyjnym o pomijalnej rezystancji wejściowej zwierającej wyjście czwórnika. W literaturze [20, 67, 127] układ ten bywa nazywany przetwornikiem z odwróconą siecią (drabinką) rezystorów R - $2R$, gdyż wcześniejsze aplikacje układów drabinkowych dołączały sieć rezystorów $2R$ drabinki do źródła napięcia odniesienia, a nie do wzmacniacza wyjściowego.



Rys. 6.8. Schemat przetwornika cyfrowo-analogowego z odwróconą drabinką rezystorów R - $2R$ pracującego w kodzie dwójkowym

W układzie tym, w odróżnieniu od przetworników z cyfrowo sterowaną rezystancją lub konduktancją na wejściu wzmacniacza, stosuje się podwójne przełączniki analogowe zwierzno-rozwiernie oraz rozwierno-zwierzne dla realizacji stanów dwuwartościowych od a_1 do a_n cyfrowego sygnału wejściowego. Tylko podwójne przełączniki analogowe zapewniają niezmienność struktury sieci drabinkowej, co jest konieczne do realizowania właściwego podziału prądów lub napięć przez kolejne ogniwa sieci drabinkowej.

Patrząc na schemat podany na rys. 6.8 i pamiętając, że wejście wzmacniacza inwersyjnego W_1 stanowi zwarcie zacisków wyjściowych czwórnika, bez trudu zauważymy, że niezależnie od stanu przełączników analogowych dolne końcówki wszystkich rezystorów $2R$ drabinki mają potencjał punktu wspólnego układu, albo przez przełączniki oznaczone „0” lub przez pomijalnie małą rezystancję wejściową wzmacniacza. Oznacza to, że struktura sieci drabinkowej nie zmienia się w różnych stanach przełączników analogowych, ale stany przełączników analogowych decydują o wartości prądu wyjściowego czwórnika I_{2z} . Prąd wyjściowy czwórnika zawiera tylko składowe z ogniw sieci drabinkowej, dla których stany dwuwartościowe mają wartości aktywne „1”, a napięcie wyjściowe wzmacniacza inwersyjnego jest proporcjonalne do prądu wyjściowego czwórnika, więc stanowi sygnał analogowy odpowiednio uformowany wejściowym sterującym sygnałem cyfrowym przetwornika.

Sieć drabinkowa zastosowana w omawianym układzie stanowi dokładny dzielnik napięć w systemie dwójkowym. Kolejne węzły sieci oznaczone na rysunku liczbami 1, 2, 3, 4 oraz n , w stosunku do wspólnego punktu przyjmują następujące wartości napięć:

$$-U_0, -2^{-1}U_0, -2^{-2}U_0, -2^{-3}U_0, \dots, -2^{-(n-1)}U_0. \quad (6.19)$$

Znak minus tych napięć wynika z dołączenia ujemnego bieguna źródła napięcia odniesienia U_0 do wejścia dzielnika, aby uzyskać dodatni unipolarny zakres zmienności napięcia wyjściowego wzmacniacza inwersyjnego zastosowanego na wyjściu przetwornika.

Wartości prądów w rezystorach $2R$ sieci drabinkowej w kolejności dołączenia ich do węzłów od 1 do n są następujące:

$$\frac{U_o}{R} 2^{-1}, \frac{U_o}{R} 2^{-2}, \frac{U_o}{R} 2^{-3}, \frac{U_o}{R} 2^{-4}, \dots, \frac{U_o}{R} 2^{-n}. \quad (6.20)$$

Sygnał cyfrowy poprzez odpowiednie przełączniki analogowe kieruje składowe prądy do wejścia wzmacniacza inwersyjnego, w wyniku czego charakterystykę przetwornika cyfrowo-analogowego można opisać równaniem:

$$U_{wy} = U_o \frac{R_s}{R} (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.21)$$

Podana charakterystyka przetwornika uwzględnia zastosowanie ujemnego napięcia odniesienia, tak jak to pokazano na schemacie (rys. 6.8).

W przypadku zastosowania sterowanego napięcia odniesienia U_o , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej równaniem (6.21).

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości tak dobranej, aby zminimalizować wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane, oprócz najbardziej znaczącego bitu MSB, dalsze największe bity przetwornika. Rezystor R_2 zmniejsza błąd przesunięcia zera przetwornika.

Można oszacować wpływ parametrów łączników analogowych na błędy przetwarzania omawianego układu przetwornika cyfrowo-analogowego.

Zauważalny wpływ na błąd przetwarzania ma rezystancja w stanie przewodzenia łącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora drabinki, rezystancja łącznika zwiększa wartość rezystancji drabinki danego bitu $2R$. Zazwyczaj producent przetworników w projekcie układu drabinki uwzględnia zmniejszenie rezystorów $2R$ o średnią wartość rezystancji R_{pp} pozostaje więc tylko błąd ΔR_{pp} wynikający z odchyłki rzeczywistej rezystancji od wartości średniej. Można zauważyć, że największy wpływ na charakterystykę przetwornika ma błąd ΔR_{pp} dla najbardziej znaczącego bitu MSB. Błąd ten odniesiony do pełnego zakresu przetwarzania można oszacować przybliżonym wzorem:

$$\delta(\Delta R_{pp}) \approx \frac{1}{4} \frac{\Delta R_{pp}}{R} 100\%. \quad (6.22)$$

Przyjmując wartości szacunkowe $R = 1 \text{ k}\Omega$ oraz $\Delta R_{pp} = 40 \text{ m}\Omega$ otrzymamy błąd o wartości $0,001 \%$ powodowany rozrzutami rezystancji łączników analogowych w stanie przewodzenia. Przy stosowaniu znacznie mniejszych wartości rezystancji drabinki, co bywa potrzebne dla uzyskania szybkich przetworników, omawiany błąd może wzrosnąć.

Wpływ na błąd przetwarzania przetwornika rezystancji łącznika R_{op} w stanie otwartym łączników jest niezauważalny, gdyż łączniki pracują przy napięciach bardzo małych.

Można oszacować błędy napięcia wyjściowego wynikające z parametrów wzmacniacza wyjściowego [66], jakimi są typowe: napięcie niezrównoważenia, np. $U_n \approx 10 \mu\text{V}$ oraz typowy prąd polaryzacji wejścia wzmacniacza, np. $I_p \approx 2 \text{ nA}$ [64].

Założymy, że przy najbardziej niekorzystnym sygnale sterującym, rezystancja zastępcza rezystorów widziana od strony wejścia wzmacniacza, przy zerowych wartościach wszystkich bitów, wynosi R_2 o wartości ok. $20 \text{ k}\Omega$, a rezystancja sprzężenia zwrotnego R_s wynosi ok. $1 \text{ k}\Omega$. Składnik błędu w napięciu wyjściowym wzmacniacza wyliczyć można z przybliżonego wzoru:

$$\Delta(U_n) = U_n \frac{R_2 + R_s}{R_2} \approx 10 \mu\text{V}, \quad (6.23)$$

Wartość ta jest pomijalnie mała w stosunku do wartości sygnału wyjściowego 10 V .

Składnik błędu w napięciu wyjściowym wzmacniacza wynikający z typowej wartości prądu polaryzacji wejścia wzmacniacza może być wyliczony z przybliżonego wzoru:

$$\Delta(I_p) = R_2 I_p \approx 20 \text{ k}\Omega \cdot 2 \cdot 10^{-9} \text{ A} \approx 40 \mu\text{V}. \quad (6.24)$$

Wartość tego składnika jest pomijalna.

Istotne znaczenie dla charakterystyki przetwarzania przetwornika będzie miała dokładność zestrojenia wartości rezystancji R_s oraz rezystancji $2R$ i rezystancji R dla najbardziej znaczących bitów. Dokładność ta dla precyzyjnych przetworników zazwyczaj wynosi $0,02 \%$, co odpowiada rozdzielczości 12-bitowych przetworników.

Przedstawiony przetwornik drabinkowy wymaga zastosowania podwójnych przełączników analogowych oraz większej liczby dokładnych rezystorów niż przetworniki ze sterowaną rezystancją lub konduktancją na wejściu wzmacniacza opisanego w poprzednim punkcie tego rozdziału.

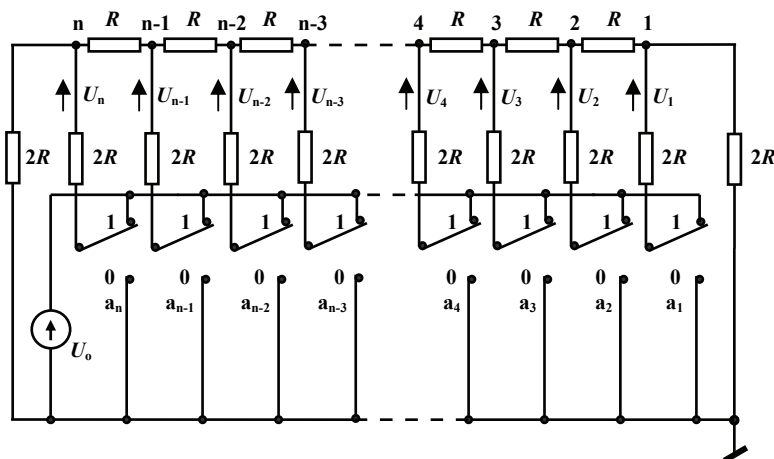
Istotna zaleta przetwornika drabinkowego wynika z tego, że użyte są rezystory tylko kilku wartości R , $2R$ oraz R_s , a dokładność przetwornika nie zależy od bezwzględnych wartości poszczególnych rezystorów, a tylko od odchylek względnych ich wartości. Podobnie wpływ zmiany temperatury otoczenia na charakterystykę przetwornika jest uzależniony od powtarzalności współczynników temperaturowych poszczególnych rezystorów R_s oraz R i $2R$ drabinki, dla najbardziej znaczących bitów przetwornika. Ponieważ wartość rezystancji drabinki może być wybierana z przedziału od kilkuset omów do kilkudziesięciu kiloomów, to taka sieć drabinkowa może być wykonywana w jednym procesie napyłania cienkowarstwowego lub w procesie integracji monolitycznej w krzemie, co jest dużą zaletą współczesnych technologii. Możliwość wyboru rezystancji o stosunkowo małych wartościach pozwala na zmniejszenie niekorzystnego efektu pojemności rozproszonych rezystorów na pracę dynamiczną przetworników drabinkowych, co objawia się opóźnieniami przełączeń bitów i pojawieniem się zakłóceń szpilkowych o dużych wartościach.

Przedstawiony na rys. 6.8 schemat przetwornika jest szczególnie korzystny, gdy pożądane jest wzmocnienie napięciowe napięcia odniesienia U_0 . Układy scalone [12, 96, 98] stosujące taką drabinkę R - $2R$ zawierają dodatkowe rezystory $R_{FB} = R$, $R_A = 4R$, $R_B = 2R$, $R_C = 2R$, które mogą pełnić rolę rezystora sprzężenia zwrotnego R_s . Rezystory te są wytwarzane w tym samym procesie technologicznym z rezysto-

rami drabinki R - $2R$. Dzięki temu obniża się błędy temperaturowe charakterystyki przetwornika, gdyż wybierany jako R_S rezystor R_{FB} , lub R_A , lub R_B , lub R_C ma prawie takie same współczynniki temperaturowe, jak rezystancja zastępcza drabinki „widziana” przez wejście wzmacniacza.

Należy zwrócić uwagę, że przedstawiony na rys. 6.8 przetwornik drabinkowy z odwróconą siecią rezystorów R - $2R$ ma przełączniki analogowe przyłączone do wejścia wzmacniacza inwersyjnego o napięciu praktycznie równym napięciu wspólnego punktu sygnałowego 0 V. Dzięki takiemu połączeniu prądy płynące przez rezystory drabinki oraz napięcia na nich występujące prawie nie zmieniają swoich wartości w czasie przełączania bitów w wyniku zmian sygnału sterującego, więc nie występują opóźnienia związane z przeładowywaniem pojemności rozproszonych rezystorów drabinki. Omawiany przetwornik drabinkowy z odwróconą siecią rezystorów R - $2R$ ma lepsze właściwości dynamiczne od innych układów przetworników drabinkowych, w których przełączniki analogowe muszą przyłączać pełną wartość napięcia odniesienia do rezystorów drabinkowych i ich pojemności rozproszonych.

Przed omówieniem dalszych układów przetworników stosujących drabinki R - $2R$ o innej konfiguracji, nieco trudniejszej do interpretacji, należy na wstępie omówić właściwości tej konfiguracji. Schemat takiej drabinki podano na rys. 6.9.



Rys. 6.9. Schemat symetrycznej drabinki R - $2R$ przyłączanej do źródła napięcia odniesienia przez rezystory $2R$

Jest to klasyczna symetryczna drabinka R - $2R$, a więc zakończona po obydwu stronach dodatkowymi rezystorami $2R$, do której napięcie wejściowe U_0 dołączane jest przez odpowiednio przełączane rezystory $2R$. Drabinka ma n węzłów oraz n rezystorów $2R$ dołączonych do tych węzłów, których drugie końce są przełączane sygnałem cyfrowym poprzez przełączniki podwójne, albo do źródła napięcia odniesienia U_0 , albo do wspólnego punktu sygnałowego o napięciu równym zero.

Drabinka ta ma ciekawe właściwości, które łatwo zauważyć, jeżeli dokonamy jej przekształcenia zgodnie z zasadami teorii obwodów elektrycznych [24], za-

stępując przełączane rzeczywiste źródła napięciowe równoważnymi rzeczywistymi źródłami prądowymi. Przekształcenie takie nie zmienia interesujących nas wartości napięć węzłów, w stosunku do wspólnego punktu sygnałowego, oznaczonych symbolami od U_1 do U_n , ani też nie zmienia rezystancji zastępczych sieci widzianych z tych węzłów do wspólnego punktu sygnałowego.

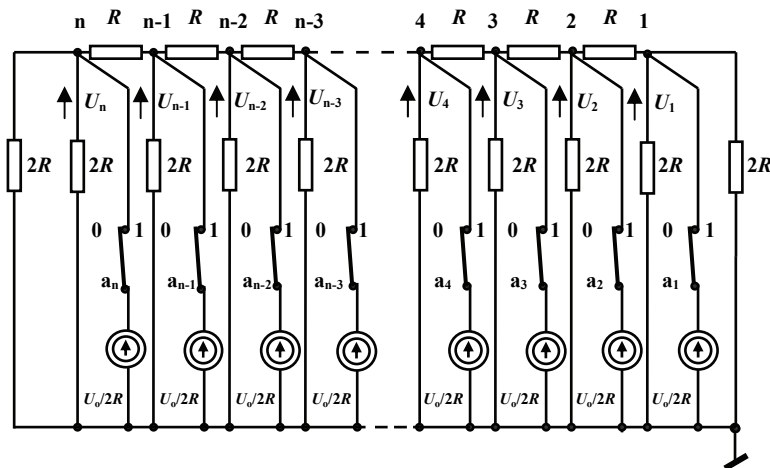
Przekształcenie szeregowego idealnego źródła napięcia o napięciu źródłowym U_o i rezystancji szeregowej $2R$ polega na zastąpieniu jego równoległym połączeniem idealnego źródła prądu $U_o/2R$ oraz rezystancji $2R$. Oczywiście zauważymy, że jeżeli przełącznik analogowy jest w położeniu „1” to występuje w danej gałęzi (rys. 6.9) idealne źródło napięcia, jeżeli przełącznik analogowy jest w położeniu „0” to idealne źródło napięcia w tej gałęzi ma wartość zero. Tak więc po przekształceniu sieci, stanowi „1” przełącznika odpowiada załączenie do odpowiedniego węzła idealnego źródła prądu, a stanowi „0” przełącznika odpowiada przerwa w obwodzie idealnego źródła prądu. Równoważny schemat drabinki R - $2R$ po przekształceniu został podany na rys. 6.10. Jest ciekawostką, że przy przełączaniu źródeł prądowych znika konieczność stosowania podwójnych przełączników analogowych.

Patrząc na schemat zastępczy drabinki R - $2R$ (rys. 6.10) zauważymy, że rezystancja zastępcza sieci widziana z dowolnego węzła do wspólnego punktu sygnałowego jest dla wszystkich węzłów od 1 do n jednakowa i wynosi $2R/3$.

Tak więc załączenie źródła prądowego $U_o/2R$ w dowolnym węźle k powoduje pojawienie się napięcia tego węzła U_k o wartości:

$$U_k = \frac{2R}{3} \frac{U_o}{2R} = \frac{U_o}{3}. \quad (6.25)$$

Napięcie to ma wartość jednakową dla każdego węzła, w którym nastąpiło załączenie źródła prądowego.



Rys. 6.10. Równoważny schemat drabinki R - $2R$ przyłączanej do źródeł prądowych

Interesującą właściwością sieci drabinkowej jest wartość współczynnika podziału napięcia pojawiającego się na węźle 1, a pochodzącego od napięcia generowanego na kolejnych dalszych węzłach 2, 3, ..., k, ..., n, gdzie nastąpiło załączenie źródła prądowego. Rezystory sieci $R-2R$ są tak dobrane, że stanowi ona idealny dzielnik o współczynniku podziału 2 pomiędzy kolejnymi węzłami. Tak, więc składowa napięcia na węźle 1, pochodząca od napięcia generowanego na kolejnym węźle k, wyrazi się wzorem:

$$U_1^{(k)} = \frac{1}{2^{k-1}} \frac{U_o}{3} . \quad (6.26)$$

Chcemy wyznaczyć wynikowe napięcie dla węzła 1 oznaczone na schemacie U_1 , a pochodzące od źródeł prądowych załączonych przełącznikami analogowymi do poszczególnych węzłów. Ponieważ obwód jest liniowy to napięcie to, zgodnie z zasadą superpozycji można wyliczyć jako sumę napięć węzła 1 pochodzących od kolejno działających źródeł prądowych załączanych sterowanymi cyfrowo stanami: $a_1, a_2, a_3, a_4, \dots, a_n$. Korzystając ze wzoru (6.26) na napięcia składowe, otrzymamy następujący wzór na napięcie węzła 1:

$$U_1 = \frac{2U_o}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}] . \quad (6.27)$$

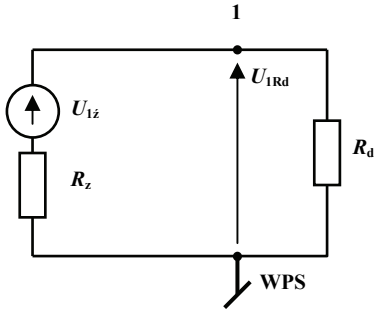
Z tego wzoru widać, że omawiana sieć drabinkowa po dodaniu odpowiedniego wzmacniacza wyjściowego stanowić będzie przetwornik cyfrowo-analogowy.

Należy podkreślić, że podany wzór opisuje obydwie równoważne sieci drabinkowe przedstawione zarówno na rys. 6.9, jak i na rys. 6.10.

Realizacja przetwornika cyfrowo-analogowego wymaga dołączenia do sieci drabinkowej wzmacniacza wyjściowego, który może wprowadzić równolegle do węzła 1 i punktu wspólnego sygnałowego układu, dodatkową rezystancję wejściową wzmacniacza. Warto więc przeanalizować, jaki wpływ na charakterystykę sieci drabinkowej opisanej równaniem (6.27) będą miały zmiany nieprzełączanej rezystancji oznaczonej $2R$, dołączonej do węzła 1, umieszczonej na schematach (rys. 6.9 i 6.10) jako zakończenie drabinki z prawej strony. Należy zwrócić uwagę, że w literaturze ten rezystor $2R$ bywa zwany dodatkowym rezystorem drabinki i nie zawsze jest stosowany.

Analizę wpływu zmian tego dodatkowego rezystora umożliwia znane z teorii obwodów elektrycznych twierdzenie Thevenina [24, 120] o zastępczym źródle napięcia.

Zgodnie z tym twierdzeniem sieć drabinki można przedstawić w postaci zastępczego źródła (rys. 6.11). Na prawo do zacisku oznaczonego 1 (jest to węzeł 1) i zacisku wspólnego punktu sygnałowego WPS umieszczono rezystor dodatkowy R_d , który dla pełnej sieci drabinkowej ma wartość $2R$. Po lewej stronie od zacisków 1 oraz WPS umieszczono zastępcze napięcie źródłowe, o oznaczeniu U_{1z} , połączone szeregowo z rezystancją zastępczą R_z sieci niepełnej drabinki bez rezystora dodatkowego $2R$.



Rys. 6.11. Schemat zastępczy sieci niepełnej drabinki obciążonej rezystorem R_d

Patrząc na schemat podany na rys. 6.10 stwierdzimy, że rezystancja zastępcza niepełnej sieci drabinki (bez rezystora dodatkowego) widziana pomiędzy zaciśkiem węzeł 1 oraz wspólnym punktem sygnałowym wynosi dokładnie:

$$R_z = R. \quad (6.28)$$

Dla stanu pracy sieci drabinkowej z rezystorem dodatkowym $R_d = 2R$ znane jest napięcie U_1 węzła 1 opisanie wzorem (6.27), można więc wyznaczyć zastępcze napięcie źródłowe U_{1z} dla oczka obwodu podanego na rys. 6.11. Z porównania prądów po prawej stronie obwodu i dla całego oczka wynika zależność:

$\frac{U_{1z}}{R + 2R} = \frac{U_1}{2R}$, a z niej wynika wzór na napięcie źródłowe U_{1z} : $U_{1z} = \frac{3}{2} U_1$. Uwzględniając zależność (6.27) otrzymamy wzór:

$$U_{1z} = U_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.29)$$

Dla obwodu jednooczkowego (rys. 6.11) można wyprowadzić następującą zależność opisującą wartość napięcia węzła 1 przy obciążeniu niepełnej drabinki dowolnym rezystorem R_d :

$$U_{1Rd} = \frac{R_d}{R + R_d} U_{1z}. \quad (6.30)$$

Wzór ten jest potwierdzony dużą różnorodnością opisanych w literaturze układów dołączania wzmacniacza wyjściowego do sieci drabinkowej i odmian układów wzmacniacza wyjściowego.

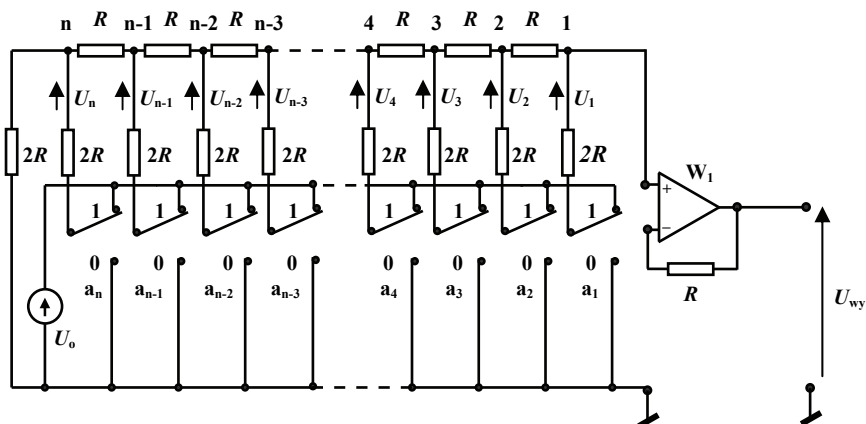
Z charakteru układu zastępczego sieci niepełnej drabinki oraz ze wzoru (6.30) wynikają jedynie dwa racjonalne, technicznie uzasadnione układy wzmacniacza wyjściowego. Są to:

- wzmacniacz wyjściowy wtórnikowy o bardzo dużej rezystancji wejściowej, praktycznie nieobciążającej układu zastępczego niepełnej drabinki ($R_d \rightarrow \infty$), co pozwala na uzyskanie na wejściu tego wzmacniacza największego możliwego napięcia U_{1z} według wzoru (6.29);
- wzmacniacz wyjściowy inwersyjny o pomijalnie małej rezystancji wejściowej, co pozwala na uzyskanie na wejściu tego wzmacniacza największego możliwego

go prądu ograniczonego tylko rezystancją wewnętrzną zastępczą sieci $R_z = R$, stanowiącego prąd zwarcia wyjścia sieci drabinki o wartości U_{1z}/R .

Spotykane w literaturze inne układy, takie jak układ pełnej drabinki z rezystorem dodatkowym o wartości $2R$ i ze wzmacniaczem wtórnikowym, lub układ pełnej drabinki z rezystorem dodatkowym $2R$ i ze wzmacniaczem inwersyjnym połączonym szeregowo z rezystorem dodatkowym, charakteryzują się znacznie mniejszymi napięciami lub znacznie mniejszymi prądami wzmacniacza wyjściowego. Rozwiązania takie nie są technicznie uzasadnione.

Na rys. 6.12 podano pierwszy wariant technicznie uzasadnionego układu przetwornika cyfrowo-analogowego z niepełną drabinką [99] pracującą praktycznie bez obciążenia, gdyż wzmacniacz jest wtórnikiem napięcia. Warto zwrócić uwagę, że jest to realizacja układu z czwórnikiem omówionym na wstępie rozdziału 6.2 i opisanym wzorem (6.17). Jest to układ z napięciowym źródłem odniesienia zasilającym czwórnik oraz stosujący na jego wyjściu wzmacniacz wtórnikowy o rezystancji wejściowej nieskończenie wielkiej zapewniającej stan jałowy na wyjściu czwórnika.



Rys. 6.12. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką rezystorów R - $2R$ pracującego w kodzie dwójkowym i z wtórnikowym wzmacniaczem wyjściowym

Charakterystyka układu przetwornika cyfrowo-analogowego przedstawionego na rys. 6.12 opisana jest równaniem:

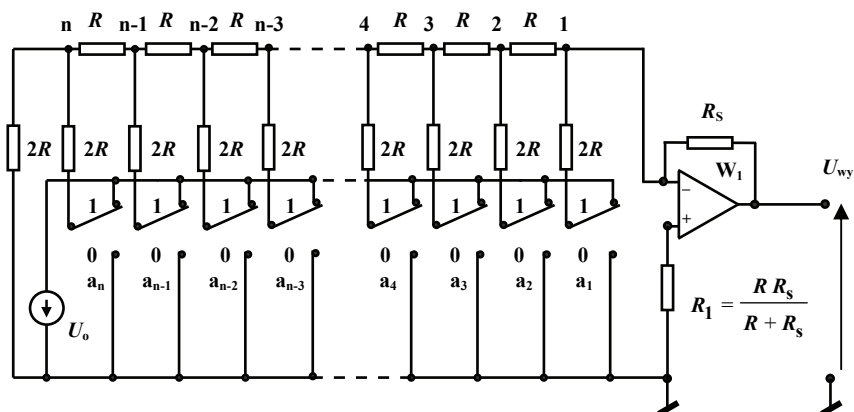
$$U_{wy} = U_0 [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}] \quad (6.31)$$

W przypadku zastosowania sterowanego napięcia odniesienia U_0 uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego o charakterystyce opisanej podanym wyżej równaniem.

Szeregowo z wejściem inwersyjnym „-” wzmacniacza W_1 włączono rezystor R , który minimalizuje wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania niezależnie od wybranych bitów sygnałem cyfrowym. Należy podkreślić, że współpraca wzmacniacza z drabinką R - $2R$ o stałej rezystancji zastępczej $R_z = R$ jest także bardzo korzystna dla pracy dynamicznej, gdyż zapewnia jed-

nakowe pasmo częstotliwościowe wzmacniacza wyjściowego, niezależnie od amplitudy formowanego sygnału sinusoidalnego. Zalety tej niestety nie ma przetwornik przedstawiony na rys. 6.8, współpracujący z układem odwróconej drabinki R - $2R$.

Na rys. 6.13 podano drugi wariant technicznie uzasadnionego układu przetwornika cyfrowo-analogowego z niepełną drabinką pracującą z obciążeniem na zwarcie, gdyż wzmacniacz jest układem inwersyjnym o pomijalnie małej rezystancji wejściowej. Warto zwrócić uwagę, że jest to realizacja układu z czwórnikiem omówionym na wstępie rozdziału 6.2 i opisanym wzorem (6.15). Jest to układ z napięciowym źródłem odniesienia zasilającym czwórnik oraz stosujący na jego wyjściu wzmacniacz inwersyjny zapewniający stan zwarcia na wyjściu czwórnika.



Rys. 6.13. Schemat przetwornika cyfrowo-analogowego z niepełną drabinką rezystorów R - $2R$ pracującego w kodzie dwójkowym i z inwersyjnym wzmacniaczem wyjściowym

Charakterystyka układu przetwornika cyfrowo-analogowego przedstawionego na rys. 6.13 opisana jest równaniem:

$$U_{wy} = U_o \frac{R_s}{R} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.32)$$

Charakterystyka ta uwzględnia zastosowanie wzmacniacza inwersyjnego oraz ujemnego napięcia odniesienia, tak aby zapewnić dodatni zakres zmian analogowego sygnału wyjściowego.

Omawiany układ jest szczególnie korzystny, gdy pożądane jest wzmocnienie napięciowe napięcia odniesienia U_o . Wzmocnienie takie uzyskuje się dobierając wartość R_s odpowiednio większą od wartości R rezystorów drabinki.

W przypadku zastosowania sterowanego napięcia odniesienia U_o , np. poprzez układ wzmacniacza inwersyjnego, uzyskuje się układ przetwornika cyfrowo-analogowego mnożącego.

Szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości, która minimalizuje wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania.

Podobnie jak dla poprzedniego układu, ze względu na współpracę wzmacniacza z drabinką o stałej rezystancji zastępczej wyjściowej $R_z = R$, jest zapewnione jednakowe pasmo częstotliwościowe wzmacniacza wyjściowego niezależnie od amplitudy formowanego wyjściowego sygnału sinusoidalnego.

Z dokonanego przeglądu układów przetworników z cyfrowo sterowanymi drabinkami typu R - $2R$ w obwodzie na wejściu wzmacniacza, wynika możliwość realizacji prostych układów o rozdzielczości od 11 do 14 bitów.

Dalsze zwiększenie dokładności i rozdzielczości do 18 bitów [18, 152], a nawet do 20 bitów [1] umożliwiła realizacja przetwornika cyfrowo-analogowego złożonego z drabinki R - $2R$, według rys. 6.13 do 12 bitu lub do 14 bitu mniej znaczącego, uzupełnionej czterema lub sześcioma sterowanymi równoległymi konduktancjami stanowiącymi dalsze bardziej znaczące bity o schemacie według rys. 6.2. Poszczególne konduktancje tych bardziej znaczących bitów składają się od jednego i kolejno z połączonej równolegle odpowiedniej wielokrotności rezystorów $2R$ [1].

6.3. Przetworniki cyfrowo-analogowe o sterowanej transmitancji w obwodzie sprzężenia zwrotnego wzmacniacza

W przetwornikach tej grupy sterowany cyfrowo obwód rezystancji, konduktancji lub transmitancji czwórnika jest włączony w obwód ujemnego sprzężenia zwrotnego wzmacniacza, a wzmacniacz formuje wyjściowy sygnał analogowy odpowiadający wejściowemu sygnałowi cyfrowemu.

Przy zastosowaniu wzmacniacza inwersyjnego i stabilizacji prądu wejściowego wzmacniacza jako prądu odniesienia uzyskuje się napięcie wyjściowe proporcjonalne do rezystancji sprzężenia zwrotnego. Sterując sygnałem cyfrowym tą rezystancję uzyskuje się prosty układ przetwornika cyfrowo-analogowego o wyjściowym sygnale napięciowym.

Przy zastosowaniu wzmacniacza nieinwersyjnego, którego sygnał wyjściowy formuje prądowy sygnał sprzężenia zwrotnego w obwodzie cyfrowo sterowanej konduktancji, uzyskuje się układy przetworników cyfrowo-analogowych o wyjściowym sygnale prądowym lub napięciowym.

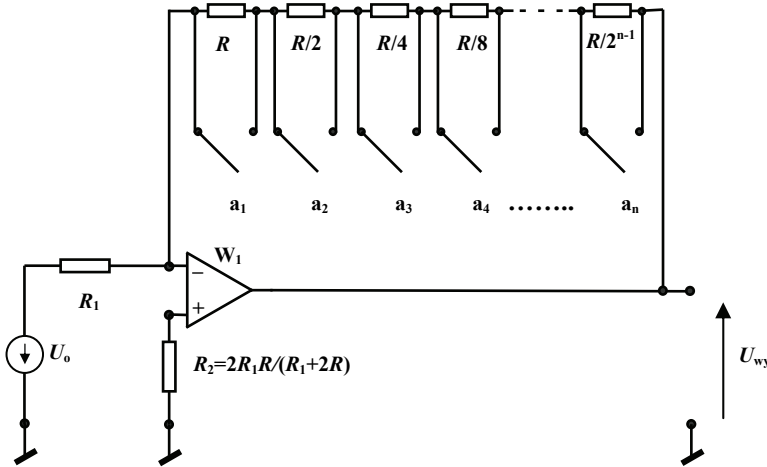
Przy sterowaniu cyfrowym transmitancji czwórnika w obwodzie ujemnego sprzężenia zwrotnego wzmacniacza realizować można układy przetworników cyfrowo-analogowych.

Wymienione układy mają pewne wady, jednak zalety wynikające z prostoty ich realizacji spowodowały, że układy te dawno zostały opisane w literaturze [20, 61, 141].

Schemat układu przetwornika ze wzmacniaczem inwersyjnym i z cyfrowo sterowaną rezystancją w obwodzie sprzężenia zwrotnego podano na rys. 6.14.

Struktura tego układu wynika w sposób oczywisty z opisu sygnału wyjściowego wzmacniacza inwersyjnego, jednak jego zastosowanie praktyczne było utrudnione w przeszłości, kiedy jako łączniki analogowe stosowano tranzystory bipolarne. W tranzystorach bipolarnych obwód wyjściowy łącznika jest połączony galwanicznie z obwodem sterującym sygnałów cyfrowych, nie można więc takich łączników stosować w obwodzie rezystora sprzężenia zwrotnego, który nie ma połączenia ze wspólnym punktem sygnałowym. Dopiero wprowadzenie łączników analogowych z tranzystorami unipolarnymi, których obwód wyjściowy jest praktycznie izo-

lowany od obwodu sterującego umożliwił realizację omawianego przetwornika cyfrowo-analogowego.



Rys. 6.14. Schemat przetwornika cyfrowo-analogowego o cyfrowo sterowanej rezystancji obwodu sprzężenia zwrotnego wzmacniacza inwersyjnego

Rozpatrzmy schemat podany na rys. 6.14. W obwodzie wejściowym wzmacniacza znajduje się źródło napięcia odniesienia U_o i rezystor szeregowy R_1 , a w obwodzie sprzężenia zwrotnego jest sterowana cyfrowo rezystancja, złożona z szeregowego połączenia rezystorów o wartościach wagowych $R, R/2, R/4, \dots, R/2^{n-1}$. Rezystory o wartościach wagowych są załączane lub zwierane w zależności od stanów 1 lub 0 poszczególnych bitów $a_1, a_2, a_3, \dots, a_n$, wejściowego sygnału cyfrowego.

Sumaryczna rezystancja R_S sprzężenia zwrotnego wzmacniacza inwersyjnego może być opisana wzorem:

$$R_S = 2R(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}) \quad (6.33)$$

Napięcie wyjściowe wzmacniacza inwersyjnego przy założeniu ujemnego napięcia wejściowego U_o o kierunku działania podanym na schemacie można opisać następującym wzorem:

$$U_{wy} = U_o \frac{2R}{R_1} (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}), \quad (6.34)$$

gdzie: $U_o \frac{2R}{R_1}$ – pełny zakres sygnału wyjściowego przetwornika,

$a_1, a_2, \dots, a_n$ – stany dwuwartościowe poszczególnych bitów cyfrowego sygnału sterującego.

Dla omawianego układu przetwornika największy błąd przetwarzania spowodowany jest niepomijalną rezystancją stanu przewodzenia R_{pp} łączników analogowych i wystąpi w stanie zwierania przez te łączniki analogowe wszystkich rezysto-

rów wagowych, a więc w stanie, gdy sygnał wyjściowy powinien być równy zero. Sygnał wyjściowy przetwornika w takim przypadku nie będzie zerowy lecz osiągnie wartość błędu bezwzględnego według wzoru:

$$\Delta U(R_{pp}) = U_o \frac{R_{pp}}{R_1} n, \quad (6.35)$$

gdzie: n – liczba bitów przetwornika cyfrowo-analogowego.

Błąd względny przetwornika przy realizacji zerowego sygnału wyjściowego wyrażony w procentach odniesiony do maksymalnego zakresu przetwarzania opisać można wzorem:

$$\delta(R_{pp}) = \frac{n R_{pp}}{2R} 100\%. \quad (6.36)$$

Podany układ przetwornika przy zastosowaniu dobrych współczesnych łączników analogowych z tranzystorami MOSFET ($R_{pp} \cong 0,4 \Omega$) i dużej wartości rezystora wagowego $R = 5 \text{ k}\Omega$ w obwodzie sprzężenia zwrotnego, umożliwia realizację przetworników o rozdzielczości odpowiadającej 11 bitom. Dla takich przetworników błędy względne wynikające z niepomijalnej rezystancji R_{pp} łączników analogowych mają wartość ok. 0,04 %, która jest zbliżona do wartości błędu rozdzielczości przetwarzania przetwornika 11-bitowego.

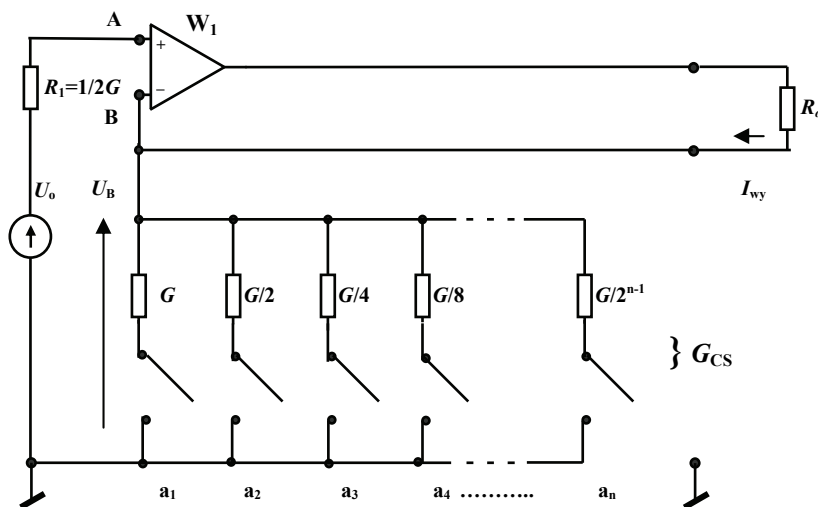
Warto zwrócić uwagę, że drugi charakterystyczny parametr łączników analogowych, jakim jest rezystancja w stanie otwartym łącznika analogowego R_{op} , dla współczesnych łączników analogowych z tranzystorami MOSFET osiągająca wartości rzędu $10^8 \Omega$, ma wpływ zupełnie niezauważalny na dokładność przetwarzania omówionego układu przetwornika.

Porównując dokładności obecnie omówionego przetwornika cyfrowo-analogowego z prostym układem przetwornika o sterowanej rezystancji obwodu wejściowego wzmacniacza, opisanym w rozdziale 6.1 i przedstawionym na rys. 6.1 zauważymy, że ich dokładności są praktycznie takie same. Jednak omówiony obecnie przetwornik o sterowanej rezystancji w obwodzie sprzężenia zwrotnego jest łatwiejszy w realizacji, gdyż nie wymaga stosowania źródła prądu odniesienia I_o , jak układ przedstawiony na rys. 6.1, a wystarczy mu proste źródło napięcia odniesienia U_o , nawet o dużej wewnętrznej rezystancji, gdyż źródło to pracuje na stałą, nie zmieniając rezystancję obciążenia R_1 . Stanowi to znaczne uproszczenie układu przetwornika, gdyż źródłem takim może być skompensowana temperaturowo referencyjna dioda Zenera.

Ze wzoru (6.34) opisującego charakterystykę omawianego przetwornika wynika druga istotna jego zaleta, że dokładność przetwornika nie zależy od bezwzględnych wartości poszczególnych rezystorów, a tylko od względnych wartości rezystorów wagowych w stosunku do wartości rezystora R_1 szeregowego ze źródłem napięcia odniesienia. Tak więc układ przetwornika jest przystosowany do wykonywania najbardziej znaczących rezystorów wagowych (np. czterech najbardziej znaczących bitów) i rezystora R_1 źródła odniesienia w jednakowej technologii i w jednym procesie napyłania cienkowarstwowego lub w procesie integracji monolitycznej w krzemie, co stanowi dużą zaletę.

Przedstawiony na rys. 6.14 schemat jest najprostszym elektronicznym układem przetwornika cyfrowo-analogowego o wyjściu napięciowym i o dokładności wystarczającej dla 11-bitowego przetwarzania.

Drugi ciekawy układ przetwornika cyfrowo-analogowego o wyjściowym sygnale prądowym [61] przedstawiono poniżej. Schemat tego układu ze wzmacniaczem nieinwersyjnym o sygnale wyjściowym prądowym z cyfrowo sterowaną konduktancją w obwodzie sprzężenia zwrotnego podano na rys. 6.15.



Rys. 6.15. Schemat przetwornika cyfrowo-analogowego o wyjściowym sygnale prądowym cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Można zauważyć, że jest to schemat znanego w technice przetwarzania sygnałów analogowych, przetwornika sygnału napięciowego na sygnał prądowy z tak zwanym „wyjściem pływającym”, a także układu zwanego „źródłem prądu z nieuziemionym obciążeniem”. Nazwy te wynikają z tego, że obwód wyjściowy układu nie ma połączenia ze wspólnym punktem sygnałowym i zasilania przetwornika.

W obwodzie wejściowym wzmacniacza znajduje się źródło napięcia odniesienia U_0 i rezystor szeregowy R_1 , a w obwodzie sprzężenia zwrotnego sterowana cyfrowo konduktancja G_{CS} złożona z równoległego połączenia rezystorów o wartościach wagowych konduktancji: G , $G/2$, $G/4$, $G/8$, ..., $G/2^{n-1}$. Rezystory te są załączane lub przerywane w zależności od stanów 1 lub 0 poszczególnych bitów a_1 , a_2 , a_3 , ..., a_n , wejściowego sygnału cyfrowego.

Sumaryczna konduktancja G_{CS} sprzężenia zwrotnego wzmacniacza nieinwersyjnego może być opisana wzorem:

$$G_{CS} = 2G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.37)$$

Prąd wyjściowy wzmacniacza nieinwersyjnego można opisać następującym wzorem:

$$I_{wy} = U_B G_{CS} = U_0 G_{CS} = 2U_0 G(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}) \quad (6.38)$$

gdzie: $2U_0 G$ – pełny zakres sygnału wyjściowego przetwornika.

W układzie przetwornika szeregowo z wejściem nieinwersyjnym „+” wzmacniacza W_1 włączono rezystor R_1 o wartości podanej na schemacie i tak dobranej, aby zminimalizować wpływy prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy są wysterowane wszystkie bity tego przetwornika.

Podobnie jak dla poprzedniego układu, dominujący wpływ na błąd przetwarzania ma rezystancja w stanie przewodzenia łącznika analogowego R_{pp} , gdyż po załączeniu danego rezystora wagowego, rezystancja łącznika zmniejsza wartość konduktancji danego bitu. Łatwo zauważyć, że największy błąd występuje, gdy zostaną załączone wszystkie rezystory wagowe, a więc przy przetwarzaniu sygnału o maksymalnej wartości. Można wyprowadzić wzór przybliżony na błąd względny wyrażony w procentach, wynikający z niepomijalnej wartości rezystancji łączników analogowych R_{pp} o postaci:

$$\delta(R_{pp}) = R_{pp} G(-a_1 2^{-1} - a_2 2^{-2} - a_3 2^{-3} - a_4 2^{-4} - \dots - a_n 2^{-n}) 100 \%. \quad (6.39)$$

Bezwzględna wartość maksymalna tego błędu wystąpi przy wartości 1 dla wszystkich bitów od a_1 do a_n . Wartość ta wyrazi się wzorem przybliżonym:

$$\delta(R_{pp})_{\max} \approx |-R_{pp} G 100\%|. \quad (6.40)$$

Przyjmując wartości szacunkowe $G = 2 \cdot 10^{-4} 1/\Omega$ oraz $R_{pp} = 0,4 \Omega$, otrzymamy błąd maksymalny o wartości 0,008 % powodowany niepomijalną rezystancją łączników analogowych w stanie przewodzenia. Dla przetwornika 13-bitowego jest to błąd mniejszy od błędu rozdzielczości.

Wpływ na błąd przetwarzania przetwornika rezystancji łącznika R_{op} w stanie otwartym łączników jest zupełnie pomijalny.

Porównując dokładności omówionego przetwornika cyfrowo-analogowego ze sterowaną cyfrowo konduktancją w obwodzie sprzężenia zwrotnego z prostym układem przetwornika o sterowanej konduktancji obwodu wejściowego wzmacniacza, opisanym w rozdziale 6.1 i przedstawionym na rys 6.2, zauważymy zbliżone ich dokładności.

Jednak przedstawiony tutaj przetwornik o sterowanej rezystancji w obwodzie sprzężenia zwrotnego jest łatwiejszy do zrealizowania. Nie wymaga on stosowania źródła napięcia odniesienia U_0 o małej rezystancji wewnętrznej, jakiego wymaga układ z rys. 6.2. Wystarczające w tym układzie jest proste źródło napięcia odniesienia U_0 , nawet o dużej wewnętrznej rezystancji, gdyż źródło to pracuje bez obciążenia. Stanowi to znaczne uproszczenie układu przetwornika, gdyż źródłem takim może być skompensowana temperaturowo referencyjna dioda Zenera.

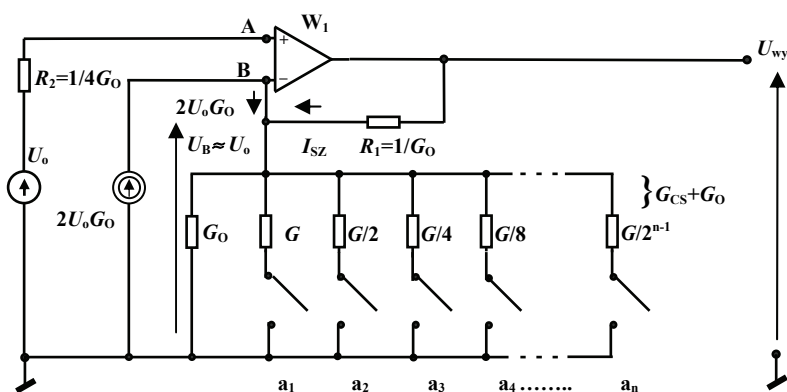
Przedstawiony na rys. 6.15 schemat jest prostym elektronicznym układem przetwornika cyfrowo-analogowego o wyjściowym sygnale prądowym i o dokładności wystarczającej dla 13-bitowego przetwarzania. Jednak należy zapewnić bardzo

dokładny dobór wartości rezystorów dla kilku najbardziej znaczących bitów. Rezystor bitu MSB powinien być odpowiednio dobierany z dokładnością 0,005 % w stosunku do wartości rezystancji kilku kolejnych najbardziej znaczących bitów.

W celu usunięcia wady układu, polegającej na braku wyjścia względem wspólnego punktu sygnałowego, można na jego wyjściu dodać prosty układ wzmacniacza o wejściu napięciowym różnicowym i o wyjściu prądowym podanym na rys. 6.6.

Obecnie zostanie przedstawiony wariant przetwornika cyfrowo-analogowego o wyjściu napięciowym. Jest to układ o cyfrowo sterowanej konduktancji w obwodzie sprzężenia wzmacniacza, opracowany w Instytucie Elektrotechniki [61], później produkowany w wersjach oznaczanych HRY7XXXR przez Wydział Doświadczalny Układów Hybrydowych Przemysłowego Instytutu Elektroniki [57, 67].

Uproszczony schemat tego układu podany jest na rys. 6.16. Układ oryginalny ma jedno napięcie odniesienia $2U_0$, które spełnia dwie funkcje: dostarcza podzielone na dzielniku rezystancyjnym do połowy napięcie odniesienia U_0 do wejścia nieinwersyjnego „+” wzmacniacza oraz poprzez szeregowy rezystor o konduktancji G_0 polaryzuje wejście inwersyjne „-” tego wzmacniacza. Na schemacie uproszczonym zastąpiono te dwie funkcje dwoma źródłami: źródłem napięcia U_0 oraz źródłem prądu $2U_0G_0$ z rezystancją równoległą o konduktancji G_0 .



Rys. 6.16. Schemat przetwornika cyfrowo analogowego o wyjściowym sygnale napięciowym z cyfrowo sterowaną konduktancją obwodu sprzężenia zwrotnego wzmacniacza nieinwersyjnego

Wzmacniacz różnicowy W_1 sterowany jest różnicą napięcia odniesienia U_0 oraz napięcia sprzężenia zwrotnego U_B . Ponieważ wzmacniacz różnicowy ma bardzo duże wzmocnienie napięciowe (10^5 V/V), to napięcie między końcówkami wejściowymi wzmacniacza oznaczonymi A i B jest praktycznie równe wartości zero, więc napięcie sprzężenia zwrotnego jest równe napięciu odniesienia: $U_B \approx U_0$. Przy stałym napięciu sprzężenia zwrotnego prąd w cyfrowo sterowanej konduktancji oznaczonej G_{CS} jest proporcjonalny do sumarycznej wartości tej konduktancji. Jak wynika z podanego schematu wartość cyfrowo sterowanej konduktancji można opisać równaniem:

$$G_{CS} = 2G(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.41)$$

Napięcie wyjściowe wzmacniacza jest sumą napięcia sprzężenia zwrotnego o wartości $U_B = U_o$ oraz spadku napięcia na rezystancji sprzężenia zwrotnego $R_1 = 1/G_o$ od prądu sprzężenia zwrotnego I_{SZ}

$$U_{wy} = U_o + R_1 I_{SZ}. \quad (6.42)$$

Prąd sprzężenia zwrotnego I_{SZ} jest sumą prądów w konduktancjach G_o oraz G_{CS} i różnicą prądu źródła prądowego $2U_o G_o$:

$$I_{SZ} = U_o(G_o + G_{CS}) - 2U_o G_o. \quad (6.43)$$

Stąd napięcie wyjściowe może być opisane wzorem:

$$U_{wy} = U_o + R_1 U_o(G_o + G_{CS}) - 2R_1 U_o G_o = U_o - R_1 U_o G_o + R_1 U_o G_{CS}. \quad (6.44)$$

Ponieważ przyjęto, że $G_o = 1/R_1$ to ostatecznie napięcie wyjściowe jest proporcjonalne do cyfrowo sterowanej konduktancji według wzoru:

$$U_{wy} = R_1 U_o G_{CS} = 2U_o R_1 G (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.45)$$

Taką proporcjonalną zależność napięcia wyjściowego od sterowanej cyfrowo konduktancji uzyskano dzięki właściwemu doborowi wartości prądu polaryzacji wejścia „-” wzmacniacza.

Opisany przetwornik cyfrowo analogowy zapewnia błędy przetwarzania nie większe od 0,05 % wynikające z rozrzutu parametrów łączników analogowych, w których zastosowano tranzystory bipolarne.

W układzie tego przetwornika sterowana cyfrowo konduktancja ma połączenie ze wspólnym punktem sygnałowym układu, więc zastosowano jako łączniki analogowe tranzystory bipolarne.

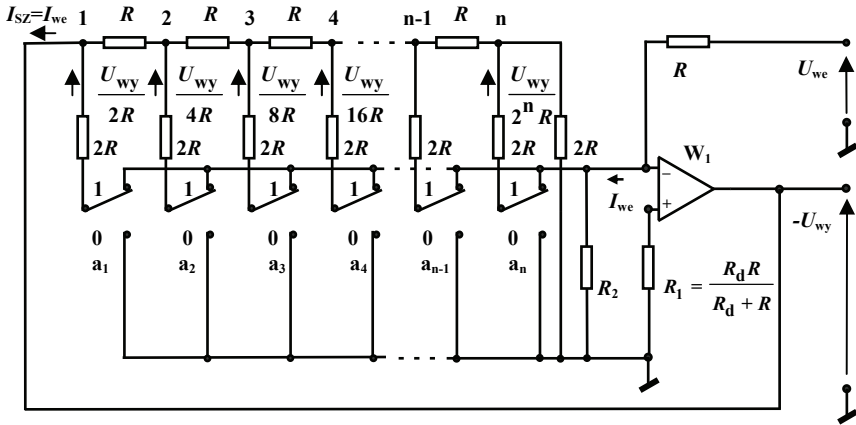
Opisany przetwornik ma dalsze zalety. Może on stosować skompensowaną temperaturowo diodę referencyjną jako źródło napięcia odniesienia, gdyż źródło to pracuje przy stałym i niewielkim obciążeniu w układzie przetwornika.

Ze wzoru (6.45) opisującego charakterystykę przetwarzania przetwornika wynika, że dokładność przetwarzania zależy od różnic względnych wartości rezystora sprzężenia zwrotnego R_1 odniesionych do wartości rezystancji najbardziej znaczących rezystorów wagowych sterowanej konduktancji (G , $G/2$, $G/4$). Tak więc układ przetwornika jest przystosowany do wykonywania rezystora sprzężenia i najbardziej znaczących rezystorów wagowych w jednakowej technologii, np. napyłania cienkowarstwowego.

Opisany przetwornik cyfrowo-analogowy o wyjściu napięciowym należy zaliczyć do układów prostych w realizacji i zapewniających rozdzielczość 13-bitowego przetwarzania.

Znane są układy przetworników cyfrowo-analogowych, w których stosowane są drabinki $R-2R$ w obwodzie sprzężenia zwrotnego wzmacniacza. Przykładem takiego układu jest wzmacniacz o programowanym wzmocnieniu napięciowym, jako jedna z kilku aplikacji przetwornika cyfrowo-analogowego AD7845 [12].

Uproszczony schemat tego układu, w którym zastosowano tak zwaną odwróconą drabinkę $R-2R$, podano na rys. 6.17.



Rys. 6.17. Schemat wzmacniacza o programowanym wzmocnieniu z odwróconą drabinką $R-2R$ w obwodzie ujemnego sprzężenia zwrotnego wzmacniacza

W układzie tym drabinka $R-2R$ stanowi dzielnik prądu ujemnego sprzężenia zwrotnego wzmacniacza inwersyjnego sterowanego napięciem wejściowym U_{we} . Prąd wejściowy jest wyznaczany przez wartość rezystora R wykonanego w jednym procesie technologicznym razem z rezystorami R i $2R$ drabinki. Zapewnia to praktycznie jednakowe współczynniki temperaturowe rezystora wejściowego R i rezystorów R i $2R$ kilku najbardziej znaczących bitów drabinki.

Wadą układu z odwróconą drabinką $R-2R$ jest to, że wartość rezystancji zastępczej drabinki R_d („widzianej” z wejścia wzmacniacza) zmienia się w szerokim zakresie od przerwy (dla sygnału cyfrowego $00\dots000$) poprzez wartości: $3R$ (dla $00\dots001$), $2R$ (dla $00\dots010$), $1,4R$ (dla $00\dots011$) do R dla większych wartości sygnału cyfrowego. Jest to powodem zalecenia przez autora stosowania w układzie rezystora R_2 (np. rzędu $20\text{ k}\Omega$) oraz rezystora R_1 o wartości podanej na schemacie, przy której następuje minimalizacja błędu od prądu polaryzacji wejścia wzmacniacza przy średnich i dużych wartościach sygnału cyfrowego.

W omawianym układzie prąd wejściowy $I_{we} = U_{we}/R$ jest równoważony przez prąd ujemnego sprzężenia zwrotnego I_{SZ} proporcjonalny do ujemnego napięcia wyjściowego $-U_{wy}$ według wzoru:

$$I_{we} = I_{SZ} = \frac{U_{wy}}{R} (a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.46)$$

Z tego wynika, że napięcie wyjściowe jest odwrotnie proporcjonalne do wartości sygnału cyfrowego według wzoru:

$$U_{wy} = \frac{U_{we}}{(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n})}. \quad (6.47)$$

Z powodu nieliniowego charakteru powyższej funkcji sterowania wzmocnienia, producent układu AD7845 [12] ostrzega, że ze wzrostem wartości wzmocnienia

wzrasta błąd wzmocnienia i szumy wyjściowe. Podaje on, że przy wzmocnieniu 1 V/V błąd wynikający z rozdzielczości będzie wynosił 0,04 %, przy wzmocnieniu 8 V/V błąd ten będzie równy 0,26 %, a przy wzmocnieniu 32 V/V błąd ten wzrośnie do 1 %.

Z dokonanego przeglądu układów przetworników o sterowanej transmitancji w obwodzie sprzężenia zwrotnego wzmacniacza, wynika możliwość realizacji prostych układów o rozdzielczości od 11 do 13 bitów. Zaletą tych układów jest stosowanie skompensowanej temperaturowo diody Zenera jako bardzo prostego źródła napięcia odniesienia.

6.4. Przetworniki cyfrowo-analogowe z cyfrowo sterowanymi dzielnikami napięcia

Niektóre omówione układy przetworników można zaliczyć do grupy przetworników z cyfrowo sterowanymi dzielnikami napięcia, gdyż omówione w rozdziale 6.2 drabinki rezystancyjne R - $2R$ mają właściwości sterowanych cyfrowo dokładnych dzielników napięcia o podziale dwójkowym. Podany na rys. 6.12 schemat przetwornika cyfrowo-analogowego z drabinką rezystorów R - $2R$ i wtórnikiem wzmacniaczem wyjściowym można zaliczyć do przetworników z cyfrowo sterowanymi dzielnikami napięcia.

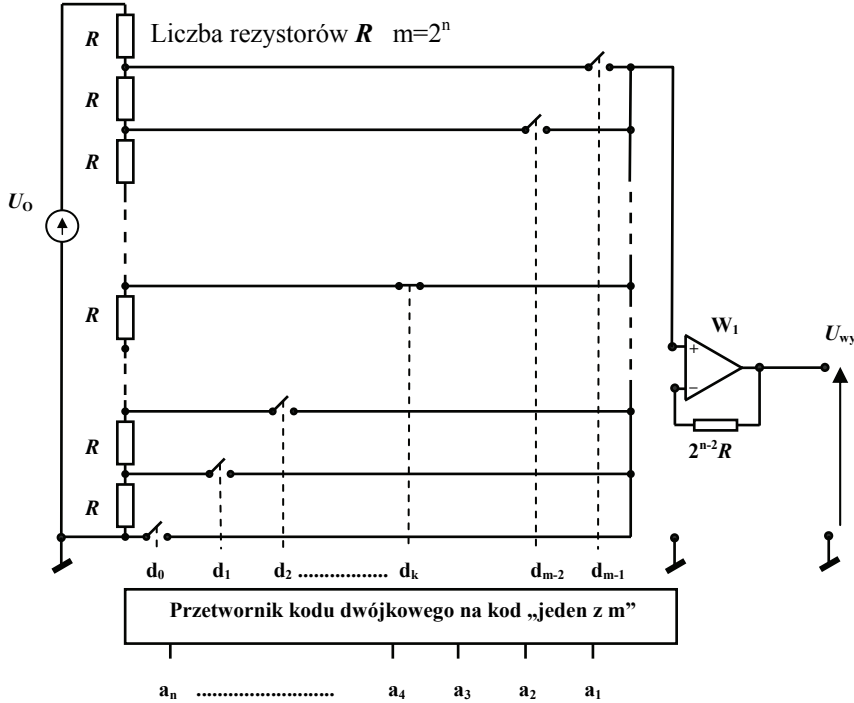
W dotychczas omówionych przetwornikach cyfrowo-analogowych obserwuje się w stanach pracy dynamicznej efekt zakłóceń szpilkowych przy zmianach sygnału wyjściowego. Wynika to z faktu, że monotoniczne przyrostowe sterowanie sygnałem cyfrowym co jeden najmniej znaczący bit LSB, w pewnych punktach charakterystyki powoduje jednoczesne przełączenie kilku bitów, w tym też bitu najbardziej znaczącego MSB, którego wartość odpowiada jak wiadomo 1/2 pełnego zakresu przetwarzania FS. Na skutek opóźnień przełączania poszczególnych bitów obserwuje się pojawienie w sygnale wyjściowym przetwornika zakłóceń „typu szpilki” o amplitudzie dochodzącej teoretycznie do wartości połowy zakresu przetwarzania przetwornika. Stosowanie na wyjściu filtra dolnoprzepustowego zmniejsza te „szpilki”, ale pogarsza znacznie właściwości dynamiczne przetwornika.

Jednym ze sposobów zminimalizowania tego efektu zmiany sygnału wyjściowego, może być odejście od zasady sumowania wartości wagowych, przy przetwarzaniu cyfrowo-analogowym i przejście na sumowanie jednakowych kwantów o wartości najmniej znaczącego bitu LSB.

W literaturze [20, 67, 126] opisane są układy stosujące łańcuch jednakowych rezystorów szeregowych o wartości kwantowej, tworzących w ten sposób sterowany cyfrowo dzielnik napięcia odniesienia dla wtórnikowego wzmacniacza wyjściowego. Zastosowanie takiego dzielnika napięcia odniesienia zapewnia uzyskanie monotoniczności zmian sygnału wyjściowego, ale wymaga znacznej rozbudowy układu, gdyż przykładowo dla przetwornika 8-bitowego należy zastosować w dzielniku 256 rezystorów i stosować odpowiednio dużą liczbę łączników analogowych typu MOS.

Zaletą układu jest to, że ze względu na łączenie dzielnika przez łączniki analogowe, do wejścia wzmacniacza wtórnikowego o bardzo dużej rezystancji wejściowej, główny parametr łączników analogowych, rezystancja w stanie przewodzenia R_{pp} nie wprowadza praktycznie żadnych błędów przetwarzania.

Wykorzystując opisane [20] struktury przełączanych obwodów rezystancyjnych ze źródłami napięcia, przedstawiono na rys. 6.18 schemat układu przetwornika cyfrowo-analogowego z dzielnikiem napięcia i przetwarzaniem sygnału cyfrowego na sygnał w kodzie „jeden z m”, gdzie m to liczba kwantów pełnego zakresu przetwarzania przetwornika.



Rys. 6.18. Przetwornik cyfrowo-analogowy z dzielnikiem napięcia złożonym z m jednakowych rezystorów z przetwornikiem kodu dwójkowego na kod „jeden z m ”

Napięcie wyjściowe przetwornika może być opisane równaniem:

$$U_{wy} = \frac{U_o}{m} (k - 1) \quad (6.48)$$

gdzie: U_o – zakres przetwarzania przetwornika,

k – liczba naturalna od 1 do m , sygnału z przetwornika kodu „jeden z m ”,

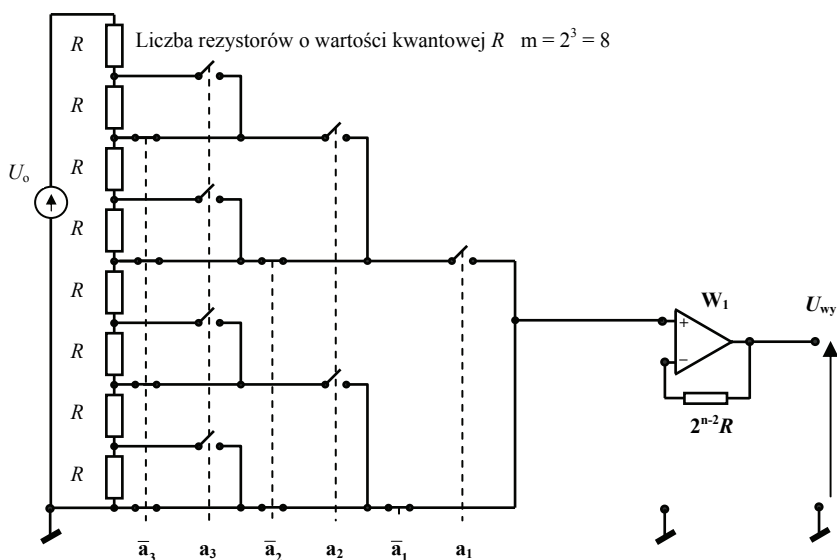
$m = 2^n$ – liczba kwantów.

Ze schematu na rys. 6.18 można zauważyć, że liczba łączników w układzie wynosi m , mimo że napięcie z ostatniego rezystora R dzielnika nie jest dołączane do wejścia wzmacniacza wyjściowego. Należy zauważyć, że konieczny w układzie przetwornik kodu cyfrowego „jeden z m ” spowalnia pracę przetwornika cyfrowo-analogowego, ale zapewnia strukturalnie monotoniczność zmian sygnału wyjściowego.

W obwodzie ujemnego szeregowego sprzężenia zwrotnego wtórnika zastosowano rezystor o wartości $2^{n-2}R$ w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania w stanie pracy przetwornika, gdy nastąpi wysterowanie ok. 50 % sumy bitów kwantowych przetwornika.

W literaturze podane jest też inne rozwiązanie układowe przetwornika cyfrowo-analogowego, zwane przetwornikiem z dzielonym napięciem z łańcuchem rezystorów każdy o wartości kwantu, bez przetwornika kodu, ale ze znacznie większą liczbą łączników analogowych. Rozwiązanie takie zapewnia dużą szybkość przetwarzania. Jednak dla 8-bitowego przetwornika trzeba użyć oprócz 256 rezystorów aż 510 łączników analogowych typu MOS.

Zasadę działania przykładu takiego przetwornika o trzech bitach [67] ilustruje schemat podany na rys. 6.19.



Rys. 6.19. Przetwornik cyfrowo analogowy 3-bitowy z dzielonym napięciem z liczbą m jednakowych rezystorów o wartości kwantowej z układem podwójnych łączników MOS

Każdy bit wymaga sterowania dwiema grupami łączników analogowych, łączniki analogowe zwierne sterowane są wartością bitu a_k , łączniki analogowe rozvierne sterowane są wartością zanegowanego bitu $\bar{a}_k$.

Na schemacie z rys. 6.19 dla przetwornika 3-bitowego, w celu zminimalizowania wpływu prądów polaryzacji wejść wzmacniacza na charakterystykę przetwarzania, w obwodzie ujemnego szeregowego sprzężenia zwrotnego wtórnika zastosowano rezystor o wartości $2R$.

Budowa przetwornika cyfrowo-analogowego dla większej liczby bitów sygnału cyfrowego realizowana jest w sposób podobny do podanego przykładu (rys. 6.19). Dla ostatniego najmniej znaczącego bitu n należy zastosować liczbę $2^n/2 = 2^{n-1}$ łączników

analogowych zwiernych sterowanych bitem a_n oraz liczbę 2^{n-1} łączników analogowych rozwiernych sterowanych zanegowanym bitem $\bar{a}_n$. Dla każdego bitu niższego k wystąpi potrzeba zastosowania liczby 2^{k-1} łączników zwiernych i liczby 2^{k-1} łączników rozwiernych.

Charakterystykę układu przetwornika n bitowego można opisać wzorem:

$$U_{wy} = U_0(a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + a_4 2^{-4} + \dots + a_n 2^{-n}). \quad (6.48)$$

Zaletą omawianego układu przetwornika, jak i układu poprzedniego, jest to, że główny parametr łączników analogowych, rezystancja w stanie przewodzenia, nie wprowadza praktycznie żadnych błędów do charakterystyki przetwarzania. Ze wzoru opisującego charakterystykę omawianego przetwornika wynika brak zależności charakterystyki od wartości rezystorów dzielnika, gdyż dokładność przetwornika zależy tylko od różnic względnych wartości wszystkich rezystorów kwantowych dzielnika. Jest to ważna zaleta układu przetwornika, gdyż jest on przygotowany do wykonywania w technikach realizacji rezystorów w jednakowej technologii, np. napyłania cienkowarstwowego lub procesu integracji monolitycznej w krzemie.

Warto zwrócić uwagę na fakt, że dokładność realizacji poszczególnych rezystorów bitowych wykonanych w jednakowej technologii nie musi być duża, gdyż o znaczących wartościach sygnału wyjściowego decyduje względna średnia wartość sumarycznej rezystancji dużej liczby kwantów rezystancji dzielnika wybrana sygnałem cyfrowym odniesiona do sumarycznej wartości wszystkich kwantów dzielnika.

Wydaje się, że przy seryjnej produkcji przetworników można dopuścić tolerancje wartości rezystancji aż kilka procent dla poszczególnych rezystorów kwantowych dzielnika. Dzięki rozkładowi statystycznemu wartości takich rezystorów w produkowanych dzielnikach uzyskać można bardzo mały odrzut wykonanych przetworników ze względu na niespełnienie wymaganej dokładności przetwarzania całej charakterystyki, np. $\pm \text{LSB}$ (0,024 %) dla przetworników 12-bitowych.

Na przykład dla przetwornika 12-bitowego, zawierającego łańcuch 4096 rezystorów, jest mało prawdopodobny przypadek zgrupowania aż 20 rezystorów o odchyłkach maksymalnych, np. +4 % lub tylko -4 % na samym początku tego łańcucha. Właśnie w takim przypadku, przyysterowaniu tych początkowych 20 rezystorów sygnałem cyfrowym, błąd względny odniesiony do pełnego zakresu wynosiłby 0,02 %, co odpowiada błędowi rozdzielczości przetwornika 12-bitowego (0,024 %). Właśnie przetworniki 12-bitowe, o oznaczeniu DAC121C085 [126] z dzielnikiem stanowiącym łańcuch 4096 rezystorów oferują firmy National Semiconductor i Texas Instruments.

Omówione układy przetworników cyfrowo-analogowych pozwalają na łatwą realizację przetworników o rozdzielczości 12 bitów.

6.5. Przetworniki cyfrowo-analogowe z cyfrowo przełączanymi źródłami prądowymi

Przełączanie źródeł prądowych o dużej rezystancji wewnętrznej powoduje znaczne skrócenie stanów przejściowych w obwodach elektrycznych zawierających elementy rezystancyjne, indukcyjności szcztkowe, pojemności pasożytnicze oraz wzmacnia-

cze monolityczne. Z tego powodu przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi cechuje duża szybkość działania.

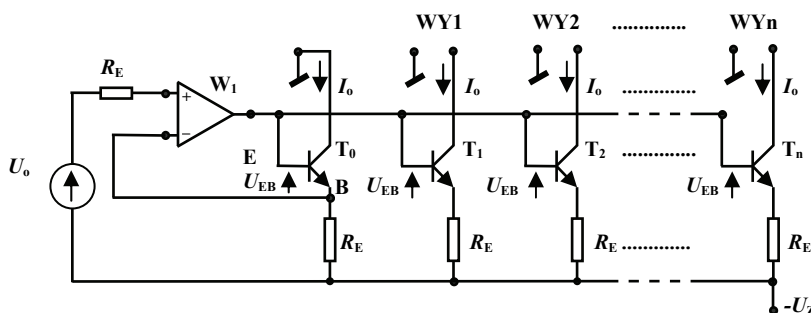
W przetwornikach o przełączanych sygnałem cyfrowym źródłach prądowych z reguły stosuje się dla każdego bitu podwójne przełączniki: pierwszy łącznik zwierny dla stanu „1” i rozwierny dla stanu „0”, drugi łącznik rozwierny dla stanu „1” oraz zwierny dla stanu „0”. Przełączniki te zapewniają ciągłość przepływu prądów źródeł prądowych przełączanych z obwodu wyjściowego do obwodu wspólnego punktu sygnałowego. Skracza to do minimum czasy stanu przerwy w obwodzie źródła prądowego przy przełączaniu przełącznika ze stanu „1” do stanu „0”, lub ze stanu „0” do stanu „1”. Ogranicza to zjawisko wchodzenia w stan nasycenia elementów aktywnych źródeł prądowych, np. tranzystorów bipolarnych lub unipolarnych, gdyż przejścia ze stanu nasycenia w stan aktywny charakteryzują znaczne opóźnienia czasowe. Stosowanie szybkich podwójnych przełączników w obwodach sygnału prądowego zapewnia dobre właściwości dynamiczne omawianych przetworników cyfrowo-analogowych.

Przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi można podzielić na następujące podgrupy:

- przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką $R-2R$ jako dzielnik napięcia, lub prądu dla wzmacniacza wyjściowego,
- przetworniki z przełączanymi źródłami prądowymi o wartościach wagowych.

6.5.1. Przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną stanowiącą dzielnik napięcia lub prądu dla wzmacniacza wyjściowego

Przetworniki z przełączanymi źródłami prądów odniesienia o jednakowej wartości z drabinką rezystancyjną mają liczne opisy w literaturze [19, 67, 68, 116, 127]. Wykorzystują one elektroniczne układy tak zwanych „luster prądowych”, dokładnych, wielokrotnych źródeł prądowych o liczbie n wyjść prądowych.



Rys. 6.20. Schemat elektronicznego układu n źródeł prądów odniesienia o jednakowych wartościach I_0

Zasadę działania takiego układu o liczbie n źródeł prądów odniesienia o jednakowych wartościach I_0 podaje rys. 6.20. Układ wymaga zastosowania $n+1$ tranzystorów bipolarnych $T_0, T_1, \dots, T_n$ o dużym współczynniku wzmocnienia prądowego

β tranzystorów, spełniających odpowiednie tolerancje tego wzmocnienia oraz charakteryzujących się małym rozrzutem wartości napięć emiterowych U_{EB} . Wymagania te dotyczą tranzystora T_0 oraz tranzystorów źródeł prądowych decydujących o dokładności najbardziej znaczących bitów przetwornika cyfrowo-analogowego.

Technologia monolityczna umożliwia wytworzenie tranzystora T_0 i innych tranzystorów $T_1, \dots, T_n$ dopasowanych pod względem napięć emiterowych U_{EB} z niedokładnością ± 3 mV oraz o rozrzucie współczynnika wzmocnienia prądowego β z tolerancją ± 5 %. Zapewnia to bardzo dobrą kompensację zmian napięć emiterowych i współczynnika β w funkcji temperatury dla wyjść prądów odniesienia I_0 .

Patrząc na schemat na rys. 6.20 zauważymy, że poszczególne wyjścia prądowe mają stabilizowany prąd w obwodach emiterów tranzystorów, dzięki układowi wtórnikowemu wzmacniacza W_1 , który powtarza dokładnie wartość napięcia odniesienia U_0 na rezystorze R_E w obwodzie emitera tranzystora T_0 . Napięcie to jest powtarzane na rezystorach R_E pozostałych tranzystorów, gdyż napięcia emiter-baza poszczególnych tranzystorów są praktycznie takie same. Obwody emiterowe wszystkich źródeł prądowych są zasilane z ujemnego napięcia zasilania $-U_Z$ (np. -15 V) dzięki czemu robocze pole napięć wyjściowych źródeł prądowych wynosi co najmniej ± 5 V względem wspólnego punktu sygnałowego i zasilania. Obwód każdego źródła prądowego zamyka się do wspólnego punktu sygnałowego o umownym napięciu 0 V, do którego dołączona jest drabinka rezystancyjna przetwornika cyfrowo-analogowego. Przedstawiony układ n źródeł prądowych charakteryzuje się tym, że zaciski wyjściowe WY1, WY2, ..., WYn odbierają wymuszone prądy odniesienia o wartości I_0 z węzłów drabinki rezystancyjnej przetwornika cyfrowo-analogowego.

Główną częścią układu przetwornika cyfrowo-analogowego rozpatrywanej grupy są przełączane do drabinki rezystancyjnej R - $2R$ stałowartościowe źródła prądów odniesienia I_0 . Drabinka tworzy dwójkowy dzielnik napięcia lub dzielnik prądu doprowadzonego do wzmacniacza formującego sygnał wyjściowy przetwornika.

W rozdziale 6.2 na rys. 6.10 podano schemat drabinki rezystancyjnej R - $2R$ z podziałem napięć dwójkowym. Na schemacie tym podano miejsca dołączania źródeł prądów odniesienia $I_0 = U_0/2R$ – są to węzły drabinki.

W celu uzyskania dobrych właściwości dynamicznych przetwornika, należy do przełączania każdego źródła prądowego stosować podwójne przełączniki analogowe zwierzno rozwiernie, czego nie podano na rys. 6.10. Dla stanu aktywnego danego bitu „1” przełącznik dołącza źródło prądowe danego bitu do węzła drabinki. Dla stanu pasywnego danego bitu „0” źródło prądowe jest zwierane do wspólnego punktu sygnałowego.

W literaturze [67, 116, 127] opisywane są niemal wyłącznie układy przetworników cyfrowo-analogowych ze wzmacniaczem inwersyjnym. Wynika to ze stosowania rozpowszechnionego układu n źródeł prądów odniesienia (rys. 6.20) z tranzystorami $T_0, T_1, T_2, \dots, T_n$ bipolarnymi typu npn, układu źródeł odbierających prądy z węzłów drabinki rezystancyjnej. Taki układ źródeł prądów odniesienia zapewnia dodatnie pole zmienności napięć wyjściowych wzmacniacza inwersyjnego przetwornika cyfrowo-analogowego.

Możliwe są także w realizacji praktycznej układy przetworników ze wzmacniaczem nieinwersyjnym. Przykładowy schemat układu przetwornika cyfrowo-analogowego z przełączanymi źródłami prądów odniesienia o jednakowej wartości

z drabinką rezystancyjną oraz ze wzmacniaczem nieinwersyjnym jest przedstawiony na rys. 6.22 w dalszej części tego rozdziału.

Rozpatrując podane w cytowanej wyżej literaturze przetworniki ze wzmacniaczem inwersyjnym zauważymy różne sposoby dołączenia wzmacniacza inwersyjnego do drabinki z przełączanymi źródłami prądowymi. Trzeba zaznaczyć, że żaden z tych układów nie podaje optymalnego sposobu dołączenia wzmacniacza inwersyjnego zapewniającego największe z możliwych wzmocnienie prądowe do obwodu wejściowego wzmacniacza.

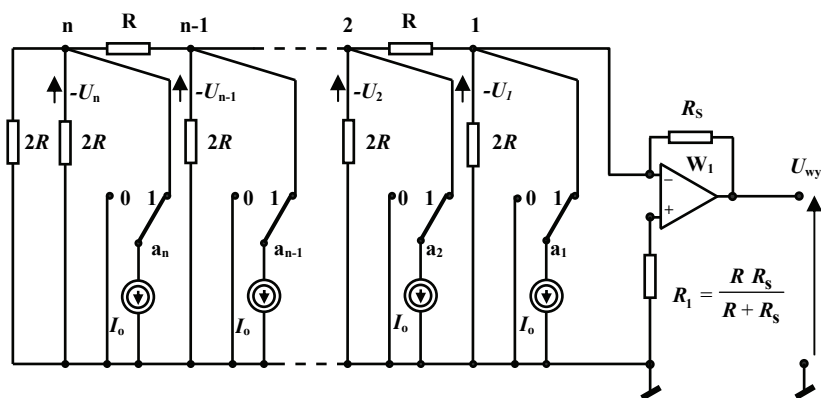
Warto przypomnieć rozważania przedstawione w rozdziale 6.2 omawiającym przetworniki z drabinkami R - $2R$ i z przełączanym źródłem napięcia odniesienia. Wykazano tam jednoznacznie, analizując schemat sieci zastępczej niepełnej drabinki rezystancyjnej, że istnieją jedynie dwa racjonalne, technicznie uzasadnione, optymalne sposoby dołączenia wzmacniacza wyjściowego. Wniosek ten dotyczy także obecnie rozpatrywanych układów.

Układy optymalne to:

- wzmacniacz wyjściowy wtórnikowy zupełnie nie obciążający wyjścia układu zastępczego niepełnej drabinki oraz
- wzmacniacz wyjściowy inwersyjny o pomijalnie małej rezystancji wejściowej, który pozwala na uzyskanie na wejściu wzmacniacza największego możliwego prądu stanowiącego prąd zwarcia wyjścia sieci niepełnej drabinki ograniczony rezystancją zastępczą tej sieci.

Cytowane pozycje literaturowe [67, 116, 127] nie wykorzystują żadnego z tych dwu optymalnych sposobów dołączenia drabinki do wzmacniacza.

Układy opisane w literaturze [67, 127] wykorzystują pełną symetryczną drabinkę R - $2R$ z rezystorem dodatkowym o wartości $2R$ włączonym szeregowo z wejściem wzmacniacza, co zmniejsza wzmocnienie prądowe aż do wartości ok. 33 % wzmocnienia prądowego układu optymalnego.



Rys. 6.21. Przetwornik cyfrowo-analogowy z przełączanymi źródłami prądów odniesienia o jednakowej wartości, z drabinką rezystancyjną R - $2R$ oraz z inwersyjnym wzmacniaczem wyjściowym

Inny układ opisany w literaturze [116] wykorzystuje drabinę pełną i łączy wejście wzmacniacza inwersyjnego szeregowo z rezystancją R , zastępczą rezystancją połączenia równoległego rezystora $2R$ węzła pierwszego drabinki i rezystora $2R$ dodatkowego drabinki, co zapewnia wzmocnienie prądowe większe niż w poprzednim układzie, ale tylko o wartości ok. 67 % wzmocnienia prądowego układu optymalnego.

Na rys. 6.21 podano schemat przetwornika cyfrowo-analogowego o optymalnym układzie dołączenia wzmacniacza inwersyjnego do drabinki. Wejście wzmacniacza inwersyjnego, o pomijalnie małej rezystancji wejściowej, dołączono do węzła pierwszego drabinki niepełnej $R-2R$. Jak widać na rozpatrywanym schemacie, napięcia węzłów drabinki od 1 do n mają ujemne wartości napięć, co wynika z kierunku działania dołączanych źródeł prądów odniesienia I_o .

Aby znaleźć zależność prądu wyjściowego niepełnej drabinki, w której zamiast rezystora dodatkowego $2R$ jest zerowa rezystancja wejściowa wzmacniacza inwersyjnego, należy powrócić do rozdziału 6.2 i do rys. 6.10. Na rysunku tym podano schemat symetrycznej (a więc pełnej) drabinki $R-2R$ przyłączanej do źródeł prądowych o wartości $I_o = U_o/2R$. Jak wynika ze wzoru (6.25), napięcie dowolnego węzła k drabinki w stanie dołączenia do niego źródła prądowego I_o będzie wynosiło:

$$U_k = \frac{2 R I_o}{3}, \quad (6.49)$$

a napięcie wyjściowe drabinki symetrycznej na węźle 1 według wzoru (6.27) może być opisane równaniem:

$$U_1 = \frac{4 R I_o}{3} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.50)$$

Schemat układu zastępczego sieci niepełnej drabinki obciążonej rezystorem R_d jest podany na rys. 6.11. Napięcie źródłowe U_{1z} układu zastępczego niepełnej drabinki według wzoru (6.29) będzie się wyrażało zależnością:

$$U_{1z} = 2 R I_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.51)$$

Rezystancja wewnętrzna układu zastępczego sieci niepełnej drabinki wynosi $R_z = R$, toteż prąd zwarcia wyjścia drabinki przez rezystancję wejściową wzmacniacza inwersyjnego wyniesie:

$$I_z = \frac{U_{1z}}{R}. \quad (6.52)$$

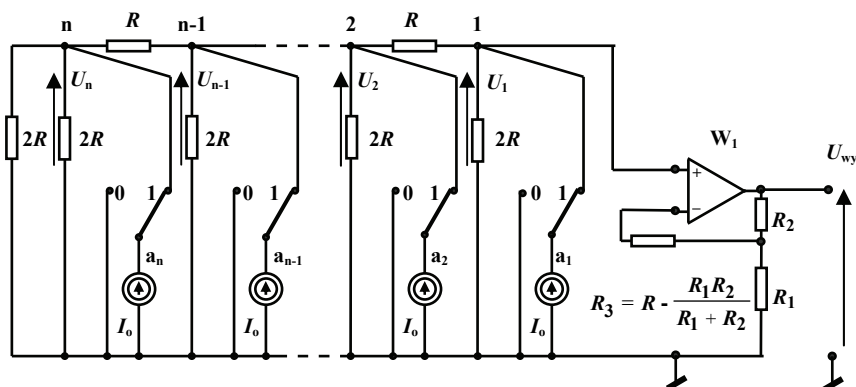
Napięcie wyjściowe wzmacniacza inwersyjnego może być opisane wzorem:

$$U_{wy} = R_s I_z = 2 R_s I_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.53)$$

Jest to jednocześnie wzór opisujący charakterystykę przetwornika cyfrowo-analogowego podanego na rys. 6.21.

Na rys. 6.22 zaprezentowano schemat przetwornika cyfrowo-analogowego, też o optymalnym układzie dołączenia wzmacniacza nieinwersyjnego do drabinki

rezystancyjnej. Wejście wzmacniacza nieinwersyjnego o bardzo dużej rezystancji wejściowej dołączono do węzła pierwszego drabinki niepełnej $R-2R$.



Rys. 6.22. Przetwornik cyfrowo-analogowy z przełączanymi źródłami prądów odniesienia o jednakowej wartości, z drabinką rezystancyjną $R-2R$ oraz z nieinwersyjnym wzmacniaczem wyjściowym

Układ tego przetwornika wymaga zastosowania układu n źródeł prądowych o wartości I_0 . Powinny to być źródła prądowe, z których wypływają prądy do węzłów drabinki, tak aby wzmacniacz nieinwersyjny wyjściowy pracował w zakresie dodatnich napięć wyjściowych. Może to być analogiczny układ n źródeł prądowych do podanego na rys. 6.20, ale stosujący tranzystory bipolarne pnp, przy czym układ źródeł prądowych powinien być zasilany z dodatniego napięcia zasilania $+U_z$ (np. $+15\text{ V}$). Taki układ wymaga ujemnego napięcia odniesienia U_0 na wejściu wzmacniacza wymuszającego prądy odniesienia (odpowiednik W1 na rys. 6.20).

Analizując układ przetwornika cyfrowo-analogowego (rys. 6.22) zauważymy, że napięcia węzłów drabinki przyjmują dodatnie wartości, co wynika z kierunku działania przyłączanych cyfrowo źródeł prądów odniesienia I_0 . Ponieważ zdarza się, że sterowane cyfrowo źródła prądowe mają mniejsze pole napięć pracy niż $0...10\text{ V}$, np. tylko $0...5\text{ V}$, toteż na wyjściu drabinki zastosowano wzmacniacz nieinwersyjny o sprzężeniu potencjometrycznym i o wzmacnieniu napięciowym większym od jedności wyrażającym się wzorem:

$$k_U = \frac{R_1 + R_2}{R_1} \quad (6.54)$$

Wzmacniacz taki umożliwia zwiększenie pola napięć wyjściowych przetwornika cyfrowo-analogowego.

Ze względu na nieobciążanie wyjścia drabinki przez wejście wzmacniacza nieinwersyjnego, napięcie węzła 1 drabinki opisane jest wzorem (6.51). Uwzględniając wzmacnienie wzmacniacza wyrażone wzorem (6.54) uzyska się następujące równanie opisujące charakterystykę przetwornika cyfrowo-analogowego:

$$U_{wy} = k_U U_{1z} = 2 R I_o \frac{R_1 + R_2}{R_1} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.55)$$

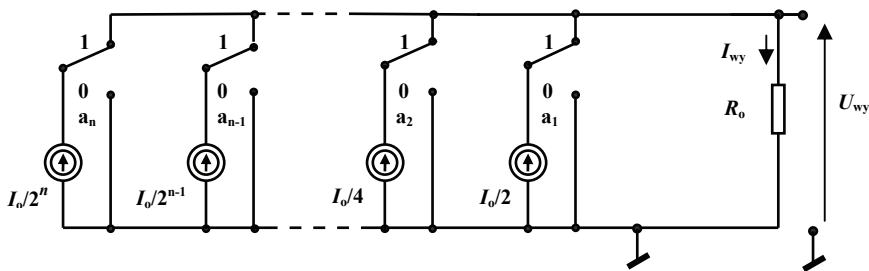
Należy zwrócić uwagę, że w rozpatrywanych obecnie układach przetworników cyfrowo-analogowych z przełączaniem źródeł prądowych parametry rezystancyjne łączników analogowych nie mają zupełnie wpływu na charakterystykę przetwarzania. Zastosowanie przełączanych źródeł prądowych charakteryzujących się rezystancją wewnętrzną o wartościach przekraczających 1 MΩ całkowicie eliminuje wpływ rezystancji stanu przewodzenia R_{pp} łączników analogowych na charakterystykę przetwarzania przetwornika, gdyż rezystancja stanu przewodzenia łącznika zazwyczaj nie przekracza wartości 100 Ω. Podobnie rezystancja łącznika analogowego w stanie jego otwarcia R_{op} (zazwyczaj jest to co najmniej $10^8 \Omega$) nie powoduje zauważalnych błędów charakterystyki przetwarzania.

Dokładność przetwarzania jest uzależniona głównie od niedokładności poszczególnych rezystancji R i $2R$ drabinki, ale także od niedokładności poszczególnych prądów I_o , najbardziej znaczących bitów, toteż przetworniki te, cechuje nieco gorsza dokładność niż przetworników drabinkowych opisanych w rozdziale 6.2.

Jednak główną zaletą omawianej podgrupy przetworników, z przełączaniem cyfrowym źródeł prądowych, jest ich znacznie większa szybkość działania niż przetworników drabinkowych opisanych w rozdziale 6.2. Zwiększenie szybkości działania zawdzięczają one bardzo dużym wartościom rezystancji wewnętrznych źródeł prądowych oraz zastosowaniu szybkich podwójnych przełączników w obwodach źródeł prądowych, co ogranicza zjawisko wchodzenia w stan nasycenia elementów aktywnych źródeł prądowych.

6.5.2. Przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi o wartościach wagowych

W początkowym okresie stosowano przetworniki cyfrowo-analogowe z przełączanymi źródłami prądowymi o wartościach wagowych z sumowaniem tych prądów bezpośrednio na rezystancji obciążenia wyjścia, bez stosowania wzmacniaczy wyjściowych [21, 139]. Upraszczało to schematy przetworników, ale też ograniczało to pole napięć wyjściowych do pojedynczych woltów. Opracowanie szybkich wzmacniaczy monolitycznych umożliwiło odpowiednie rozszerzenie pola napięć wyjściowych.



Rys. 6.23. Schemat przetwornika cyfrowo-analogowego o przełączanych sygnałem cyfrowym źródłach prądowych z sumowaniem prądów na jednej rezystancji obciążenia

Zasadę sumowania prądów na dwu rezystancjach obciążenia, dodatniego i ujemnego wyjścia przetwornika, bez używania wzmacniacza wyjściowego, stosuje się nadal we współczesnych, bardzo szybkich przetwornikach cyfrowo-analogowych np. MAX5891 [94]. Przetwornik ten może pracować z częstotliwością wielokrotnego przetwarzania aż do 600 MSPS (*mega sample per second*). Schemat połączeń wyjścia takiego przetwornika został podany w rozdziale 4 (rys. 4.2).

Schemat przetwornika cyfrowo-analogowego o przełączanych sygnałem cyfrowym źródłach prądowych o wartościach wagowych, z sumowaniem na jednej rezystancji obciążenia [20, 21] został podany na rys. 6.23.

Jak widać, jest to przetwornik o wyjściu prądowym, którego prąd wyjściowy I_{wy} można opisać równaniem:

$$I_{wy} = I_0(a_1 2^{-1} + a_2 2^{-2} + \dots + a_{n-1} 2^{n-1} + a_n 2^{-n}), \quad (6.56)$$

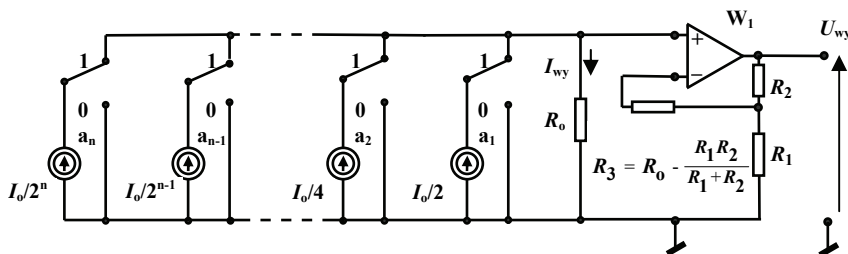
gdzie: I_0 – pełny zakres zmian sygnału wyjściowego przetwornika.

Należy zwrócić uwagę, że w rozpatrywanym układzie przetwornika cyfrowo-analogowego z przełączaniem źródeł prądowych parametry rezystancyjne przełączników analogowych nie mają zupełnie wpływu na charakterystykę przetwarzania. Zastosowanie przełączanych źródeł prądowych charakteryzujących się bardzo dużą rezystancją wewnętrzną całkowicie eliminuje wpływ rezystancji stanu przewodzenia R_{pp} łączników analogowych na charakterystykę przetwarzania przetwornika. Podobnie rezystancja łącznika analogowego w stanie jego otwarcia R_{op} nie powoduje zauważalnych błędów charakterystyki przetwarzania.

Dokładność przetwarzania jest uzależniona głównie od wartości prądów wagowych przełączanych źródeł prądowych, toteż przetworniki te, przy zastosowaniu dokładnych przełączanych źródeł prądowych, mogą zapewniać bardzo małe błędy przetwarzania przetwornika cyfrowo-analogowego.

Dla omówionego schematu przetwornika cyfrowo-analogowego o wyjściu prądowym, w celu zmiany jego sygnału wyjściowego na sygnał napięciowy, wystarczy na jego wyjściu za rezystancją R_0 dołączyć wzmacniacz nieinwersyjny o niewielkim wzmocnieniu, tzw. wzmacniacz o sprzężeniu potencjometrycznym.

Schemat takiego przetwornika podano na rys. 6.24.



Rys. 6.24. Schemat przetwornika cyfrowo-analogowego o przełączanych sygnałem cyfrowym źródłach prądowych z wyjściowym wzmacniaczem nieinwersyjnym

Biorąc pod uwagę fakt, że napięcie na rezystorze R_0 opisane jest równaniem (6.56) oraz to, że wzmocnienie wzmacniacza nieinwersyjnego opisuje równanie

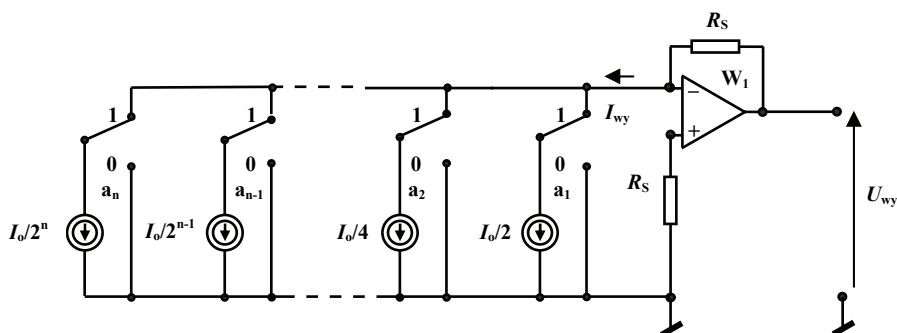
(6.54), otrzymamy następujące równanie opisujące charakterystykę przetwornika cyfrowo-analogowego:

$$U_{wy} = R_o I_o \frac{R_1 + R_2}{R_1} [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.57)$$

Dla zapewnienia zmian sygnału wyjściowego w zakresie dodatnich napięć, opisany przetwornik wymaga źródeł prądów dopływających do rezystora R_o , a to wymaga stosowania tranzystorów typu pnp w układzie źródeł prądowych.

Ponieważ bardziej rozpowszechnione są układy sterowanych źródeł prądowych o wartościach wagowych na tranzystorach npn, to popularny jest układ przetwornika cyfrowo-analogowego ze wzmacniaczem inwersyjnym, gdyż zapewnia on dodatni zakres zmian napięć wyjściowych przetwornika.

Uproszczony schemat przetwornika cyfrowo-analogowego o przełączanych sygnałami cyfrowymi źródłach prądowych (odbierających prądy ze swoich wyjść) z wyjściowym wzmacniaczem inwersyjnym [19, 20, 67, 116] podano na rys. 6.25.



Rys. 6.25. Schemat przetwornika cyfrowo-analogowego o przełączanych sygnałem cyfrowym źródłach prądowych z wyjściowym wzmacniaczem inwersyjnym

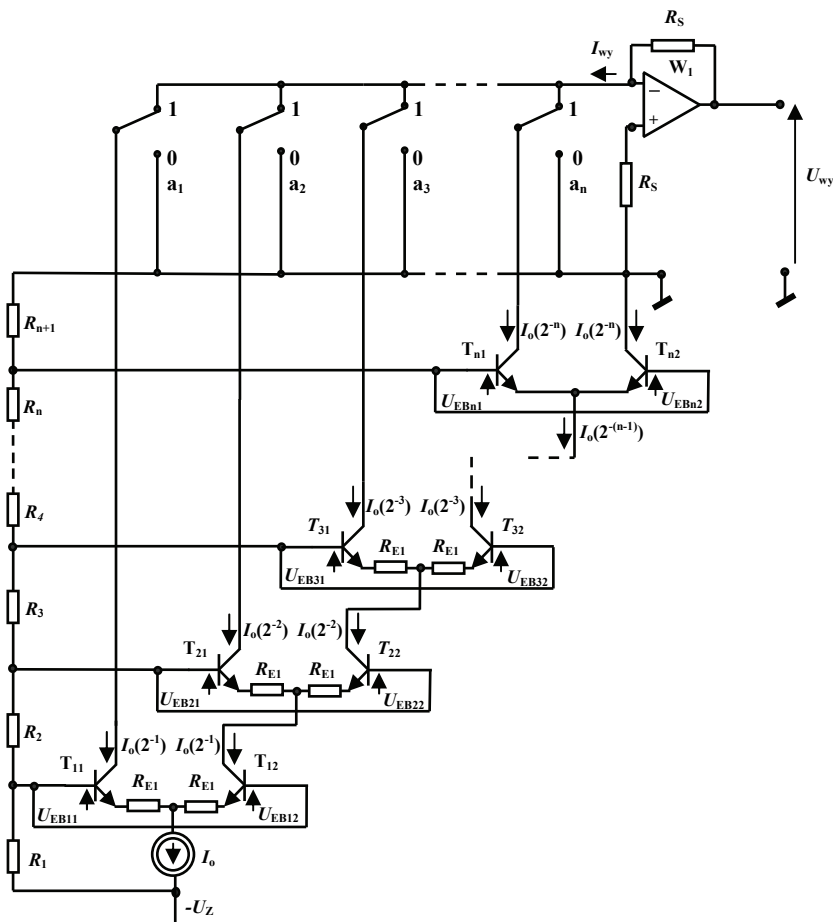
Charakterystykę tego przetwornika, przy podanych na schemacie kierunkach działania sterowanych źródeł prądowych, opisuje następujące równanie:

$$U_{wy} = R_S I_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.58)$$

Obydwa omówione układy przetworników (rys. 6.24 i rys. 6.25), ze względu na zastosowanie źródeł prądowych, charakteryzują się niezauważalnym oddziaływaniem na charakterystykę przetwarzania, parametrów łączników analogowych, takich jak rezystancja przewodzenia oraz rezystancja w stanie otwartym łącznika. Tak więc, o niedokładności przetwarzania przetwornika decydują niedokładności sterowanych wagowych źródeł prądowych i parametry wzmacniacza wyjściowego.

Podane na schematach 6.24 oraz 6.25 przetworniki cyfrowo-analogowe mogą wykorzystywać sterowane cyfrowo źródła prądowe o wartościach wagowych realizowane przy wykorzystaniu tranzystorowych dwójkowych dzielników prądu odnie-

sienia. Uproszczony schemat takiego przetwornika [140] z dwójkowym dzielnikiem prądów na tranzystorach npn i ze wzmacniaczem inwersyjnym podano na rys. 6.26.



Rys. 6.26. Uproszczony schemat przetwornika cyfrowo-analogowego z tranzystorowym dwójkowym dzielnikiem prądów i ze wzmacniaczem inwersyjnym

Układ tranzystorowych dzielników prądu wykorzystuje następujące właściwości tranzystorów bipolarnych:

- nieznaczne rozrzuty napięć emiterowych (± 3 mV) przy jednakowych wartościach prądów emiterów,
- duża wartość współczynnika wzmocnienia prądowego ($\beta > 100$) i bardzo małe wartości prądów baz tranzystorów (1 %) w stosunku do wartości prądów kolektorowych.

Dzięki tym właściwościom tranzystory T_{11} oraz T_{12} dokonują podziału prądu odniesienia I_0 na dwie jednakowe połowy do wartości $(2^{-1})I_0$, tranzystory T_{21} oraz T_{22} dokonują podziału prądu do wartości $(2^{-2})I_0$, tranzystory T_{31} oraz T_{32} dokonują

dalszego podziału prądu do wartości $(2^{-3})I_o$ itd. Ostatni n -ty tranzystorowy dzielnik prądu doprowadza do przełącznika analogowego prąd o wartości $(2^{-n})I_o$. Przełączniki analogowe sterowane sygnałem cyfrowym doprowadzają wybraną przełącznikami sumę prądów wagowych I_{wy} na wejście wzmacniacza inwersyjnego.

Dzielnik napięcia złożony z rezystorów $R_1, R_2, \dots, R_{n+1}$ ustala coraz wyższe, w stosunku do ujemnego napięcia zasilania $-U_Z$, właściwe napięciowe punkty pracy dla poszczególnych par tranzystorów stanowiących człony dzielnika prądów.

Inwersyjny wzmacniacz wyjściowy przez odpowiedni dobór wartości rezystora sprzężenia zwrotnego R_S koryguje do właściwej wartości zakres napięć wyjściowych przetwornika, gdyż układ tranzystorowego dzielnika prądów na skutek skończonej wartości wzmocnienia prądowego β tranzystorów wymaga dodatniej korekty wzmocnienia o około 1 %.

Charakterystykę przetwornika można opisać następującym wzorem:

$$U_{wy} = R_S I_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.59)$$

Jednakowe rezystory R_E w obwodach emiterowych członu dzielnika prądów zapewniają dokładny podział sumarycznego prądu dwu emiterów na dwie połowy w obwodzie każdego z kolektorów.

Przykładowo można podać, że przy spadku napięcia na każdym z rezystorów R_E o wartości 3 V i różnicy napięć emiterowych pary tranzystorów $U_{EB1} - U_{EB2} = 3$ mV niedokładność podziału prądu wyniesie 0,10 % wartości prądu kolektora. Taki dokładny podział jest konieczny dla prądów najbardziej znaczących bitów przetwornika, więc dla tych par tranzystorów, zbyt duże różnice napięć emiterowych mogą być przyczyną odrzucenia elementu wykonanego w procesie produkcji przetwornika.

Dla ostatnich najmniej znaczących bitów można nie stosować rezystorów emiterowych R_E . Przy braku rezystorów emiterowych i dopuszczeniu różnicy napięć emiterowych pary tranzystorów $U_{EBn1} - U_{EBn2} = 5$ mV, niedokładność podziału prądu tych ostatnich bitów wyniesie ok. 21 % wartości prądu kolektora, co np. dla 14-tego bitu stanowi błąd ok. 0,001 % w odniesieniu do zakresu zmian sygnału wyjściowego przetwornika.

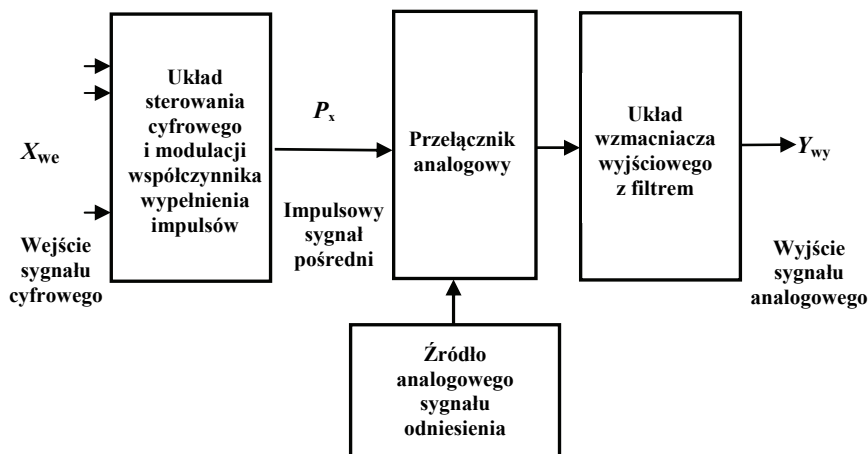
Przedstawiony układ przetwornika cyfrowo-analogowego z tranzystorowym dzielnikiem prądów wagowych jest przetwornikiem szybkim oraz ma zaletę braku wpływu rezystancji łączników analogowych na charakterystykę przetwarzania. Układy przetworników cyfrowo-analogowych z tranzystorowym dzielnikiem prądów umożliwiają realizację bardzo szybkich przetworników 16-bitowych (błąd rozdzielczości 0,002 %). Przykładem takiego 16-bitowego przetwornika jest układ MAX5891 [94]. Nie jest on przetwornikiem dokładnym. Jego typowy błąd nieliniowości całkowitej wynosi ok. ± 4 LSB, co odpowiada rozdzielczości przetwornika 14-bitowego. Typowa wartość błędu wzmocnienia tego przetwornika wynosi ± 1 %.

Z dokonanego przeglądu układów przetworników z cyfrowo przełączanymi źródłami prądowymi wynika możliwość realizacji bardzo szybkich przetworników o dużej rozdzielczości, do zastosowań o dużej dynamice zmian sygnałów, ale tam, gdzie nie jest wymagana szczególnie duża dokładność wzmocnienia sygnałów.

6.6. Przetworniki cyfrowo-analogowe z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów

Schemat blokowy przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów przedstawia rys. 6.27.

Wejściowy sygnał cyfrowy X_{we} steruje stanami przełączy układu modulacji współczynnika wypełnienia ciągu impulsów, formując impulsowy sygnał pośredni P_x , który poprzez przełącznik analogowy połączony ze źródłem analogowego sygnału odniesienia, odpowiednio odwzorowuje we wzmacniaczu wyjściowym z filtrem, analogowy sygnał wyjściowy Y_{wy} , według wartości wejściowego sygnału cyfrowego.



Rys. 6.27. Schemat blokowy przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów

Jak widać proces przetwarzania sygnału cyfrowego w sygnał analogowy obejmuje dwie operacje:

- formowanie impulsowego sygnału pośredniego P_x ,
- przetworzenie impulsowego sygnału pośredniego P_x w sygnał analogowy napięciowy lub prądowy Y_{wy} .

Sygnał pośredni ma charakter ciągu impulsów, których czas trwania τ_x lub liczba impulsów N_x w wiązce impulsów, o stałej szerokości τ_0 , przy repetycyjnej pracy układu o okresie powtarzania τ , są proporcjonalne do wejściowego sygnału cyfrowego X_{we} .

Przetworzenie impulsowego sygnału pośredniego polega na takim uformowaniu prostokątnego sygnału napięciowego lub prądowego o amplitudzie napięcia lub prądu odniesienia, który po filtracji ze składowej zmiennej za pomocą filtru dolnoprzepustowego wzmacniacza, wytworzy sygnał wyjściowy przetwornika.

Należy zwrócić uwagę, że w tor impulsowego sygnału pośredniego można bardzo łatwo włączyć transpoptor i uzyskać optoelektroniczne oddzielenie galwa-

niczne obwodu wyjściowego przetwornika od jego obwodu sterującego. Jest to metoda często stosowana we współczesnych mikroprocesorowych regulatorach i sterownikach przemysłowych [131, 132].

Wartość średnią w czasie impulsowego sygnału pośredniego modulowanego amplitudowo sygnałem odniesienia X_o w przypadku impulsów o czasie trwania τ_x można opisać wzorem:

$$X_{\text{sr}} = \frac{1}{\tau} \int_0^{\tau} X_o P_x(t) dt = \frac{\tau_x}{\tau} X_o, \quad (6.60)$$

gdzie: $P_x(t)$ – dwustanowa funkcja czasu sygnału pośredniego,

τ_x – czas trwania impulsu,

τ – okres repetycji pracy modulatora,

X_o – amplituda impulsu.

Należy zwrócić uwagę, że układ modulacji zapewnia spełnienie proporcjonalnej zależności czasu trwania impulsu τ_x od wartości cyfrowego sygnału wejściowego X_{we} według wzoru:

$$\frac{\tau_x}{\tau} = k X_{\text{we}}, \quad (6.61)$$

gdzie k jest współczynnikiem proporcjonalności.

Zależność (6.60) przyjmie więc postać:

$$X_{\text{sr}} = k X_o X_{\text{we}}. \quad (6.62)$$

Wartość średnią w czasie impulsowego sygnału pośredniego modulowanego amplitudowo sygnałem odniesienia X_o w przypadku wiązek o liczbie N_x jednakowych impulsów o czasie trwania τ_o rozmieszczonych w części okresu τ opisuje wzór:

$$X_{\text{sr}} = \frac{1}{\tau} \int_0^{\tau} X_o P_x(t) dt = \frac{\tau_o N_x}{\tau} X_o, \quad (6.63)$$

gdzie: τ_o – stały czas trwania każdego impulsu,

τ – okres repetycji pracy modulatora,

N_x – liczba impulsów w okresie τ ,

X_o – amplituda impulsu.

Układ modulacji zapewnia spełnienie proporcjonalnej zależności liczby N_x impulsów w wiązce od wartości cyfrowego sygnału wejściowego X_{we} według wzoru:

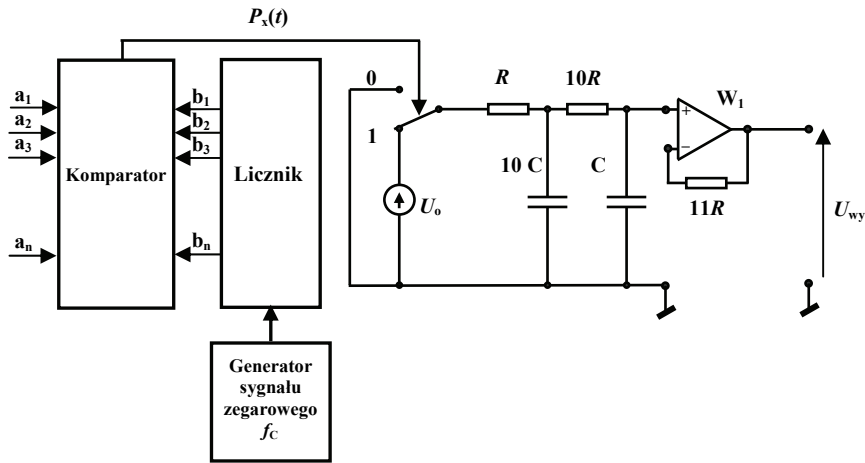
$$\frac{\tau_o N_x}{\tau} = k X_{\text{we}}. \quad (6.64)$$

Toteż zależność (6.63) przyjmie postać zgodną ze wzorem (6.62):

$$X_{\text{sr}} = k X_o X_{\text{we}}.$$

Istnieje bardzo duża różnorodność układów formowania impulsowego sygnału pośredniego tworzonych odpowiednio z cyfrowych elementów logicznych, a także oferowanych jako układy specjalizowane. W celu zapoznania się z zasadą działania układów formowania impulsowego sygnału pośredniego, niżej zostanie omówiony przykład przetwornika cyfrowo-analogowego.

Na rys. 6.28 podano schemat przetwornika cyfrowo-analogowego z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów o zmienianym ich czasie trwania [127]. W celu zapewnienia warunków dobrej pracy filtra, zastosowano jako wzmacniacz wyjściowy wtórnik napięcia o bardzo dużej rezystancji wejściowej nie obciążającej wyjścia filtra.



Rys. 6.28. Schemat przetwornika z cyfrowo sterowanym współczynnikiem wypełnienia ciągu impulsów o zmienianym czasie trwania i z wtórnikiem wzmacniaczem wyjściowym

Układ sygnału pośredniego zawiera generator sygnału zegarowego, licznik binarny impulsów zegarowych oraz komparator cyfrowy porównujący binarny wejściowy sygnał cyfrowy X_{we} z binarnym stanem wyjścia licznika, który zlicza impulsy zegarowe. Licznik n bitowy cyklicznie zlicza impulsy zegarowe o częstotliwości f_C i po podaniu na jego wejście 2^n impulsów w okresie czasu:

$$\tau = \frac{2^n}{f_C}, \quad (6.65)$$

następuje jego samoczynne wyzerowanie i powtarza się cykl odmierzenia następnego okresu τ .

Komparator generuje sygnał aktywny „1” sygnału pośredniego $P_x(t)$, gdy stan licznika reprezentowany przez bity na wyjściu licznika $b_1, b_2, b_3, \dots, b_n$ jest zawarty między stanem samych zer (0, 0, 0, ..., 0) a stanem odpowiednich bitów dokładnie równych bitom $a_1, a_2, a_3, \dots, a_n$ ($b_1 = a_1, b_2 = a_2, b_3 = a_3, \dots, b_n = a_n$). W ten sposób sygnał pośredni $P_x(t)$ odmierza czas trwania impulsu τ_x załączającego prze-

łącznik analogowy podający sygnał odniesienia U_o na wejście wzmacniacza. Czas trwania impulsu τ_x jest dokładnie proporcjonalny do wartości cyfrowego sygnału wejściowego X_{we} przetwornika. Po przekroczeniu przez stan wyjść licznika wartości cyfrowej sygnału wejściowego X_{we} komparator generuje sygnał nieaktywny „0” sygnału pośredniego $P_x(t)$, który odłącza napięcie odniesienia od wejścia wzmacniacza wyjściowego i przyłącza te wejście do wspólnego punktu sygnałowego o wartości napięcia równej zero.

Uśredniony przez filtr sygnał wejściowy wzmacniacza stanowi sygnał wyjściowy przetwornika cyfrowo-analogowego U_{wy} , gdyż wzmacniacz ma wzmocnienie napięciowe równe jedności. Sygnał ten zgodnie ze wzorami (6.60) oraz (6.62) można opisać równaniem:

$$U_{wy} = X_{sr} = U_o [a_1 2^{-1} + a_2 2^{-2} + a_3 2^{-3} + \dots + a_n 2^{-n}]. \quad (6.66)$$

Wzmacniacz wyjściowy jest wzmacniaczem wtórnikiemowym nieinwersyjnym o wzmocnieniu napięciowym równy jedności. Na wejściu tego wzmacniacza umieszczono filtr dolnoprzepustowy stanowiący człon inercyjny o charakterystyce częstotliwościowej zbliżonej do członu drugiego rzędu o dwu stałych czasowych $\tau_1 \approx \tau_2 \approx 10RC$.

Samoczynna częstotliwość repetycji układu wynosi:

$$f = \frac{1}{\tau} = \frac{f_c}{2^n}, \quad (6.67)$$

gdzie: $2^n - 1$ – pojemność licznika,

f_c – częstotliwość generatora impulsów zegarowych.

Dla przetwornika n -bitowego czas repetycji τ wynosi $2^n/f_c$. Zaleca się [20], aby stała czasowa filtru była wielokrotnie większa od czasu repetycji τ .

Omawiane przetworniki należą do stosunkowo wolnych, ich graniczna częstotliwość repetycji jest rzędu kilkuset Hz. Ale pasmo częstotliwościowe przenoszonych sygnałów sinusoidalnych jest bardzo ograniczone właściwościami dynamicznymi filtru wzmacniacza wyjściowego do kilku lub kilkadziesiąt Hz.

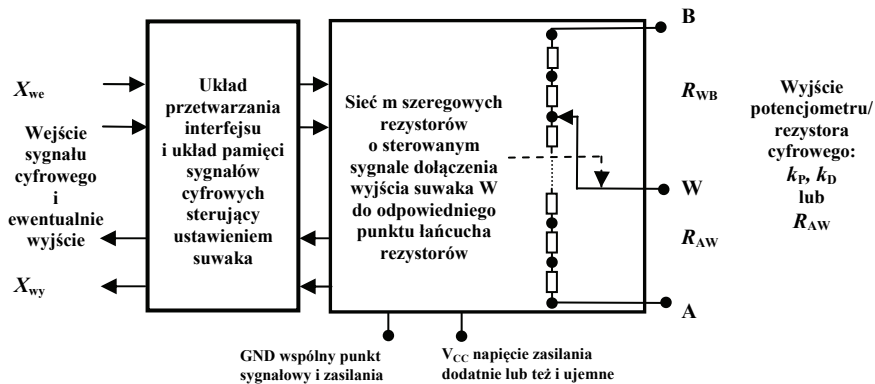
Należy zwrócić uwagę, że przetworniki cyfrowo-analogowe z cyfrowym sterowaniem współczynnika wypełnienia ciągu impulsów nie zapewniają wysokich dokładności, są to zazwyczaj przetworniki 8-bitowe.

7. Parametry potencjometrów i rezystorów cyfrowych

7.1. Zasada działania potencjometrów i rezystorów cyfrowych

Schemat blokowy potencjometru cyfrowego został podany na rys. 7.1 [62]. Wejściowy sygnał cyfrowy X_{we} o odpowiednim kodzie steruje stanami połączenia wyjścia układu, zwanego suwakiem potencjometru W do szeregowego połączenia m rezystorów dokładnych. W miejscu połączeń napyłonych na krzemie lub wytworzonych w strukturze monolitycznej rezystorów dołączany jest suwak W za pomocą przełączników monolitycznych. Na wyjście układu wyprowadzone mogą być początek A, suwak W i koniec B, wówczas realizowana jest funkcja sterowanego cyfrowo potencjometru stanowiącego rezystancyjny dzielnik napięcia. W takim przypadku zadaje się wartość stosunku rezystancji między A i W do sumarycznej rezystancji potencjometru pomiędzy A i B. Współczynnik podziału potencjometru jako dzielnika napięcia jest równy:

$$k_P = R_{AW}/R_{AB}. \quad (7.1)$$



Rys. 1. Schemat blokowy potencjometru cyfrowego i rezystora cyfrowego

Zamiast liczby segmentów dzielnika zazwyczaj podaje się liczbę ustawień suwaka potencjometru (*wiper positions*) [95], np. 32, 128, 256, 1024. Należy zauważyć, że liczba segmentów dzielnika jest o jeden mniejsza od liczby ustawień suwaka, gdyż pierwsze ustawienie dotyczy początku pierwszego segmentu.

Dla dzielników pomiarowych podaje się iloraz rezystancji (*resistance ratio*) [99] R_{WB} do rezystancji R_{AW} według wzoru:

$$k_D = R_{WB}/R_{AW}. \quad (7.2)$$

Innym stosowanym rozwiązaniem jest realizowanie funkcji sterowanego cyfrowo rezystora [36], wtedy na wyjście układu wyprowadzone są tylko początek A i suwak W. W takim przypadku zadaje się wartość rezystancji sterowanego rezystora pomiędzy A i W. Sterowana rezystancja na wyjściu układu wynosi:

$$R_{wy} = R_{AW}. \quad (7.3)$$

Wpływ zmiany temperatury otoczenia określa się wartością *WTRP współczynnika temperaturowego rezystancji całkowitej* (*absolute resistance temperature coefficient*) potencjometru cyfrowego. Jest on liczony jako zmiana względna rezystancji całkowitej potencjometru $\Delta R_{AB}/R_{AB}$ odniesiona do przyrostu temperatury ΔT według wzoru:

$$WTRP = \frac{\Delta R_{AB}}{R_{AB} \Delta T}. \quad (7.4)$$

Drugim charakterystycznym współczynnikiem jest *WTRD współczynnik temperaturowy ilorazu rezystancji dzielnika* (*resistance ratio temperature coefficient*) zależny od wartości ilorazów rezystancji dzielnika k_D (7.2) w dwu różnych temperaturach T_0 (temperatura odniesienia) oraz T_1 określony wzorem:

$$WTRD = \frac{k_D(T_1) - k_D(T_0)}{k_D(T_0)(T_1 - T_0)}. \quad (7.5)$$

Współczynniki temperaturowe podawane są w milionowych częściach na °C oznaczanych symbolem ppm/°C.

Parametrem charakterystycznym układu potencjometru cyfrowego jest liczba m segmentów rezystorów tworzących sterowany dzielnik napięcia lub sterowany rezystor. Charakterystyki wyjściowe układu mogą być liniowe, w tym przypadku m segmentów rezystorów w dzielniku ma jednakowe wartości. Niektóre firmy oferują potencjometry o charakterystykach logarytmicznych, w tym przypadku m segmentów rezystorów ma niejednakowe wartości zapewniające wymaganą charakterystykę. Liczba możliwych ustawień suwaka to $m+1$, gdyż suwak ma dodatkowe ustawienie na początku pierwszego segmentu. Producenci układów scalonych w danych technicznych podają z reguły liczbę ustawień suwaka. Są to liczby 1024 (10 bit), 256 (8 bit), 128 (7 bit), 64 (6 bit) oraz 32 (5 bit). Precyzyjne sterowane dzielniki pomiarowe miewają mniejszą liczbę ustawień suwaka, np. 4. W katalogach niektórych producentów spotyka się bardzo dokładne dzielniki napięcia bez sterowania, o jednym ustawieniu, ale dzielniki te mają wiele wykonania standardowych, różnych ilorazów rezystancji k_D według wzoru (7.2). Scalone układy potencjometrów cyfrowych mogą mieć jeden lub więcej kanałów zawierających do kilku jednakowych sterowanych dzielników napięcia lub rezystorów.

Przy znacznie podwyższonej częstotliwości przetwarzanego napięcia doprowadzonego do potencjometru zauważamy, że potencjometr stanowi element R , L , C o szcztąkowych wartościach szeregowej indukcyjności L oraz równoległej pojemności C . Producenci podają niektóre z tych parametrów, przy czym z reguły pomijany jest parametr indukcyjności L . Najczęściej podawany jest parametr $f(3 \text{ dB})$ częstotliwości tłumienia impedancji potencjometru o 3 decybele (3 dB). Dla przykładowego potencjometru MCP4361-103E/ST [119] parametr ten zawiera się w przedziale od 100 kHz (dla 100 kΩ) do 2 MHz (dla 5 kΩ). Dominującą w układzie potencjometru jest pojemność suwaka C_W do wspólnego punktu GND, który zazwyczaj łączony jest do końcówki A. Powstaje wtedy połączenie równoległe rezystancji wyjściowej widzianej pomiędzy punktami AW, którą oznaczmy R_{wy} i pojemności $C_{wy} = C_W + C_O$,

gdzie C_0 to pojemność obciążenia wyjścia układu scalonego. Taki układ charakteryzuje stała czasowa: $\tau = R_{wy}C_{wy}$.

Umożliwia ona wyliczenie parametru:

$$f(3\text{dB}) = \frac{1}{2\pi R_{wy}C_{wy}}. \quad (7.6)$$

Dla tego przykładowego potencjometru, przy jego nastawie na połowę zakresu, można przyjąć $C_{wy} = 60 \text{ pF}$ oraz $R_{wy} = 0,25R_{AB}$. Układy scalone potencjometrów cyfrowych wykonywane przez różne firmy mają podobne schematy i przy ich produkcji stosowane są podobne technologie. Dlatego wzór (7.6) można stosować do określenia przybliżonych wartości parametru tłumienia o 3 dB impedancji potencjometru, przy braku informacji od producenta o pojemności wyjściowej suwaka.

Sterowanie potencjometrów i rezystorów cyfrowych odbywa się poprzez odpowiednie interfejsy cyfrowe. Najważniejsi producenci, tacy jak MAXIM (i Dallas Semiconductor), Analog Devices, Microchip Technology oraz Intersil oferują potencjometry cyfrowe o wejściach kompatybilnych z interfejsami szeregowymi: 2-wire, I²C, 3-wire, SPI stosowanymi w rozproszonych prostych cyfrowych systemach pomiarowych, a także oferują układy o wejściach cyfrowych przyrostowych (Up/Down) oraz o interfejsach równoległych dwubitowych. Powyższe interfejsy zostały opisane w rozdziale 4.

Układy elektroniczne interfejsów cyfrowych oraz wewnętrzne pamięci zawarte w układzie scalonym potencjometru wymagają zasilania odpowiednim napięciem zasilania pojedynczym (V_{CC}) lub podwójnym (V_{CC} , V_{SS}). Są to z reguły napięcia kompatybilne z klasycznymi sygnałami TTL i CMOS. Konstruktorzy potencjometrów dążą do obniżania wartości prądu zasilania w stanie czuwania (stand by) układu scalonego potencjometru.

Wewnętrzne układy sterowania scalonych potencjometrów cyfrowych wymagają stosowania odpowiednich pamięci cyfrowych. Ze względu na sposób realizacji układu pamięci sygnałów cyfrowych w danym układzie scalonym, wyróżnia się dwie grupy potencjometrów różnie zachowujących się po zaniku napięcia zasilania i po ponownym jego włączeniu:

- potencjometry cyfrowe o pamięci ulotnej (volatile),
- potencjometry cyfrowe o pamięci nieulotnej (nonvolatile).

Pierwsza grupa należy do starych konstrukcji nie stosujących pamięci typu EEPROM, w których po wyłączeniu i ponownym włączeniu zasilania, stan ustawienia suwaka nie jest zgodny ze stanem z chwili przed wyłączeniem zasilania. W tych układach potencjometrów są realizowane specjalne samoczynne procedury restartu, które np. ustawiają suwak W na maksymalną rezystancję, lub w środkowe położenie (midscale), jak w układzie MCP41XXX [118]. Obecnie pierwsza grupa potencjometrów ma bardzo małe zastosowanie w układach pomiarowych.

Druga grupa potencjometrów cyfrowych o pamięci nieulotnej, zapewnia ustawienie położenia suwaka po wyłączeniu zasilania i po ponownym załączeniu zasilania, takie same jakie było przed wyłączeniem napięcia zasilania.

Oprócz rozwiązań opisanych wyżej, bardzo rzadko spotkać można układ scalony potencjometru cyfrowego, który zawiera wewnętrzny dokładny wtórnik napięcia znacznie obniżający rezystancję wyjściową napięcia wyjściowego zbieranego z dolnej

części łańcucha rezystancji między początkiem A i suwakiem W wewnętrznego potencjometru. Przykładem takiego rozwiązania sterowanego cyfrowo dzielnika napięcia jest układ scalony SMP9517 firmy SUMMIT MICROELECTRONICS [142]. Oczywiście w takim układzie scalonym do zacisków A i B należy dołączyć napięcie referencyjne ulegające podziałowi na cyfrowo sterowanym dzielniku napięcia.

7.2. Przegląd parametrów potencjometrów cyfrowych

W tab. 7.1 zawarto zestawienie parametrów wybranych potencjometrów cyfrowych kilku firm. W tablicy podano stosowane w tych potencjometrach interfejsy opisane w rozdziale 4. Przegląd dotyczy głównie układów stosujących pamięć nieulotną. Dwa ostatnie układy scalone w tablicy nie wymagają pamięci nieulotnej.

Ze względu na realne właściwości pamięci typu EEPROM, producenci potencjometrów cyfrowych przewidują trwałość tej pamięci, np. dla układu DS1867 [39] mierzona liczbą zapisów 25 tysięcy razy (w warunkach temperatury 85 °C), do jednego miliona razy dla MCP4361-103E/ST [119]. Nowością jest zastosowanie pamięci typu FLASH/EE MEMORY przez firmę Analog Devices w najnowszym układzie AD5235-EP [5] o trwałości 700 tysięcy cykli pełnych zapisów w warunkach temperatury pracy 25 °C.

Czy wartość rozważanego parametru jest wystarczająca dla użytkownika potencjometru, to będzie wynikało z przewidywanej częstotliwości wyłączeń zasilania urządzenia, w którym jest potencjometr z odpowiednią pamięcią.

Dla układu DS1867 [39] (w warunkach pracy do 85 °C) przy założeniu ok. 60 wyłączeń zasilania dziennie można będzie liczyć na poprawność pracy pamięci przez minimum jeden rok. W niektórych innych układach poprawność pracy pamięci w tych samych warunkach (85 °C) będzie nawet dłuższa.

Drugim parametrem charakteryzującym pamięci jest mierzona liczbą lat zdolność przetrzymania informacji, tzw. wytrzymałość pamięciowa (*retention*). Producenci potencjometrów cyfrowych podają ten parametr w granicach 50–100 lat [5].

Liczby ustawień suwaka potencjometru cyfrowego zaczynają się od 32 i nie bywają większe od 1024. Dla precyzyjnych dzielników napięcia do celów pomiarowych nie ma potrzeby wysokiej liczby ustawień. Dla precyzyjnych dzielników MAX5430 firmy MAXIM [100] występują cztery ustawienia dzielnika.

Wartości nominalne całkowitej rezystancji potencjometru cyfrowego, mierzone pomiędzy początkiem i końcem, występują w przedziale od 5 k Ω do 100 k Ω . Warto zwrócić uwagę na fakt, dość dużej wartości szeregowej rezystancji suwaka od kilkudziesięciu Ω do ponad 1 k Ω . Tolerancje rezystancji nominalnej potencjometrów cyfrowych zawierają się w przedziale od ok. 1 % do 30 %, jednak nieliniowość nastawy względnych wartości rezystancji do suwaka i całkowitej rezystancji przeważnie nie przekracza najmniej znaczącego bitu LSB.

Potencjometry o 1024 nastawach należą do najdokładniejszych pod względem liniowości charakterystyki. Cyfrowo sterowane dzielniki napięcia do celów pomiarowych muszą zapewniać dokładne wartości ilorazu rezystancji wg wzoru (7.2). Sterowane dzielniki MAX5430 firmy MAXIM [100] zapewniają dokładności: 0,025 %, 0,09 % oraz 0,5 % w zależności od wybranej klasy. Pomiarowe dzielniki napięcia MAX5491 firmy MAXIM [115] nie mają sterowania, mimo to zapewniają niektóre lepsze dokładności: 0,035 %, 0,05 % oraz 0,10 %.

Tab. 7.1. Parametry wybranych potencjometrów cyfrowych, rezystorów i dzielników napięcia

A	B	C	D	E	F	G	H	I	J
Typ układu	Firma [pozycja bibliografii]	Interfejs	Pamięć nieulotna (tak/nie) trwałość pamięci (temp.)	Liczba ustawień	Rezystancja [kΩ] (iloraz rezystancji k_D)	Tolerancja rezystancji % (tolerancja ilorazu rezystancji k_D %)	Temperaturowy współczynnik rezystancji [ppm/°C] (k_p , k_D)	Napięcia zasilania [V]	Prąd zasilania w stanie czuwania (stand by) [μA]
MAX5481 MAX5482 potencjometr pojedynczy	MAXIM [92]	szeregowy SPI	(tak) 50 000 zapisów (85 °C)	1024	10 k lub 50 k	±25 %	typ. 35, (dla dzielnika typ. 5)	+2,7...+5,25 lub ±2,5	typ. 0,6 maks. 1
AD5235-EP potencjometr podwójny	Analog Devices [5]	szeregowy SPI	(tak) 700 000 zapisów (25 °C)	1024	2 × 25 k	±30 %	typ. 35, (dla dzielnika typ. 15)	+3...+5,5 lub ±2,25...±2,75	typ. 3,5 maks. 8
X9110 potencjometr pojedynczy	Intersil [54]	szeregowy SPI	(tak) 100 000 zapisów na bit	1024	100 k	±20 %	typ. 300, (dla dzielnika typ. 20)	V_{CC} +2,7...+5,5 oraz V_{CC} i V_{SS} ±4,5...±5,5	maks. 3
DS1867-10 DS1867-50 DS1867-100 potencjometr podwójny	MAXIM/ Dallas Semiconductor [39]	szeregowy 3-wire	(tak) 25 000 zapisów (85 °C)	256	2 × 10 k lub 2 × 50 k lub 2 × 100 k	±20 %	typ. 750, (dla dzielnika brak danych)	+5 lub ±5	typ. 250
DS3930 potencjometr sześciokrotny	MAXIM/ Dallas Semiconductor [35]	szeregowy 2-wire	(tak) 50 000 zapisów (70 °C)	256	dwie grupy 3 × 50 k	±20 % ±20 %	maks. 250, (dla dzielnika typ. 2)	+2,7 ... +5,5	typ. 195 maks. 350
MCP4361-103E/ST potencjometr poczwórny	Microchip Technology [119]	szeregowy SPI	(tak) 1 000 000 zapisów	257	4 × 10 k	±20 %	typ. 50, (dla dzielnika typ. 15)	+2,7 ... +5,5	typ. 2,5
MAX5477 MAX5478 MAX5479 potencjometr podwójny	MAXIM [102]	szeregowy kompatybilny I ² C	(tak) 50 000 zapisów (85 °C)	256	2 × 10 k lub 2 × 50 k lub 2 × 100 k	typ. ±25 %	typ. 70, (dla dzielnika typ. 10)	+2,7 ... +5,25	maks. 1
MAX5128 potencjometr	MAXIM [93]	przyrostowe sterowanie na dwa wejścia +/-	(tak) 50 000 zapisów (85 °C)	128	22 k	+23 % -27 %	typ. 50, (dla dzielnika typ. 5)	+2,7 ... +5,25	maks. 1,5
DS3904/ DS3905 rezystor potrójny + klucz	MAXIM/ Dallas Semiconductor [36]	szeregowy 2-wire	(tak) 50 000 zapisów (70 °C)	128	3 × 20 k lub 2 × 20 k + 10 k +klucz dla przerwy na wyjściu	dla 20 k ±27,5 % dla 10 k ±20 %	dla 20 k typ. 120, dla 10 k typ. 170	+2,7 ... +5,5	typ. 145 maks. 200
MAX5474 MAX5475 potencjometr	MAXIM [95]	przyrostowe sterowanie up/down (+/-)	(tak) 50 000 zapisów (85 °C)	32	5474 50 k 5475 100 k	±25 %	typ. 35, (dla dzielnika typ. 5)	+2,7 ... +5,5	typ. 0,35 maks. 1
MAX5430/ MAX5431 sterowany dzielnik napięcia	MAXIM [100]	równoległy dwubitowy kompatybilny CMOS/TTL	nie wymaga pamięci	4	57 k, (iloraz rezystancji k_D : 1:1, 1:2, 1:4, 1:8)	(tolerancja k_D : A 0,025 % B 0,09 % C 0,5 %)	(dla dzielnika typ. 0,5)	+12 ... +15 lub ±12 ... ±15	typ. 35 maks. 60
MAX5491 dokładny niesterowany dzielnik napięcia	MAXIM [115]	bez sterowania	nie wymaga pamięci	1	30 k, (iloraz rezystancji k_D : 1:1, 1:1,1, 1,5:1, 2:1, 2,5:1, 3,2:1, 5:1, 7,538:1 10:1, 30:1)	±5 %, (tolerancja k_D : A 0,035 % B 0,05 % C 0,10 %)	typ. 35, (dla k_D dzielnika: ≤ 3,2:1 typ. 2 ≤ 10:1 typ. 4 ≤ 30:1 typ. 6)	nie wymaga zasilania	

Temperaturowy współczynnik wartości całkowitej rezystancji potencjometru określony według wzoru (7.4) zawiera się w szerokim przedziale od 750 ppm/°C do 35 ppm/°C. Większość potencjometrów (tab. 7.1) ma niskie wartości tego współczynnika. Dla układów dzielników napięcia, w jakich pracują potencjometry, zna-

czący jest współczynnik temperaturowy według wzoru (7.5) dotyczący względnej zmiany ilorazu rezystancji ustawionych przez suwak według wzoru (7.2). Współczynnik wyliczony według wzoru (7.5) dla dzielnika ma znacznie mniejszą wartość niż poprzedni współczynnik temperaturowy dotyczący zmiany całej rezystancji według (7.4). Współczynnik temperaturowy liczony według wzoru (7.5) dla dzielnika, w tablicy przyjmuje wartości z przedziału od 2 ppm/°C do 20 ppm/°C dla potencjometrów oraz w granicach od 0,5 ppm/°C do 6 ppm/°C dla precyzyjnych dzielników napięcia.

Pojedyncze napięcia zasilania potencjometrów cyfrowych zmieniają się w przedziale od +2,7 V do +5,25 V oraz od +12 V do +15 V. Podwójne napięcia zasilania potencjometrów cyfrowych zmieniają się w przedziale od ±2,25 V do ±2,75 V, a także od ±5 V do ±5,5 V oraz od ±12 V do ±15 V. Należy zwrócić uwagę na wymaganie stawiane przez producentów, że pole napięcia pracy potencjometru cyfrowego lub rezystora cyfrowego powinno się mieścić w polu napięcia zasilającego dany układ scalony. Niesterowane dzielniki precyzyjne napięcia firmy MAXIM [101, 115] mogą pracować przy znacznie większych napięciach do 80 V.

Prądy zasilania w stanie czuwania (stand by) układów potencjometrów cyfrowych zawierają się w przedziale od 0,5 μ A do wartości maksymalnej 350 μ A. Jednak chwilowe wartości prądów zasilania w stanie aktywnej pracy układu scalonego są wielokrotnie większe i mogą dochodzić aż do kilku miliamperów, szczególnie przy zapisie danych do pamięci.

Konstrukcje potencjometrów cyfrowych pojawiły się dopiero kilkanaście lat temu, toteż można się spodziewać dalszego ich rozwoju i standaryzacji.

Wydaje się zasadne oczekiwanie zmniejszenia liczby interfejsów, może to będą interfejsy I²C oraz SPI, a także sterowanie typu przyrostowego *Up/Down* lub *Pushbutton*.

Spodziewać się należy ulepszenia pamięci nieulotnej przez zwiększenie powyżej jednego miliona trwałości tej pamięci mierzonej liczbą cykli pełnych zapisów pamięci.

Można oczekiwać znacznego zwiększenia zastosowań potencjometrów cyfrowych w układach pomiarowych i sterowania, co wynika z niskich cen potencjometrów cyfrowych, zawierających się w przedziale od około połowy dolara do kilku dolarów za jeden egzemplarz.

8. Parametry dokładnych przetworników CA

W rozdziale 5 zamieszczono opisy charakterystycznych parametrów przetworników cyfrowo-analogowych. Do oceny statycznej charakterystyki rzeczywistej przetworników przyjmuje się następujące parametry:

- rozdzielczość (liczba bitów przetwornika) n ,
- błąd przesunięcia zera ΔX_0 (*offset*),
- błąd wzmocnienia ΔK (*gain error*),
- błąd nieliniowości całkowej ΔINL (*relative accuracy, absolute linearity*).

Najlepsze przetworniki cyfrowo-analogowe to te, które charakteryzuje największa rozdzielczość n oraz najmniejszy błąd nieliniowości całkowej ΔINL , gdyż błąd zera i błąd wzmocnienia można strojeniem usunąć. Należy zwrócić uwagę, że przy analizie błędów przetworników o różnej rozdzielczości n , parametry: ΔINL , ΔDNL , ΔX_0 , ΔK są przeliczane na wartości względne wyrażane w ppm – częściach milionowych pełnego zakresu przetwornika. Przykładowo parametr ΔINL :

$$\Delta INL = INL \cdot \text{LSB} \cdot 10^6 = INL \cdot 2^{-n} \cdot 10^6 \text{ ppm}, \quad (8.1)$$

gdzie: INL – nieliniowość całkowita jako wielokrotność najmniej znaczącego bitu,
 LSB – wartość najmniej znaczącego bitu równa 2^{-n} .

Jest sprawą oczywistą, że wymagania dotyczące rozdzielczości i błędu nieliniowości charakterystyki zależą od wymagań dokładności w danym zastosowaniu przetwornika cyfrowo-analogowego. Toteż w aplikacji o wymaganej dokładności, na przykład 1 %, można z powodzeniem stosować przetworniki cyfrowo-analogowe o rozdzielczości ośmiu bitów. Dlatego w grupie dokładnych przetworników cyfrowo-analogowych producenci oferują przetworniki o szerokiej gamie rozdzielczości, mierzonej liczbą bitów: 8, 10, 12, 14, 16, 18, a czasem nawet 20 bitów.

Poszczególne przetworniki o różnej rozdzielczości mogą mieć kilka typów interfejsów sygnału cyfrowego wejściowego oraz mogą być przystosowane do realizacji różnych zakresów analogowego sygnału wyjściowego napięciowego lub prądowego. Oczywiście przetworniki są produkowane w obudowach różnego rodzaju, przy czym dominują obudowy miniaturowe przystosowane do montażu powierzchniowego. Stąd wynika bardzo liczna grupa typów przetworników oferowanych przez współczesnych producentów wymienionych w rozdziale 1.

Ze zbioru liczącego ponad 1200 przetworników różnych typów, autor wyselekcjonował kilkadziesiąt typów kilku firm i przedstawił je w tablicach. Mają one największą rozdzielczość n oraz najmniejsze błędy charakterystyki.

Przetworniki zostały podzielone na trzy grupy (zebrane w trzech tablicach) uzależnione od rodzaju interfejsu sygnału cyfrowego wejściowego. W pierwszej grupie (tab. 8.1) przedstawiono przetworniki o wejściowym interfejsie sterującym szeregowym kompatybilnym z interfejsami SPI, QSPITM, MicrowireTM, DSPTM. W drugiej grupie (tab. 8.2) zebrano dane przetworników o równoległym cyfrowym sygnale sterującym. W trzeciej grupie (tab. 8.3) przedstawiono przetworniki o szeregowym interfejsie kompatybilnym z interfejsem I²C. Interfejsy te zostały opisane w rozdziale 4.

Tab. 8.1. Parametry wybranych przetworników cyfrowo-analogowych o wejściowym interfejsie szeregowym kompatybilnym z interfejsem SPI (cz. 1)

A	B	C	D	E	F	G	H	I	J
Typ układu Uwaga Firma [Pozycja bibliografii]	Zakres sygnału na wyjściu U [V] I [mA] (liczba kanałów wyjścia)	Liczba bitów n	Błąd nieliniowości różniczkowej ΔDNL typ. (maks.)	Błąd nieliniowości całkowitej ΔINL typ. (maks.)	Błąd przesunięcia zera ΔX_0 typ. (maks.)	Błąd wzmocnienia ΔK dla U lub dla I typ. (maks.)	Czas ustalania odpowiedzi τ_{odp} [μs] (maksymalna częstotliwość przetwarzania MCPS) [MHz]	Napięcia zasilania $\pm U_z$ [V]	Prąd zasilania $\pm I_z$ typ. (maks.)
AD5791B Uwaga ¹⁾ Analog Devices [1]	U 0 V ... 10 V -10 V ... +10 V kanał (1)	20	±0,5 ppm (±1 ppm) DNL = (±1 LSB)	±0,25 ppm (±1 ppm)	dla $U = 10$ V ±0,1 ppm = ±0,001 mV (±7 ppm) = (±0,070 mV)	dla $U = 10$ V ±0,3 ppm = ±0,003 mV (±6 ppm) = (±0,06 mV)	1 μs	±12,5 ... ±16,5 +2,7 ... +5,5	+4,2 mA -4,0 mA (+5,2 mA) (-4,9 mA) +0,6 mA (+0,9 mA)
AD5781B Uwaga ¹⁾ Analog Devices [18]	U 0 V ... 10 V -10 V ... +10 V kanał (1)	18	±1 ppm (±2 ppm) DNL = (±1 LSB)	±1 ppm (±2 ppm)	dla $U = 10$ V ±0,1 ppm = ±0,001 mV (±7 ppm) = (±0,07 mV)	dla $U = 10$ V ±0,3 ppm = ±0,003 mV (±6 ppm) = (±0,06 mV)	1 μs	±12,5 ... ±16,5 +2,7 ... +5,5	+4,2 mA -4 mA (+5,2 mA) (-4,9 mA) +0,6 mA (+0,9 mA)
AD5541A wersja B Uwaga ¹⁾ Analog Devices [3]	U 0 V ... +2 V 0 V ... +5 V kanał (1)	16	±8 ppm (±15 ppm) DNL = (±1 LSB)	±8 ppm (±15 ppm)	dla $U = 2$ V ±5 ppm = ±0,01 mV (±10 ppm) = (±0,02 mV)	dla $U = 2$ V ±8 ppm = ±0,02 mV (±31 ppm) = (±0,06 mV)	1 μs	+2,7 ... +5,5	+125 μA (+150 μA)
AD5062B Analog Devices [9]	U 0 V ... +2 V 0 V ... +4 V kanał (1)	16	±8 ppm (±15 ppm) DNL = (±1 LSB)	±8 ppm (±15 ppm)	dla $U = 4$ V ±6 ppm = ±0,025 mV (±12 ppm) = (±0,05 mV)	dla $U = 4$ V ±100 ppm = ±0,4 mV (±200 ppm) = (±0,8 mV)	4 μs	+2,7 ... +5,5	+0,65 mA (+0,70 mA)
AD5066B Analog Devices [10]	U 0 V ... +2 V 0 V ... +4 V kanały (4)	16	±3 ppm (±15 ppm) DNL = (±1 LSB)	±8 ppm (±15 ppm)	dla $U = 4$ V ±12 ppm = ±0,05 mV (±25 ppm) = (±0,1 mV)	dla $U = 4$ V ±50 ppm = ±0,2 mV (±500 ppm) = (±2 mV)	12 μs	+2,7 ... +5,5	+2,5 mA (+3 mA)
LTC2756A Uwaga ¹⁾ Linear Technology [85]	U 0 V ... 5 V 0 V ... 10 V -2,5 V ... 7,5 V ±2,5 V ±5 V ±10 V kanał (1)	18	±1 ppm (±4 ppm) DNL = (±1 LSB)	±2 ppm (±4 ppm)	dla $U = 5$ V ±10 ppm = ±0,05 mV (±64 ppm) = (±0,3 mV)	dla $U = 5$ V ±20 ppm = ±0,1 mV (±112 ppm) = (±0,6 mV)	2,1 μs	+2,7 ... +5,5	+0,5 μA (+1 μA)
LTC2758A Uwaga ¹⁾ Linear Technology [87]	U 0 V ... 5 V 0 V ... 10 V -2,5 V ... 7,5 V ±2,5 V ±5 V ±10 V kanały (2)	18	±1 ppm (±4 ppm) DNL = (±1 LSB)	±2 ppm (±4 ppm)	dla $U = 5$ V ±4 ppm = ±0,02 mV (±100 ppm) = (±0,5 mV)	dla $U = 5$ V ±24 ppm = ±0,12 mV (±130 ppm) = (±0,6 mV)	2,1 μs	+2,7 ... +5,5	+0,5 μA (+2 μA)
LTC1595A Uwaga ¹⁾ Linear Technology [76]	-10 V ... +10 V kanał (1)	16	±3 ppm (±15 ppm) DNL = (±1 LSB)	±4 ppm (±15 ppm)	dla $U = 10$ V (±31 ppm) = (±0,15 mV)	dla $U = 10$ V ±45 ppm = ±0,45 mV (±240 ppm) = (±2,4 mV)	1 μs	+4,5 ... +5,5	+1,5 μA (+10 μA)
LTC 2642A-16 Uwaga ¹⁾ Linear Technology [80]	0 V ... 2 V 0 V ... 5 V kanał (1)	16	±8 ppm (±15 ppm) DNL = (±1 LSB)	±8 ppm (±15 ppm)	dla $U = 5$ V (±31 ppm) = (±0,15 mV)	dla $U = 5$ V ±31 ppm = ±0,15 mV (±77 ppm) = (±0,4 mV)	1 μs	+2,7 ... +5,5	+120 μA (+200 μA)
LTC 2754-16 Uwaga ¹⁾ Linear Technology [83]	0 V ... 5 V 0 V ... 10 V -2,5 V ... 7,5 V ±2,5 V ±5 V ±10 V kanały (4)	16	±3 ppm (±15 ppm) DNL = (±1 LSB)	±6 ppm (±15 ppm)	dla $U = 5$ V ±15 ppm = ±0,08 mV (±122 ppm) = (±0,6 mV)	dla $U = 5$ V ±31 ppm = ±0,15 mV (±180 ppm) = (±0,9 mV)	2 μs	+2,7 ... +5,5	+0,5 μA (+1 μA)

¹⁾ Producent zaleca dodatkowy wzmacniacz do sygnału wyjściowego i ew. sygnału referencyjnego.

Tab. 8.1. Parametry wybranych przetworników cyfrowo-analogowych o wejściowym interfejsie szeregowym kompatybilnym z interfejsem SPI (cz. 2)

A	B	C	D	E	F	G	H	I	J
Typ układu Uwaga Firma [Pozycja bibliografii]	Zakres sygnału na wyjściu U [V] I [mA] (liczba kanałów wyjścia)	Liczba bitów n	Błąd nieliniowości różniczkowej ΔDNL typ. (maks.)	Błąd nieliniowości całkowitej ΔINL typ. (maks.)	Błąd przesunięcia zera ΔX_0 typ. (maks.)	Błąd wzmocnienia ΔK dla U lub dla I typ. (maks.)	Czas ustalania odpowiedzi τ_{odp} [μs] (maksymalna częstotliwość przetwarzania MCPS) [MHz]	Napięcia zasilania $\pm U_z$ [V]	Prąd zasilania $\pm I_z$ typ. (maks.)
DAC9881SB Uwaga ²⁾ Texas Instruments [152]	U 0 V ... +1,25 V 0 V ... 5 V kanał (1)	18	± 2 ppm (± 4 ppm) $DNL =$ (± 1 LSB)	± 4 ppm (± 8 ppm)	dla $U = 5$ V (± 128 ppm) = ($\pm 0,64$ mV)	dla $U = 5$ V ± 64 ppm = $\pm 0,32$ mV (± 128 ppm) = ($\pm 0,64$ mV)	5 μs	+4,75 ... +5,5 zasilanie cyfrowe: +1,8 V +3 V +5 V	+0,85 mA (+1,5 mA) +1 μA (+10 μA)
DAC8831IC Uwaga ¹⁾ Texas Instruments [28]	U 0 V ... +2,5 V kanał (1)	16	± 8 ppm (± 15 ppm) $DNL =$ (± 1 LSB)	± 8 ppm (± 15 ppm)	dla $U = 2,5$ V (± 31 ppm) = ($\pm 0,075$ mV)	dla $U = 2,5$ V (± 107 ppm) = ($\pm 0,26$ mV)	1 μs	+2,7 ... +5,5	+5 μA (+20 μA)
DAC8871B Uwaga ¹⁾ Texas Instruments [151]	U 0 V ... +10 V kanał (1)	16	± 4 ppm (± 15 ppm) $DNL =$ (± 1 LSB)	± 11 ppm (± 15 ppm)	dla $U = 10$ V ± 15 ppm = $\pm 0,15$ mV (± 61 ppm) = ($\pm 0,6$ mV)	dla $U = 10$ V ± 8 ppm = $\pm 0,08$ mV (± 31 ppm) = ($\pm 0,31$ mV)	1 μs	od $\pm 13,5$ V typ. ± 15 V do $\pm 19,8$ V zasilanie cyfrowe: +2,7 ... +5,5	+0,01 μA (+2 μA) +3 μA (+10 μA)
DAC8814C Uwaga ¹⁾ Texas Instruments [27]	I 0 mA ... +2 mA min. do +1,6 mA maks. do +2,5 mA dla $U_{REF} = 10$ V kanały (4)	16	(± 15 ppm) $DNL =$ (± 1 LSB)	(± 15 ppm)	dla $I = 2$ mA (± 10 ppm) = (± 20 nA)	dla $I = 2$ mA ± 75 ppm = ± 150 nA (± 300 ppm) = (± 600 nA)	0,5 μs	+2,7 ... +5,5	+2 μA (+5 μA)
MAX5318 Uwaga ²⁾ Maxim Integrated Products [105]	U 0 V ... +5 V kanał (1)	18	(± 4 ppm) $DNL =$ (± 1 LSB)	± 4 ppm (± 8 ppm)	dla $U = 5$ V (± 150 ppm) = ($\pm 0,75$ mV)	dla $U = 5$ V (± 150 ppm) = ($\pm 0,75$ mV)	3 μs	+2,7 ... +5,5 ewent. dodatkowe napięcie ujemne: $-U_z$	(+10 mA)
MAX5316 Uwaga ²⁾ Maxim Integrated Products [104]	U 0 V ... 2,5 V 0 V ... 4 V kanał (1)	16	± 4 ppm (± 15 ppm) $DNL =$ (± 1 LSB)	± 4 ppm (± 15 ppm)	dla $U = 4$ V ± 15 ppm = $\pm 0,06$ mV (± 290 ppm) = ($\pm 1,2$ mV)	dla $U = 4$ V ± 46 ppm = $\pm 0,18$ mV	3 μs	nap. dod. +2,7 ... +5,5 napięcie ujemne: od -1,75 V typ. -1,25 V do 0 V	+5,5 mA (+7,5 mA) -1 mA (-1,75 mA)
MAX542A Uwaga ¹⁾ Maxim Integrated Products [106]	U 0 V ... 2,5 V kanał (1)	16	± 8 ppm (± 15 ppm) $DNL =$ (± 1 LSB)	± 8 ppm (± 15 ppm)	dla $U = 2,5$ V (± 31 ppm) = ($\pm 0,08$ mV)	dla $U = 2,5$ V (± 150 ppm) = ($\pm 0,4$ mV)	1 μs	od +4,75 V do +5,25 V	+0,3 mA (+1,1 mA)
MAX545A Uwaga ¹⁾ Maxim Integrated Products [107]	0 V ... +2,5 V kanał (1)	14	± 9 ppm (± 55 ppm) $DNL =$ ($\pm 0,9$ LSB)	± 9 ppm (± 31 ppm)	dla $U = 2,5$ V (± 244 ppm) = ($\pm 0,6$ mV)	dla $U = 2,5$ V (± 305 ppm) = ($\pm 0,76$ mV)	1 μs	+4,5 ... +5,5	+1,5 μA (+10 μA)

¹⁾ Producent zaleca dodatkowy wzmacniacz do sygnału wyjściowego unipolarnego i bipolarnego.

²⁾ Sygnał wyjściowy i referencyjny są wtórnikiwane wewnętrznymi wzmacniaczami, więc nie są potrzebne dodatkowe wzmacniacze zewnętrzne.

W grupie 18 typów przetworników cyfrowo-analogowych, najlepszych pod względem dokładności (tab. 8.1), dotyczących przetworników o wejściowym

szeregowym interfejsie cyfrowym kompatybilnym z SPI występuje tylko jeden typ o rozdzielczości 20 bitów [1]. Pozostałe charakteryzują się rozdzielczością 18, 16 i 14 bitów. Te przetworniki, w większości rozwiązań układowych, nie mają wewnętrznych wzmacniaczy do formowania sygnału wyjściowego, ani do wtórnikowania sygnału referencyjnego. Takie rozwiązanie zapewnia znacznie lepsze dokładności oraz lepsze właściwości dynamiczne, a więc krótsze czasy ustalania odpowiedzi.

Jednak nowe typy przetworników niektórych firm mają wewnętrzne wzmacniacze w strukturze monolitycznej do wymienionych celów [104, 105, 152], czym chwalą się producenci, że nie wymagają one dodatkowych wzmacniaczy. Jak widać z danych w tab. 8.1, jest to okupione pogorszeniem właściwości dynamicznych.

W omawianej grupie występują przeważnie przetworniki o sygnale wyjściowym prądowym, ale układy te zawierają wewnętrzne rezystory umożliwiające, z dodatkowym wzmacniaczem, realizację sygnału wyjściowego napięciowego.

Większość przetworników jest jednokanałowych (1), ale w grupie tej występują przetworniki dwukanałowe (2) [87] oraz czterokanałowe (4) [27, 83].

Wszystkie typy przetworników mają charakterystyki monotoniczne, gdyż ich nieliniowość różniczkowa DNL nie przekracza wartości ± 1 LSB.

Dla przedstawionych typów przetworników wartości maksymalnych błędów nieliniowości całkowitej Δ/NL zawarte są w granicach od $(\pm 1 \text{ ppm})$ [1] do $(\pm 31 \text{ ppm})$ dla przetwornika 14-bitowego [107].

Wartości maksymalnych błędów przesunięcia zera ΔX_0 zawarte są w granicach od $(\pm 7 \text{ ppm})$ [1, 18] do $(\pm 290 \text{ ppm})$ dla przetwornika 16-bitowego [104].

Wartości maksymalnych błędów wzmocnienia ΔK zawarte są w granicach od $(\pm 6 \text{ ppm})$ [1, 18] do $(\pm 500 \text{ ppm})$ dla przetwornika czterokanałowego, 16-bitowego [10]. Dokumentacje producentów podają schematy, jak eliminować powyższe błędy przesunięcia zera oraz błędy wzmocnienia przetworników.

Wartość najmniejszego czasu ustalania odpowiedzi τ_{odp} to $0,5 \mu\text{s}$ [27], a najdłuższego czasu ustalania odpowiedzi to $12 \mu\text{s}$ [10].

Napięcia zasilania przetworników to napięcia bipolarne $\pm 15 \text{ V}$ oraz unipolarne o wartościach $+5 \text{ V}$ i $+3 \text{ V}$. Przetworniki o największej dokładności wymagają osobnych doprowadzeń napięć zasilania obwodów analogowych i obwodów cyfrowych. Nieliczne typy przetworników wymagają dodatkowych ujemnych napięć zasilania obwodów cyfrowych [104, 105].

Warto zwrócić uwagę, że przetworniki niezawierające wewnętrznych wzmacniaczy analogowych do formowania sygnału wyjściowego [76], dopuszczające zewnętrzny sygnał referencyjny o wartości od -10 V do $+10 \text{ V}$, pracują prawidłowo przy napięciu zasilania $+5 \text{ V}$. Napięcie to służy do zasilania układów cyfrowych i układów przełączających pracujących w polu napięć blisko zera sygnałowego.

Prądy zasilania przetworników mieszczą się w szerokim zakresie od 10 mA [105] do bardzo małych wartości ($1 \mu\text{A}$) [83, 85]. Takie małe prądy występują w przetwornikach niestosujących wewnętrznych wzmacniaczy sygnału wyjściowego i sygnału referencyjnego.

W tablicy 8.2 przedstawiono przegląd parametrów najdokładniejszych przetworników cyfrowo-analogowych o interfejsie równoległym sterowania cyfrowego.

Tab. 8.2. Parametry wybranych przetworników cyfrowo-analogowych o wejściowym interfejsie równoległym sterowania cyfrowego (cz. 1)

A	B	C	D	E	F	G	H	I	J
Typ układu Uwaga Firma [Pozycja bibliografii]	Zakres sygnału na wyjściu U [V] I [mA] (liczba kanałów wyjścia)	Liczba bitów	Błąd nieliniowości różniczkowej ΔDNL typ. (maks.)	Błąd nieliniowości całkowitej ΔINL typ. (maks.)	Błąd przesunięcia zera ΔX_0 typ. (maks.)	Błąd wzmocnienia ΔK dla U lub dla I typ. (maks.)	Czas odpowiedzi τ_{odp} [μs] (maksymalna częstotliwość przetwarzania MCPS) [MHz]	Napięcie zasilania $\pm U_z$ V	Prąd zasilania $\pm I_z$ typ. (maks.)
AD5546C Uwaga ¹⁾ Analog Devices [6]	wyjście I -2mA...+2mA są rezystory na zakresy: 0 V ... +10 V 0 V ... +10 V ±10 V kanał (1)	16	±5 ppm (±15 ppm) $DNL = (\pm 1 \text{ LSB})$	±9 ppm (±15 ppm)	dla pełnego zakresu 4 mA·5 kΩ = 20 V ±50 ppm = ±1 mV (±125 ppm) = (±2,5 mV)	dla pełnego zakresu 4 mA·5 kΩ = 20 V ±50 ppm = ±1 mV (±200 ppm) = (±4 mV)	0,5 μs	od 2,7 V typ. 5 V do 5,5 V	(+10 μA)
AD5547C Uwaga ¹⁾ Analog Devices [8]	wyjście I -2mA...+2mA są rezystory na zakresy: 0 V ... +10 V 0 V ... +10 V ±10 V kanały (2)	16	±5 ppm (±15 ppm) $DNL = (\pm 1 \text{ LSB})$	±8 ppm (±15 ppm)	dla pełnego zakresu 4 mA·5 kΩ = 20 V ±50 ppm = ±1 mV (±150 ppm) = (±3 mV)	dla pełnego zakresu 4 mA·5 kΩ = 20 V ±50 ppm = ±1 mV (±200 ppm) = (±4 mV)	0,5 μs	od 2,7 V typ. 5 V do 5,5 V	+2 μA (+10 μA)
AD669B Analog Devices [14]	wyjście U 0 V ... +10 V ±10 V kanał (1)	16	(±15 ppm) $DNL = (\pm 1 \text{ LSB})$	(±31 ppm)	dla $U = 10 \text{ V}$ (±250 ppm) = (±2,5 mV)	dla $U = 10 \text{ V}$ (±1000 ppm) = (±10 mV)	8 μs	od ±13,5 V typ. ±15 V do ±16,5 V zasilanie cyfrowe: od +4,5 V do +5,5 V	±12 mA (±18 mA) +3 mA (+7,5 mA)
AD9726 Uwaga ¹⁾ Uwaga ³⁾ Analog Devices [2]	wyjście I dwa wyjścia różnicowe na rezyst. 50 Ω od -20 mA do +20 mA kanał (1)	16	±8 ppm (±15 ppm) $DNL = (\pm 1 \text{ LSB})$	±15 ppm (±38 ppm)	dla pełnego zakresu 40 mA·50 Ω = 2 V ±30 ppm = ±0,06 mV	dla pełnego zakresu 40 mA·50 Ω = 2 V ±30 ppm = ±0,06 mV	10,5 ns (400 MCPS)	z. analog. 1: +3,3V ±0,17V analog. 2: +2,5V ±0,13V z. zegara: +2,5V ±0,13V z. cyfrow. 1: +3,3V ±0,17V z. cyfrow. 2: +2,5V ±0,13V	+52 mA (+60 mA) +16 mA (+18 mA) +45 mA (+50 mA) +16 mA (+18 mA) +80 mA (+90 mA)
LTC2757A Uwaga ¹⁾ Linear Technology [86]	wyjście I są rezystory na zakresy 0 V ... 5 V 0 V ... 10 V -2,5 V ... 7,5 V ±2,5 V ±5 V ±10 V kanał (1)	18	±2 ppm (±4 ppm) $DNL = (\pm 1 \text{ LSB})$	±2 ppm (±4 ppm)	dla $U = 5 \text{ V}$ ±12 ppm = ±0,06 mV (±96 ppm) = (±0,48 mV)	dla $U = 5 \text{ V}$ ±20 ppm = ±0,1 mV (±128 ppm) = (±0,64 mV)	2,1 μs	od +2,7 V typ. 5 V do +5,5 V	+0,5 μA (+1 μA)
LTC1597A Uwaga ¹⁾ Linear Technology [75]	wyjście I są rezystory na zakresy 0 V ... +10 V 0 V ... +10 V ±10 V kanał (1)	16	±3 ppm (±15 ppm) $DNL = (\pm 1 \text{ LSB})$	±5 ppm (±15 ppm)	dla $U = 10 \text{ V}$ (±122 ppm) = (±1,2 mV)	dla $U = 10 \text{ V}$ ±46 ppm = ±0,5 mV (±245 ppm) = (±2,5 mV)	1 μs	od +4,5 V typ. +5 V do +5,5 V	(+10 μA)
LTC1821A Uwaga ¹⁾ Linear Technology [77]	wyjście I są rezystory na zakresy 0 V ... +10 V 0 V ... +10 V ±10 V kanał (1)	16	±3 ppm (±15 ppm) $DNL = (\pm 1 \text{ LSB})$	±5 ppm (±15 ppm)	dla $U = 10 \text{ V}$ ±8 ppm = ±0,08 mV (±61 ppm) = (±0,6 mV)	dla $U = 10 \text{ V}$ ±122 ppm = ±1,2 mV (±244 ppm) = (±2,4 mV)	2 μs	od ±4,5 V typ. ±15 V do ±16,5 V zasilanie cyfrowe: +4,5 ... +5,5	±4,5 mA (±7 mA) +1,5 μA (+10 μA)

¹⁾ Producent zaleca dodatkowe wzmacniacze do sygnału wyjściowego i ew. sygnałów referencyjnych.

²⁾ Sygnał wyjściowy i referencyjny są przetwarzane wewnętrznymi wzmacniaczami, nie są potrzebne wzmacniacze dodatkowe.

³⁾ Sygnał wejściowy równoległy o standardzie LVDS.

- 1) Producent zaleca dodatkowy wzmacniacz do sygnału wyjściowego unipolarnego i bipolarnego.
- 2) Sygnał wyjściowy i referencyjny są przetwarzane wewnętrznymi wzmacniaczami, nie są potrzebne wzmacniacze dodatkowe.
- 4) Dla niektórych zastosowań producent zaleca wtórnikowanie napięć referencyjnych dodatkowymi zewnętrznymi wzmacniaczami.

W grupie 16 typów najlepszych przetworników cyfrowo-analogowych (tab. 8.2), dotyczących przetworników o wejściowym równoległym sygnale sterującym występuje tylko jeden typ o rozdzielczości 18 bitów [86]. Pozostałe charakteryzują się rozdzielczością 16 i 14 bitów. Te przetworniki, w większości rozwiązań układowych, nie mają wewnętrznych wzmacniaczy do formowania sygnału wyjściowego, ani do wtórnikowania sygnału referencyjnego. Zapewnia to znacznie lepsze dokładności oraz lepsze własności dynamiczne, a więc krótsze czasy ustalania odpowiedzi.

Nowe typy przetworników niektórych firm mają wewnętrzne wzmacniacze w strukturze monolitycznej do formowania sygnału wyjściowego i wtórnikowania sygnałów referencyjnych, więc nie wymagają one dodatkowych wzmacniaczy.

W omawianej grupie występują przeważnie przetworniki o sygnale wyjściowym prądowym, toteż układy te zawierają wewnętrzne rezystory umożliwiające z dodatkowymi wzmacniaczami realizację sygnału wyjściowego napięciowego zarówno unipolarnego jak i bipolarnego.

Większość przetworników jest jednokanałowych (1), ale w grupie tej występują też przetworniki dwukanałowe (2) [8, 150], czterokanałowe (4) [30, 84] i ośmiokanałowy (8) [114].

Wszystkie typy przetworników mają charakterystyki monotoniczne, gdyż ich nieliniowość różniczkowa DNL nie przekracza wartości ± 1 LSB.

Dla przedstawionych w tablicach typów przetworników wartości maksymalnych błędów nieliniowości całkowitej ΔINL zawarte są w przedziale od (± 4 ppm) [86] do (± 120 ppm) dla przetwornika 14-bitowego ośmiokanałowego [114].

Wartości maksymalnych błędów przesunięcia zera ΔX_0 zawarte są w granicach od (± 15 ppm) [112, 113], do (± 2000 ppm) dla przetwornika 16-bitowego [29]. Przy czym, producenci w dokumentacjach technicznych przetworników podają szczegółowe schematy umożliwiające eliminację tego błędu.

Wartości maksymalnych błędów wzmocnienia ΔK zawarte są w granicach od (± 128 ppm) [86], do (± 1500 ppm) dla przetwornika 16-bitowego [29]. Dokumentacje producentów podają szczegółowe schematy umożliwiające eliminację błędów wzmocnienia przetworników.

Wartość najmniejszego czasu ustalania odpowiedzi τ_{odp} to 10,5 ns [2]. Jest to przetwornik bardzo szybki o wysokiej częstotliwości przetwarzania do 400 MHz. Pozostałe przetworniki charakteryzują znacznie dłuższe czasy ustalania odpowiedzi. Najkrótszy czas ustalania odpowiedzi to 0,5 μ s [6, 8, 149, 150], a najdłuższy czas ustalania odpowiedzi to 31 μ s dla przetwornika 14-bitowego, o 8 kanałach [114].

Napięcia zasilania przetworników to napięcia bipolarne ± 15 V oraz unipolarne o wartościach +5 V i +3 V. Przetworniki o największej dokładności wymagają osobnych doprowadzeń napięć zasilania obwodów analogowych i obwodów cyfrowych.

Nieliczne typy przetworników wymagają dodatkowych ujemnych napięć zasilania obwodów cyfrowych [112, 113].

Warto zwrócić uwagę, że liczne typy przetworników niezawierających wewnętrznych wzmacniaczy analogowych do formowania sygnału wyjściowego [6, 8, 75, 84, 149, 150], dopuszczają zewnętrzny sygnał referencyjny o wartości od -10 V do +10 V. Przetworniki te prawidłowo pracują przy napięciu zasilania +3 V lub +5 V.

Napięcie to służy do zasilania układów cyfrowych oraz układów przełączających rezystory bitowe. Schematy układów tych przetworników cyfrowo-analogowych

mają tę właściwość, że elementy przełączające poszczególne rezystory bitowe pracują w polu bardzo małych napięć w pobliżu napięcia zera sygnałowego. Jest to powodem prawidłowej pracy całego przetwornika przy znacznie większym napięciu sygnału referencyjnego od napięcia zasilania układu przełączającego rezystory bitowe.

Prądy zasilania przetworników mieszczą się w szerokim zakresie od 90 mA [2] do bardzo małych wartości (1 μ A) [84, 86]. Takie małe prądy występują w przetwornikach, w których nie ma wewnętrznych wzmacniaczy sygnału wyjściowego i sygnału referencyjnego.

W tablicy 8.3. (Część 1 oraz Część 2) zawarto przegląd parametrów najdokładniejszych przetworników o szeregowym interfejsie sterowania cyfrowego kompatybilnym z interfejsem I²C. W grupie 17 typów przetworników cyfrowo-analogowych o wejściowym szeregowym sygnale sterującym kompatybilnym z interfejsem I²C, nie występują przetworniki o rozdzielczości wyższej niż 16 bitów. Wynika to przypuszczalnie z braku zainteresowania przetwornikami z interfejsem I²C aplikacji wymagających dużej dokładności. Przedstawione przetworniki charakteryzują się rozdzielczością od 16 do 12 bitów.

W grupie tej występują tylko trzy typy przetworników jednokanałowych [78, 79, 147], jeden typ przetwornika dwukanałowego [7], siedem typów przetworników czterokanałowych [16, 17, 81, 109, 110, 145, 148], pięć typów przetworników ośmiokanałowych i dziewięciokanałowych [15, 82, 103, 111, 146] oraz jeden typ przetwornika szesnastokanałowego [4].

Konieczność konstrukcji w jednym układzie scalonym wielu kanałów wymusiła charakterystyczne cechy tych przetworników. Są to układy z wewnętrznymi wzmacniaczami sygnałów analogowych i sygnałów referencyjnych we wszystkich kanałach, w których przeważnie brak jest możliwości wewnętrznego strojenia błędu przesunięcia zera i błędu wzmocnienia w kanałach. Utrudnia to ich stosowanie użytkownikom, którzy muszą korygować te błędy stosując dodatkowe wzmacniacze w poszczególnych kanałach. Sprawa jest dość ważna, gdyż błędy zera i wzmocnienia są przeważnie znacznie większe od błędów nieliniowości całkowitej tych przetworników.

W wyselekcjonowanej grupie przetworników o najlepszej dokładności występują prawie wyłącznie układy o unipolarnych wyjściowych sygnałach napięciowych. Są to przetworniki, w większości przypadków, wyposażone w wewnętrzne źródła napięć referencyjnych. To ułatwia aplikacje użytkownikom tych układów. W przypadku konieczności utworzenia sygnału wyjściowego bipolarnego, producenci podają schematy układów z odpowiednimi dodatkowymi wzmacniaczami dla każdego kanału.

Wszystkie przedstawione typy przetworników mają charakterystyki monotoniczne, gdyż ich nieliniowość różniczkowa *DNL* nie jest mniejsza od ujemnej wartości -1 LSB.

Tab. 8.3. Parametry wybranych przetworników cyfrowo-analogowych o wejściowym interfejsie szeregowym kompatybilnym z interfejsem I²C (cz. 1)

A	B	C	D	E	F	G	H	I	J
Typ układu Uwaga Firma [Pozycja bibliografii]	Zakres sygnału na wyjściu U [V] I [mA] (liczba kanałów wyjścia)	Liczba bitów n	Błąd nieliniowości różniczkowej ΔDNL typ. (maks.)	Błąd nieliniowości całkowitej ΔINL typ. (maks.)	Błąd przesunięcia zera ΔX_0 typ. (maks.)	Błąd wzmocnienia ΔK dla U lub dla I typ. (maks.)	Czas odpowiedzi τ_{odp} [μs] (maksymalna częstotliwość przetwarzania MCPs) [MHz]	Napięcia zasilania $\pm U_z$	Prąd $\pm I_z$ typ. (maks.) [prąd w stanie shutdown]
AD5667R BRMZ-2 Uwagi ^{2), 5)} Analog Devices [7]	wyjście U 0 V ... 5 V kanały (2)	16	± 8 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 184 ppm)	dla $U = 5 \text{ V}$ ± 200 ppm $= \pm 1 \text{ mV}$ (± 2000 ppm) $= (\pm 10 \text{ mV})$	dla $U = 5 \text{ V}$ ± 500 ppm $= \pm 2,5 \text{ mV}$ (± 15000 ppm) $= (\pm 75 \text{ mV})$	4 μs	od +4,5 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+0,95 mA (+1,15 mA) [+10 μA]
AD5665R BRUZ-2 Uwagi ^{2), 5)} Analog Devices [17]	wyjście U 0 V ... 5 V kanały (4)	16	± 8 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 245 ppm)	dla $U = 5 \text{ V}$ ± 200 ppm $= \pm 1 \text{ mV}$ (± 2000 ppm) $= (\pm 10 \text{ mV})$	dla $U = 5 \text{ V}$ ± 1000 ppm $= \pm 5 \text{ mV}$ (± 10000 ppm) $= (\pm 50 \text{ mV})$	4 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+1 mA (+1,16 mA) [+1 μA]
AD5696R BRUZ Uwagi ^{2), 6)} Analog Devices [16]	wyjście U 0 V ... 5 V kanały (4)	16	± 3 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 15 ppm (± 31 ppm)	dla $U = 5 \text{ V}$ ± 20 ppm $= \pm 0,1 \text{ mV}$ (± 300 ppm) $= (\pm 1,5 \text{ mV})$	dla $U = 5 \text{ V}$ ± 200 ppm $= \pm 1 \text{ mV}$ (± 1000 ppm) $= (\pm 5 \text{ mV})$	5 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+1,1 mA (+1,3 mA) [+6 μA]
AD5699R BRUZ-2 Uwagi ^{2), 6)} Analog Devices [15]	wyjście U 0 V ... 5 V kanałów (8)	16	± 8 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 245 ppm)	dla $U = 5 \text{ V}$ ± 1200 ppm $= \pm 6 \text{ mV}$ (± 3800 ppm) $= (\pm 19 \text{ mV})$	dla $U = 5 \text{ V}$ ± 2600 ppm $= \pm 13 \text{ mV}$ (± 10000 ppm) $= (\pm 50 \text{ mV})$	2,7 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+2 mA (+2,5 mA) [+1 μA]
AD5390 BCPZ-5 Uwagi ^{2), 6)} Analog Devices [4]	wyjście U 0 V ... 5 V kanałów (16)	14	$(+122 \text{ ppm}$ oraz $-61 \text{ ppm})$ Uwaga ⁷⁾	$(\pm 184 \text{ ppm})$	dla $U = 5 \text{ V}$ $(\pm 800 \text{ ppm})$ $= (\pm 4 \text{ mV})$	dla $U = 5 \text{ V}$ $(\pm 600 \text{ ppm})$ $= (\pm 3 \text{ mV})$	3 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾ z. cyfrowe: od +2,7 V do +5,5 V	+2 mA (+2,5 mA) (+1 mA) [+20 μA]
LTC2606C Uwagi ^{2), 6)} Linear Technology [78]	wyjście U 0 V ... 4,1 V kanał (1)	16	± 3 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 214 ppm (± 980 ppm)	dla $U = 4,1 \text{ V}$ ± 244 ppm $= \pm 1 \text{ mV}$ (± 2200 ppm) $= (\pm 9 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 1000 ppm $= \pm 4 \text{ mV}$ (± 7000 ppm) $= (\pm 29 \text{ mV})$	10 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+0,34 mA (+0,5 mA) [+1 μA]
LTC2631A -HZ12 Uwagi ^{2), 6)} Linear Technology [79]	wyjście U 0 V ... 4,1 V kanał (1)	12	± 50 ppm (± 244 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 244 ppm)	dla $U = 4,1 \text{ V}$ ± 125 ppm $= \pm 0,5 \text{ mV}$ (± 1250 ppm) $= (\pm 5 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 800 ppm $= \pm 3,3 \text{ mV}$ (± 4000 ppm) $= (\pm 16 \text{ mV})$	4,6 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+0,2 mA (+0,27 mA) [+4 μA]
LTC2655 BCGN-H16 Uwagi ^{2), 6)} Linear Technology [81]	wyjście U 0 V ... 4,1 V kanały (4)	16	± 5 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 31 ppm (± 61 ppm)	dla $U = 4,1 \text{ V}$ ± 244 ppm $= \pm 1 \text{ mV}$ (± 488 ppm) $= (\pm 2 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 200 ppm $= \pm 0,8 \text{ mV}$ (± 1000 ppm) $= (\pm 4 \text{ mV})$	9,1 μs	od +4,5 V typ. +5 V do +5,5 V	+1,9 mA (+2,5 mA) [+3 μA]
LTC2657 BCFE-H16 Uwagi ^{2), 6)} Linear Technology [82]	wyjście U 0 V ... 4,1 V kanały (8)	16	± 5 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 31 ppm (± 61 ppm)	dla $U = 4,1 \text{ V}$ ± 244 ppm $= \pm 1 \text{ mV}$ (± 488 ppm) $= (\pm 2 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 200 ppm $= \pm 0,8 \text{ mV}$ (± 1000 ppm) $= (\pm 4 \text{ mV})$	9,1 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+3,3 mA (+4,25 mA) [+3 μA]

²⁾ Sygnał wyjściowy i referencyjny są przetwarzane wewnętrznymi wzmacniaczami, nie są potrzebne wzmacniacze dodatkowe.

⁵⁾ Interfejs kompatybilny z I²C typu: „standard 100 kHz”, „fast 400 kHz” oraz „high speed 3,4 MHz”.

⁶⁾ Interfejs kompatybilny z I²C tylko typu: „standard 100 kHz” oraz „fast 400 kHz”.

⁷⁾ Producent gwarantuje charakterystykę monotoniczną w zakresie roboczych temperatur otoczenia.

⁸⁾ Napięcie zasilania U_z powinno być większe od napięcia wyjściowego U .

Tab. 8.3. Parametry wybranych przetworników cyfrowo-analogowych o wejściowym interfejsie szeregowym kompatybilnym z interfejsem I²C (cz. 2)

A	B	C	D	E	F	G	H	I	J
Typ układu Uwaga Firma [Pozycja bibliografii]	Zakres sygnału na wyjściu U [V] I [mA] (liczba kanałów wyjścia)	Liczba bitów n	Błąd nieliniowości różniczkowej ΔDNL typ. (maks.)	Błąd nieliniowości całkowitej ΔINL typ. (maks.)	Błąd przesunięcia zera ΔX_0 typ. (maks.)	Błąd wzmocnienia ΔK dla U lub dla I typ. (maks.)	Czas odpowiedzi τ_{odp} [μs] (maksymalna częstotliwość przetwarzania MCPs) [MHz]	Napięcia zasilania $\pm U_z$	Prąd $\pm I_z$ typ. (maks.) [prąd w stanie shutdown]
DAC8571 Uwagi ^{2), 5)} Texas Instruments [147]	wyjście U 0 V ... 5 V kanał (1)	16	± 4 ppm (± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	± 610 ppm (± 1000 ppm)	dla $U = 5 \text{ V}$ ± 200 ppm $= \pm 1 \text{ mV}$ (± 1000 ppm) $= (\pm 5 \text{ mV})$	dla $U = 5 \text{ V}$ ± 400 ppm $= \pm 2 \text{ mV}$ (± 1000 ppm) $= (\pm 5 \text{ mV})$	8 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+0,25 mA (+0,4 mA) [+1 μA]
DAC8574 Uwagi ^{2), 5)} Texas Instruments [148]	wyjście U 0 V ... 5 V kanały (4)	16	(± 15 ppm) $DNL = (\pm 1 \text{ LSB})$	(± 1000 ppm)	dla $U = 5 \text{ V}$ ± 1000 ppm $= \pm 5 \text{ mV}$ (± 4000 ppm) $= (\pm 20 \text{ mV})$	dla $U = 5 \text{ V}$ ± 1000 ppm $= (\pm 50 \text{ mV})$	8 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+0,9 mA (+1,6 mA) [+1 μA]
DAC7578 Uwagi ^{2), 5)} Texas Instruments [145]	wyjście U 0 V ... 5 V nie ma źródła referencyjnego kanały (4)	12	± 24 ppm (± 61 ppm) $DNL < (\pm 1 \text{ LSB})$	± 73 ppm (± 244 ppm)	dla $U = 5 \text{ V}$ ± 100 ppm $= \pm 0,5 \text{ mV}$ (± 800 ppm) $= (\pm 4 \text{ mV})$	dla $U = 5 \text{ V}$ ± 100 ppm $= \pm 0,5 \text{ mV}$ (± 1500 ppm) $= (\pm 7,5 \text{ mV})$	7 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+1,02 mA (+1,4 mA) [+6 μA]
DAC7678 Uwagi ^{2), 5)} Texas Instruments [146]	wyjście U 0 V ... 5 V ma źródło referencyjne 2,5 V kanałów (8)	12	± 24 ppm (± 61 ppm) $DNL < (\pm 1 \text{ LSB})$	± 73 ppm (± 244 ppm)	dla $U = 5 \text{ V}$ ± 100 ppm $= \pm 0,5 \text{ mV}$ (± 800 ppm) $= (\pm 4 \text{ mV})$	dla $U = 5 \text{ V}$ ± 100 ppm $= \pm 0,5 \text{ mV}$ (± 1500 ppm) $= (\pm 7,5 \text{ mV})$	7 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+1,5 mA (+2,2 mA) [+6 μA]
MAX5815A Uwagi ^{2), 6)} Maxim Integrated Products [109]	wyjście U 0 V ... 2,05 V 0 V ... 2,5 V 0 V ... 4,1 V kanały (4)	12	± 49 ppm (± 244 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 244 ppm)	dla $U = 4,1 \text{ V}$ ± 122 ppm $= \pm 0,5 \text{ mV}$ (± 1200 ppm) $= (\pm 5 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 1000 ppm $= \pm 4 \text{ mV}$ (± 10000 ppm) $= (\pm 41 \text{ mV})$	4,5 μs	od +4,5 V typ. +5 V do +5,5 V z. cyfrowe: od +1,8 V do +5,5 V	+1,1 mA (+1,4 mA) (+1 μA) [+2,5 μA]
MAX5816 Uwagi ^{2), 6)} Maxim Integrated Products [110]	wyjście U 0 V ... 2,05 V 0 V ... 2,5 V 0 V ... 4,1 V kanały (4)	12	± 49 ppm (± 244 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 244 ppm)	dla $U = 4,1 \text{ V}$ ± 122 ppm $= \pm 0,5 \text{ mV}$ (± 1200 ppm) $= (\pm 5 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 1000 ppm $= \pm 4 \text{ mV}$ (± 10000 ppm) $= (\pm 41 \text{ mV})$	4,5 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾	+1,1 mA (+1,4 mA) [+2,5 μA]
MAX5825A Uwagi ^{2), 6)} Maxim Integrated Products [111]	wyjście U 0 V ... 2,05 V 0 V ... 2,5 V 0 V ... 4,1 V kanałów (8)	12	± 49 ppm (± 244 ppm) $DNL = (\pm 1 \text{ LSB})$	± 122 ppm (± 244 ppm)	dla $U = 4,1 \text{ V}$ ± 122 ppm $= \pm 0,5 \text{ mV}$ (± 1200 ppm) $= (\pm 5 \text{ mV})$	dla $U = 4,1 \text{ V}$ ± 1000 ppm $= \pm 4 \text{ mV}$ (± 10000 ppm) $= (\pm 41 \text{ mV})$	4,5 μs	od +2,7 V typ. +5 V do +5,5 V Uwaga ⁸⁾ z. cyfrowe: od +1,8 V do +5,5 V	+2 mA (+2,5 mA) (+1 μA) [+1 μA]
MAX5111 Uwaga ⁶⁾ Maxim Integrated Products [103]	wyjście I kanałów (9)	14	(± 61 ppm) $DNL = (\pm 1 \text{ LSB})$	(± 488 ppm)			15 μs	od +2,6 V typ. +3 V do +3,3 V osobne zasilanie cyfrowe	(+0,6 mA)

²⁾ Sygnał wyjściowy i referencyjny są przetwarzane wewnętrznymi wzmacniaczami, nie są potrzebne wzmacniacze dodatkowe.

⁵⁾ Interfejs kompatybilny z I²C typu: „standard 100 kHz”, „fast 400 kHz” oraz „high speed 3,4 MHz”.

⁶⁾ Interfejs kompatybilny z I²C tylko typu: „standard 100 kHz” oraz „fast 400 kHz”.

⁸⁾ Napięcie zasilania U_z powinno być większe od napięcia wyjściowego U .

Producenci omawianej grupy przetworników często deklarują, że monotoniczność charakterystyki wynika ze struktury układu przetwarzania cyfrowo-analogowego. W dokumentacjach technicznych przetworników tej grupy bywa pokazywany łańcuch (*string*) rezystancji, jako sterowany dzielnik napięcia referencyjnego, złożony z wielu jednakowych rezystorów (rozdział 6.4).

Dla omówionych typów przetworników, maksymalne błędy nieliniowości całkowitej ΔINL zawarte są w przedziale od (± 31 ppm) [16] do (± 1000 ppm) [147, 148].

Wartości maksymalnych błędów przesunięcia zera ΔX_0 są w granicach od (± 300 ppm) [16] do (± 4000 ppm) dla przetwornika 16-bitowego [148]. Niestety dla większości przetworników wielokanałowych brak jest możliwości korygowania do zera tego błędu.

Wartości maksymalnych błędów wzmocnienia ΔK zawarte są w granicach od (± 600 ppm) [4] do (± 15000 ppm) dla przetwornika 16-bitowego [7]. Dla przetworników wielokanałowych nie ma możliwości korygowania do zera tego błędu.

Wartość najmniejszego czasu ustalania odpowiedzi przetwornika τ_{odp} to $2,7 \mu s$ [15], a wartość najdłuższego czasu ustalania odpowiedzi to $15 \mu s$ przetwornika 14-bitowego o 9 kanałach [103].

Napięcia zasilania przetworników to napięcia unipolarne o wartościach $+5 V$ i $+3 V$. Niektóre przetworniki wymagają osobnych doprowadzeń napięć zasilania obwodów analogowych i obwodów cyfrowych [4, 103, 109, 111].

Liczne typy przetworników zawierają wewnętrzne wzmacniacze do formowania sygnału wyjściowego i sygnału referencyjnego, toteż wymagają stosowania wyższego napięcia zasilającego od największej wartości sygnału wyjściowego.

Prądy zasilania przetworników nie są duże, mieszczą się w zakresie od $4,25 mA$ [82] do małej wartości $0,27 mA$ [79]. Takie małe prądy występują w przetwornikach jednokanałowych.

Jak wynika z dokonanego przeglądu parametrów przetworników z różnymi interfejsami wejściowymi, przetworniki z szeregowym interfejsem kompatybilnym z SPI charakteryzują się największą rozdzielczością $n = 20$ bitów oraz najmniejszymi błędami nieliniowości całkowitej ΔINL nieprzekraczającymi wartości granicznej ± 1 ppm [1].

W grupie przetworników z równoległym interfejsem sterującym najmniejszy błąd nieliniowości całkowitej ΔINL nie przekracza granicznych wartości ± 4 ppm w przetworniku 18-bitowym [86].

W grupie przetworników z szeregowym interfejsem sterującym, kompatybilnym z interfejsem I^2C , najmniejszy błąd nieliniowości całkowitej ΔINL nie przekracza granicznych wartości ± 31 ppm w przetworniku 16-bitowym [16].

Najkrótsze czasy ustalania odpowiedzi o wartości $10,5 ns$ [2] występują w grupie przetworników z równoległym interfejsem. Przetwornik o tak krótkim czasie odpowiedzi ma specjalny interfejs równoległy o standardzie LVDS charakteryzujący się maksymalną częstotliwością cykli przetwarzania aż $400 MHz$ (MCPS).

Znacznie dłuższe czasy odpowiedzi o minimalnej wartości $500 ns$ [27] występują w grupie przetworników z interfejsem szeregowym kompatybilnym z SPI.

Jeszcze dłuższe czasy odpowiedzi o minimalnej wartości $2700 ns$ [15] występują w grupie przetworników z interfejsem szeregowym kompatybilnym z I^2C .

Na zakończenie przeglądu parametrów przetworników cyfrowo-analogowych należy zauważyć, że są to układy nadal modernizowane i ulepszane pod względem potrzeb współczesnych użytkowników. Przodujący producenci (rozdz. 1) informują o uruchomianej produkcji nowych przetworników [16, 103, 104, 109, 110, 111].

O dużej popularności przetworników analogowo-cyfrowych oraz cyfrowo-analogowych świadczy wydane w Polsce tłumaczenie obszernego opracowania [60] wybitnego specjalisty amerykańskiej firmy Analog Devices Inc.

9. Bibliografia

1. Analog Devices: *1 ppm 20-Bit, ± 1 LSB INL, Voltage Output DAC*. AD5791. D08964-0-11/11(C). Rev. C. Analog Devices 2010–2011. [www.analog.com/static/imported-files/data_sheets/AD5791.pdf].
2. Analog Devices: *16-Bit, 400 MSPS Digital-to-Analog Converter* AD9726. D04540-0-2/10(B). Rev. B. Analog Devices 2005–2010. [www.analog.com/static/imported-files/data_sheets/AD9726.pdf].
3. Analog Devices: *2.7 V to 5.5 V, Serial Input, Voltage Output, Unbuffered 16-Bit DAC*. AD5541A. D08516-0-3/11(A). Rev. A. Analog Devices 2010–2011. [www.analog.com/static/imported-files/data_sheets/AD5541A.pdf].
4. Analog Devices: *8-/16-Channel, 3V/5V, Serial Input, Single-Supply, 12-/14-Bit Voltage Output* AD5390/AD5391/AD5392. D03773-0-5/12(D). Rev. D. Analog Devices 2004–2012. [www.analog.com/static/imported-files/data_sheets/AD5390_5391_5392.pdf].
5. Analog Devices: *AD5235-EP Nonvolatile Memory, Dual 1024-position Digital Potentiometer*. D09185-0-7/10(0). Rev. 0. 2010. Analog Devices. [www.analog.com/static/imported-files/data_sheets/AD5235-EP.pdf].
6. Analog Devices: *Current Output, Parallel Input, 16-/14-Bit Multiplying DACs with Four-Quadrant Resistors* AD5546/AD5556. D03810-0-11/11(D). Rev. D. Analog Devices 2004–2011. [www.analog.com/static/imported-files/data_sheets/AD5546_5556.pdf].
7. Analog Devices: *Dual, 12-/14-/16-Bit nanoDACs with 5 ppm/°C On-Chip Reference, I²C Interface* AD5627R/AD5647R/AD5667R, AD5627/AD5667. D06342-0-1/07(0). Rev. 0. Analog Devices 2007. [www.analog.com/static/imported-files/data_sheets/AD5627R_5647R_5667R_5627_5667.pdf].
8. Analog Devices: *Dual-Current Output, Parallel Input, 16-/14-Bit Multiplying DACs with 4-Quadrant Resistors* AD5547/AD5557. D04452-0-11/11(C). Rev. C. Analog Devices 2004–2011. [www.analog.com/static/imported-files/data_sheets/AD5547_5557.pdf].
9. Analog Devices: *Fully Accurate 16-bit V_{OUT} nanoDACTM SPI Interface 2.7 V to 5.5 V, in an SOT-23*. AD5062. D04766-0-5/09(A). Rev. A. Analog Devices 2005–2009. [www.analog.com/static/imported-files/data_sheets/AD5062.pdf].
10. Analog Devices: *Fully Accurate 16-bit, Unbuffered V_{OUT} , Quad SPI Interface, 2.7 V to 5.5 V nanoDAC, in a TSSOP*. AD5066. D06845-0-8/10(A). Rev. A. Analog Devices 2005–2009. [www.analog.com/static/imported-files/data_sheets/AD5066.pdf].
11. Analog Devices: *High Precision Voltage Reference Microcomputer* AD588. Rev. I. 2009. [www.analog.com/static/imported-files/data_sheets/AD588.pdf].
12. Analog Devices: *LC²MOS Complete 12-Bit Multiplying DAC* AD7845. REV. B. 1999. [www.analog.com/static/imported-files/data_sheets/AD7845.pdf].

13. Analog Devices: *Microprocessor Supervisory Circuit in 4-Lead SOT-143 with DSP ADM811/ADM812*. D00092-0-8/09(F). Rev F. Analog Devices Inc. 2009. [www.analog.com/static/imported-files/data_sheets/ADM811_812.pdf].
14. Analog Devices: *Monolithic 16-Bit DACPORT AD669*. C1555-10-11/91. Rev. A, 02/1998. Analog Devices 1991–1998. [www.analog.com/static/imported-files/data_sheets/AD669.pdf].
15. Analog Devices: *Octal, 12-/16-Bit, I^2C , denseDACs with 5 ppm/°C On-Chip Reference, AD5629R/AD5669R*. D08819-0-12/10(A). Rev. A. Analog Devices 2010. [www.analog.com/static/imported-files/data_sheets/AD5629R_5669R.pdf].
16. Analog Devices: *Quad, 12-/14-/16-Bit nanoDAC+ with 2 ppm/°C Reference, I^2C Interface AD5696R/AD5695R/AD5694R*. D10486-0-4/12(0). Rev. 0. Analog Devices 2012. [www.analog.com/static/imported-files/data_sheets/AD5696R_5695R_5694R.pdf].
17. Analog Devices: *Quad, 12-/14-/16-Bit nanoDACs with 5 ppm/°C On-Chip Reference, I^2C Interface AD5625R/AD5645R/AD5665R, AD5625/AD5665*. D06341-0-12/09(B). Rev. B. Analog Devices 2007–2009. [www.analog.com/static/imported-files/data_sheets/AD5625R_5645R_5665R_5625_5665.pdf].
18. Analog Devices: *True 18-Bit, Voltage Output DAC $\pm 0,5$ LSB INL, $\pm 0,5$ LSB DNL. AD5781*. D09092-0-11/11(C). Rev. C. Analog Devices 2010–2011. [www.analog.com/static/imported-files/data_sheets/AD5781.pdf].
19. Badźmirowski K., Karkowska H., Karkowski Z.: *Cyfrowe systemy pomiarowe*. Wydawnictwa Naukowo-Techniczne. Warszawa 1979.
20. Beliczyński B., Jaworski J., Orzyłowski M., Świderski T.: *Przetworniki cyfrowe sygnałów elektrycznych. Podstawy teoretyczne*. WNT, Warszawa 1978.
21. Bial W.: *A Computer Controlled C.R.T. Display System*. Electronic Engineering, June, 1966.
22. BIULETYN Polskiego Komitetu Normalizacji, Miar i Jakości: *Termometry elektryczne. Charakterystyki termometryczne oporników (rezystorów) termometrycznych*. Nr 12/91, poz. 79. PKNMiJ 1991.
23. Bojdoł K., Kampik M.: *Cyfrowy oscylator harmoniczny o zmniejszonym wpływie obciążenia słowa akumulatora fazy na dokładność wytwarzanych próbek sinusoidy*. Pomiary Automatyka Kontrola. Nr 7/8. 2006.
24. Bolkowski S.: *Teoria obwodów elektrycznych*. Wydanie IV. Wydawnictwa Naukowo-Techniczne. Warszawa 1995.
25. Borkowski A.: *Układy scalone w stabilizatorach napięcia stałego*. Wydawnictwa Naukowo-Techniczne. Warszawa 1979.
26. Brendan Whelan: *How to choose a voltage reference*. Linear Technology Magazine, March 2009. [http://cds.linear.com/docs/LT%20Magazine/LTMag-V19N1-03-References-BrendanWhelan.pdf].
27. Burr-Brown Products from Texas Instruments: *DAC8814 Quad, Serial Input 16-Bit, Multiplying Digital-to-Analog Converter*. SBAS338D-JANUARY 2005-REVISED SEPTEMBER 2006. [www.ti.com/lit/ds/symlink/dac8814.pdf].
28. Burr-Brown Products from Texas Instruments: *DAC8830, DAC8831 16-Bit, Ultra-Low Power, Voltage-Output Digital-to-Analog Converters*. SLAS449D-

- FEBRUARY 2005-REVISED SEPTEMBER 2007.
[www.ti.com/lit/ds/symlink/dac8831.pdf].
29. Burr-Brown: *DAC715 16-Bit Digital-to-Analog Converter with 16-Bit Bus Interface*. PDS-1306D. SBAS046. Texas Instruments Incorporated 2012.
[www.ti.com/lit/ds/symlink/dac715.pdf].
30. Burr-Brown: *DAC7744 16-Bit, Quad Voltage Output Digital-to-Analog Converter*. PDS-1534A. SBAS120. Texas Instruments Incorporated 2011.
[www.ti.com/lit/ds/symlink/dac7744.pdf].
31. Capgo Pty Ltd: *Capgo RTDs. Introduction to RTDs*.
[www.capgo.com/Resources/Temperature/RTDs/RTD.html].
32. Chwaleba A., Czajewski J.: *Przetworniki pomiarowe wielkości fizycznych*. Oficyna Wydawnicza Politechniki Warszawskiej. Warszawa 1993.
33. Czaja Z.: *Mikrosterowniki i mikrosystemy rozproszone*. Materiały do wykładu. Tom I *Mikrosterowniki*. Tom II *Mikrosystemy rozproszone*. Strona domowa Zbigniewa Czaja. Gdańsk 2010. [www.pg.gda.pl/~zbczaja/mmr.html].
34. CZAKI THERMO-PRODUCT: *Informacje techniczne (Katalog)*.
[www.czaki.pl/biblioteka/czaki_katalog_5_4.pdf].
35. Dallas Semiconductor, MAXIM: *Hex Nonvolatile Potentiometer with I/O and Memory DS3930*. Rev 0; 4/03, Maxim Integrated Products. 2003.
[http://pdf1.alldatasheet.com/datasheet-pdf/view/97791/DALLAS/DS3930.html].
36. Dallas Semiconductor, MAXIM: *Triple 128-Position Nonvolatile Digital Variable Resistor/Switch*. Rev. 3; 3/07. Maxim Integrated Products 2007.
[http://datasheets.maxim-ic.com/en/ds/DS3904-DS3905.pdf].
37. Dallas Semiconductor: *DS1869. 3V Dallastat™ Electronic Digital Rheostat*. 112099. [http://datasheets.maxim-ic.com/en/ds/DS1869.pdf].
38. Dallas Semiconductor: *DS1809 Dallastat*. 011501.
[http://datasheets.maxim-ic.com/en/ds/DS1809.pdf].
39. Dallas Semiconductor: *DS1867 Dual Digital Potentiometer with EEPROM*. 102199. MAXIM. [http://datasheets.maxim-ic.com/en/ds/DS1867.pdf].
40. Dataforth Corporation: *Application Note. Practical Thermocouple Temperature Measurements*. AN107.
[www.dataforth.com/catalog/pdf/an107.pdf].
41. Deutsches Institut für Normung. DIN. DIN EN 60751:2009-5: *Industrielle Platin-Widerstandsthermometer und Platin-Temperatursensoren (IEC 60751:2008); Deutsche Fassung EN 60751:2008*. [www.fh-jena.de/~endter/Schaltungssimulation/DIN%20EN%2060751%20Pt100.pdf].
42. EIA: *RS-644 Bus. ANSI/TIA/EIA-644-95 Electrical Characteristics of Low Voltage Differential Signaling (LVDS) Interface Circuits*.
[www.interfacebus.com/Design_Conector_RS644.html].
43. Farnell Polska: [http://pl.farnell.com/przetworniki-cyfrowo-analogowe-dac].
44. Filipkowski A.: *Układy elektroniczne analogowe i cyfrowe*. Wydawnictwa Naukowo-Techniczne. Wydanie IV poprawione. Warszawa 2006.
45. Fluke Calibration: *8508A 8.5 Digit Reference Multimeter. Summary Specifications*.
[http://eu.flukecal.com/products/electrical-calibration/85-digit-bench-

- multimeters/fluke-8508a-85-digit-reference-multimeter?quicktabs_product_details=2].
46. Holland Nick: *Interfacing Between LVPECL, VML, CML, and LVDS Levels*. Application Report SLLA120. TEXAS INSTRUMENTS. December 2002. [www.ti.com/lit/an/slla120.pdf].
47. Honeywell: *Reference and applicatin data. Temperature Sensors. Platinum RTDs. Platinum RTD resistance vs. temperature function*. [http://content.honeywell.com/sensing/prodinfo/temperature/technical/c15_136.pdf].
48. IEC INTERNATIONAL STANDARD: IEC 60751. Edition 2.0 2008-07: *Industrial platinum resistance thermometers and platinum temperature sensors*. 2008.
49. International Electrotechnical Commision. International Standard IEC 60381-1 Second edition 1982: *Analogue signals for process control systems. Part 1. Direct current signals*. [http://webstore.iec.ch/preview/info_iec60381-1%7Bed2.0%7Db.img.pdf].
50. International Electrotechnical Commision. International Standard IEC 60381-2 First edition 1978-01: *Analogue signals for process control systems. Part 2: Direct voltage signals*. [http://webstore.iec.ch/preview/info_iec60381-2%7Bed1.0%7Db.img.pdf].
51. International Rectifier: *IRF3205 HEXFET Power MOSFET*. PD-91279E. [www.irf.com/product-info/datasheets/data/irf3205.pdf].
52. International Rectifier: *IRFD120 HEXFET Power MOSFET*. PD-9.385H. [http://PDF.alldatesheet.com/datasheet-pdf/view/68392/IRF/IRFD120.html].
53. Intersil Corporation: *HA-2556, 57 MHz, Wideband, Four Quadrant Voltage Output Analog Multiplier*. Data Sheet, April 2008, FN2477.6, [www.intersil.com/data/fn/fn2477.pdf].
54. Intersil: *X9110 Dual Supplay/Low Power/1024 – Tap/SPI Bus. Single Digital-ly-Controlled (XDCP™) Potentiometer*. Data Sheet. FN8158.3. 2008. [www.intersil.com/data/fn/fn8158.pdf].
55. Jachna Z., Kalisz J., Różyc K.: *Generator precyzyjnych odcinków czasu w układzie CMOS FPGA*. *Pomiary Automatyka Kontrola*. Vol.53, nr 7. 2007.
56. Jaworska I., Jaworski J., Moeschke B., Świdorski T.: *Przetworniki elektryczne analogowe wielkości elektrycznych*. Wydawnictwa Naukowo-Techniczne. Warszawa 1975.
57. Kalicki A., Rak R., Stabrowski M., Staroszczyk Z., Żyła B.: *Cyfrowe przyrządy i układy pomiarowe*. Wydawnictwa Politechniki Warszawskiej. Warszawa 1980.
58. Kaźmierkowski M.P., Matysik J.T.: *Wprowadzenie do elektroniki i energo-elektroniki*. Oficyna Wydawnicza Politechniki Warszawskiej. Warszawa, 2005.
59. KEITHLEY: *Digital Multimeters. 2001 and 2002 High Performance Multimeters*. [www.metrictest.com/catalog/pdfs/product_pdfs/kei_2001.pdf].
60. Kester Walt: *Przetworniki A/C i C/A. Teoria i praktyka*. (tłumaczenie: Nadachowski M., Kręciejewski M., oryginał: *Analog-Digital Conversion*, 2004 Analog Devices Inc.). Wydanie I. Wydawnictwo BTC Korporacja, 2012.

61. Korytkowski J., Orlański J.: *Przetwornik cyfrowo-analogowy w układzie wzmacniacza z cyfrowo sterowaną konduktancją sprzężenia zwrotnego*. Pomiary Automatyka Kontrola, 5/1971.
62. Korytkowski J.: *Cyfrowo sterowane potencjometry do układów pomiarowych, właściwości i przykładowe schematy sterowania*. Pomiary Automatyka Robotyka, 6/2011.
63. Korytkowski J.: *Cyfrowo sterowane symulatory rezystancji i konduktancji – przegląd, opisy działania, przykłady rozwiązań*. Pomiary Automatyka Robotyka, 2/2008.
64. Korytkowski J.: *Liniowe i nieliniowe układy ze wzmacniaczami monolitycznymi w urządzeniach pomiarowych*. Oficyna Wydawnicza PIAP. Warszawa 2011.
65. Korytkowski J.: *Układy przetworników cyfrowo-analogowych napięcia, prądu i rezystancji oraz metoda ich analizy*. Wyd. Przemysłowy Instytut Automatyki i Pomiarów. Warszawa 2004.
66. Korytkowski J.: *Wzmacniacze monolityczne i metoda analizy elektronicznych układów z tymi wzmacniaczami*. Wydawnictwo Przemysłowy Instytut Automatyki i Pomiarów. Warszawa 2000.
67. Kulka Z., Libura A., Nadachowski M.: *Przetworniki analogowo-cyfrowe i cyfrowo-analogowe*. Wydawnictwa Telekomunikacji i Łączności, Warszawa 1987.
68. Kulka Z., Nadachowski M.: *Liniowe układy scalone i ich zastosowanie*. Wyd. Komunikacji i Łączności. Warszawa 1974.
69. Limatherm Sensor Sp. z o.o.: *Katalog produktów. Czujniki temperatury. Aparatura kontrolno-pomiarowa*. Wydanie II. 2004.
70. Linear Technology: *LM199/LM399 LM199A/LM399A Precision Reference*. [<http://cds.linear.com/docs/Datasheet/LM199399fb.pdf>].
71. Linear Technology: *LT1021 Precision Reference*. LT1005REV C [<http://cds.linear.com/docs/Datasheet/1021fc.pdf>].
72. Linear Technology: *LT1389. Nanopower Precision Shunt Voltage Reference*. 1389fa LT/TP 0200 2K. Rev. A. Linear Technology Corporation 1998. [<http://cds.linear.com/docs/Datasheet/1389fa.pdf>].
73. Linear Technology: *LT1461 Micropower Precision Low Dropout Series Voltage Reference Family*. 1461f LT/LCG 0800 4K. [<http://cds.linear.com/docs/Datasheet/1461f.pdf>].
74. Linear Technology: *LT1634. Micropower Precision Shunt Voltage Reference*. LT 0409 REV E. [<http://cds.linear.com/docs/Datasheet/1634fe.pdf>].
75. Linear Technology: *LTC1591/LTC1597 14-Bit and 16-Bit Parallel Low Glitch Multiplying DACs with 4-Quadrant Resistors*. 1591fa. LT 0507. REV A. Linear Technology Corporation 1998. [<http://cds.linear.com/docs/Datasheet/15917fa.pdf>].
76. Linear Technology: *LTC1595/LTC1596/LTC1596-1 Serial 16-Bit Multiplying DACs*. 159561fb. LT 0212 Rev B. [<http://cds.linear.com/docs/Datasheet/159561fb.pdf>].
77. Linear Technology: *LTC1821 16-Bit, Ultra Precise, Fast Settling V_{OUT} DAC*. 1821f. LT/PT 0401 4K. Linear Technology Corporation 2000. [<http://cds.linear.com/docs/Datasheet/1821f.pdf>].

78. Linear Technology: *LTC2606/LTC2616/LTC2626 16-/14-/12-Bit Rail-to-Rail DACs with I²C Interface*. 26061626fb. LT 1109. REV B. Linear Technology Corporation 2004. [<http://cds.linear.com/docs/Datasheet/26061626fb.pdf>].
79. Linear Technology: *LTC2631 Single 12-/10-/8-Bit I²C V_{OUT} DACs with 10ppm/°C Reference*. 2631fb. LT 1108. REV B. Linear Technology Corporation 2008. [<http://cds.linear.com/docs/Datasheet/2631fb.pdf>].
80. Linear Technology: *LTC2641/LTC2642 16-/14-/12-Bit V_{OUT} DACsin 3mmx3mm DFN*. 26412fb. LT 1008 Rev B. [<http://cds.linear.com/docs/Datasheet/26412fb.pdf>].
81. Linear Technology: *LTC2655 Quad I²C 16-/12-Bit Rail-to-Rail DACs with 10ppm/°C Max Reference*. 2655f. LT 0710. Linear Technology Corporation 2010. [<http://cds.linear.com/docs/Datasheet/2655f.pdf>].
82. Linear Technology: *LTC2657 Octal I²C 16-/12-Bit Rail-to-Rail DACs with 10ppm/°C Max Reference*. 2657f. LT 0909. Linear Technology Corporation 2009. [<http://cds.linear.com/docs/Datasheet/2657f.pdf>].
83. Linear Technology: *LTC2754 Quad 12-/16-Bit SoftSpan I_{OUT} DACs*. 2754f. LT 0609. [<http://cds.linear.com/docs/Datasheet/2754f.pdf>].
84. Linear Technology: *LTC2755 Quad Current Output 12-/14-/16-Bit SoftSpan, DACs with Parallel I/O*. 2755f. LT 0308. Linear Technology Corporation 2008. [<http://cds.linear.com/docs/Datasheet/2755f.pdf>].
85. Linear Technology: *LTC2756 Serial 18-Bit SoftSpan I_{OUT} DAC*. 2756f. LT 0212. [<http://cds.linear.com/docs/Datasheet/2756f.pdf>].
86. Linear Technology: *LTC2757 18-Bit SoftSpan I_{OUT} DACs with Parallel I/O*. 2757f. LT 0410. Linear Technology Corporation 2010. [<http://cds.linear.com/docs/Datasheet/2757f.pdf>].
87. Linear Technology: *LTC2758 Dual Serial 18-Bit SoftSpan I_{OUT} DACs*. 2758f. LT 1211. [<http://cds.linear.com/docs/Datasheet/2758f.pdf>].
88. Linear Technology: *LTC6655. 0,25ppm Noise, Low Drift Precision Buffered Reference Family* Revision A. 2010. [<http://cds.linear.com/docs/Datasheet/6655fa.pdf>].
89. Łakomy M., Zabrodzki J.: *Liniowe układy scalone w technice cyfrowej*. Państwowe Wydawnictwa Naukowe. Warszawa 1979.
90. Łakomy M., Zabrodzki J.: *Scalone przetworniki analogowo-cyfrowe i cyfrowo-analogowe*. Państwowe Wydawnictwo Naukowe. Warszawa 1985.
91. Łapiński M.: *Pomiary elektryczne i elektroniczne wielkości nieelektrycznych*. Wydawnictwa Naukowo-Techniczne. Wydanie trzecie zmienione. Warszawa 1974.
92. Maxim Integrated Products: *10-Bit, Nonvolatile, Linear-Taper Digital Potentiometers. MAX5481-MAX5484*. 19-3708; Rev 5; 4/10. 2010. [<http://datasheets.maxim-ic.com/en/ds/MAX5481-MAX5484.pdf>].
93. Maxim Integrated Products: *128-Tap, Nonvolatile, Linear-Taper Digital Potentiometer in 2 mm × 2 mm μDFN Package*. 19-3929; Rev 2; 6/07. 2007. [<http://datasheets.maxim-ic.com/en/ds/MAX5128.pdf>].
94. Maxim Integrated Products: *16-Bit, 600 Msps, High-Dynamic-Performance DAC with LVDS Inputs*. 19-3542; Rev 4; 2/07. 2007. [<http://datasheets.maxim-ic.com/en/ds/MAX5891.pdf>].

95. Maxim Integrated Products: *32-Tap, Nonvolatile, Linear-Taper Digital Potentiometers. MAX5471/MAX5472/MAX5474/MAX5475*. 19-3067; Rev 1; 2/06. 2006. [<http://datasheets.maxim-ic.com/en/ds/MAX5481-MAX5484.pdf>].
96. Maxim Integrated Products: *Complete, 12-Bit Multiplying DAC MX7845*. 19-3986 Rev 0, 10/91. 1991. [<http://datasheets.maxim-ic.com/en/ds/MX7845.pdf>].
97. Maxim Integrated Products: *Dual, 256-Tap, Nonvolatile, SPI-Interface, Linear-Taper Digital Potentiometers. MAX5487/MAX5488/MAX5489*. 19-3478; Rev 4; 4/10. 2010. [<http://datasheets.maxim-ic.com/en/ds/MAX5487-MAX5489.pdf>].
98. Maxim Integrated Products: *Voltage-Output, 12-Bit Multiplying DACs. MAX501/MAX502*. 19-4011; Rev 1; 12/96; 1996. [<http://datasheets.maxim-ic.com/en/ds/MAX501-MAX502.pdf>].
99. Maxim Integrated Products: *Voltage-Output, 12-Bit Multiplying DACs with Internal Reference. MAX507/MAX508*. 19-433811; Rev A; 9/91; 1991. [<http://datasheets.maxim-ic.com/en/ds/MAX507-MAX508.pdf>].
100. MAXIM: *±15 V Digitally Programmable Precision Voltage-Dividers for PGAs. MAX5430/MAX5431*. 19-2222; Rev 1; 1/02. 2002 Maxim Integrated Products. [www.datasheetcatalog.org/datasheet/maxim/MAX5430-MAX5431.pdf].
101. MAXIM: *100kΩ Precision-Matched Resistor Divider in SOT23 MAX5490*. 19-3337, Rev 2; 3/05. Maxim Integrated Products. 2005. [<http://datasheets.maxim-ic.com/en/ds/MAX5490.pdf>].
102. MAXIM: *Dual, 256-Tap, Nonvolatile, I²C-Interface, Digital Potentiometers. MAX5477/5478/5479*. 19-3379; Rev 4; 1/06. 2006 Maxim Integrated Products. [<http://datasheets.maxim-ic.com/en/ds/MAX5477-MAX5479.pdf>].
103. MAXIM: *MAX5111 9-Channel, 14-Bit, Current DAC with I²C Interface – Overview*. [www.maxim-ic.com/datasheet/index.mvp/id/6804].
104. MAXIM: *MAX5316 16-Bit, ±1 LSB Accuracy Voltage Output DAC with SPI Interface*. 19-6166; Rev 0; 1/12. 2012. [<http://datasheets.maxim-ic.com/en/ds/MAX5316.pdf>].
105. MAXIM: *MAX5318 18-Bit, High-Accuracy Voltage Output DAC with Digital Gain, Offset Control, and SPI Interface. Lowest Noise, Fast-Settling Precision 18-Bit DAC*. [www.maxim-ic.com/datasheet/index.mvp/id/7647].
106. MAXIM: *MAX541/MAX542 +5 V, Serial-Input, Voltage-Output, 16-Bit DACs*. 19-1082; Rev 2; 12/99. 1999. [<http://datasheets.maxim-ic.com/en/ds/MAX541-MAX542.pdf>].
107. MAXIM: *MAX544/MAX545 +5 V, Serial-Input, Voltage-Output, 14-Bit DACs*. 19-1088; Rev 3; 12/99. 1999. [<http://datasheets.maxim-ic.com/en/ds/MAX544-MAX545.pdf>].
108. MAXIM: *MAX5650/MAX5651/MAX5652, 16-Bit, Parallel-Input, Voltage-Output DACs with Internal Reference*. 19-3936; Rev 0; 2/06. 2006. [<http://datasheets.maxim-ic.com/en/ds/MAX5650-MAX5652.pdf>].
109. MAXIM: *MAX5813/MAX5814/MAX5815, Ultra-Small, Quad-Channel, 8-/10-/12-Bit, Buffered Output DACs with Internal Reference and I²C Interface*. 19-6167; Rev 0; 2/12. 2012. [<http://datasheets.maxim-ic.com/en/ds/MAX5813-MAX5815.pdf>].

110. MAXIM: *MAX5816, Ultra-Small, Quad-Channel, 12-Bit, Buffered Output DAC with Internal Reference and I²C Interface*. 19-6149; Rev 0; 2/12. 2012. [<http://datasheets.maxim-ic.com/en/ds/MAX5816.pdf>].
111. MAXIM: *MAX5823/MAX5824/MAX5825, Ultra-Small, Octal Channel, 8-/10-12-Bit, Buffered Output DACs with Internal Reference and I²C Interface*. 19-6185; Rev 0; 2/12. 2012. [<http://datasheets.maxim-ic.com/en/ds/MAX5823-MAX5825.pdf>].
112. MAXIM: *MX7534/MX7535 Microprocessor-Compatible, 14-Bit DACs*. 19-1116; Rev 1; 11/96. 1996. [<http://datasheets.maxim-ic.com/en/ds/MX7534-MX7535.pdf>].
113. MAXIM: *MX7538 μ P Compatible CMOS 14-Bit D/A Converter*. 19-2307; Rev 1; 7/95. 1995. [<http://datasheets.maxim-ic.com/en/ds/MX7538.pdf>].
114. MAXIM: *MX7841 Octal, 14-Bit Voltage-Output DAC with Parallel Interface*. 19-2953; Rev 0; 7/03. 2003. [<http://datasheets.maxim-ic.com/en/ds/MX7841.pdf>].
115. MAXIM: *Precision-Matched Resistor-Divider in SOT23 MAX5491*. 19-3009; Rev 3; 12/04. Maxim Integrated Products. 2004. [<http://datasheets.maxim-ic.com/en/ds/MAX5491.pdf>].
116. Mędrzycki J.: *Technika analogowa i hybrydowa*. Wydawnictwa Naukowo Techniczne. Warszawa 1974.
117. Michalski L. Eckersdorf K.: *Pomiary temperatury*. Wydanie trzecie zmienione. Wydawnictwa Naukowo-Techniczne. Warszawa 1986.
118. MICROCHIP: *MCP41XXX/42XXX Single/Dual Potentiometer with SPITM Interface. DS11195C*. Microchip Technology Inc. 2003. [www.alldatasheet.com/datasheet-pdf/pdf/91959/MICROCHIP/MCP42100T.html].
119. MICROCHIP: *MCP434X/436X 7/8-Bit Quad SPI Digital POT with Non-volatile Memory. DS22233 A*. Microchip Technology Inc. 2009. [www.tme.eu/dok/ROZNE/mcp434x.pdf].
120. Mikołajuk K.: *Podstawy analizy obwodów energo-elektronicznych*. PWN. Warszawa 1998.
121. Millman J., Halkias C.C.: *Układy scalone analogowe i cyfrowe*. Wyd. Naukowo-Techniczne. Warszawa 1976.
122. MINCO: *Sensor Calculator – Resistance table generator. RTD CALC*. [www.minco.com/tools/sensorcalc/rtd/default.aspx].
123. MINCO: *Sensor Calculator – Resistance table generator. Temperature Vs. Resistance. NICEL: NB TCR=6.18e-3, R₀ = 100*. [www.minco.com/tools/sensorcalc/rtd/default.aspx?action=options].
124. Mitra S.K.: *Analiza i synteza układów aktywnych liniowych*. Wyd. Naukowo-Techniczne. Warszawa 1974.
125. National Instruments Corporation: *Application Note 046. Measuring Temperature with RTDs – A Tutorial*. 340557B-01. November 1996. [<http://newton.ex.ac.uk/teaching/CDHW/Sensors/an046.pdf>].
126. National Semiconductor : *DAC121C081/DAC121C085. 12-Bit Micro Power Digital-to-Analog Converter with an I²C-Compatible Interface*. 300049. March 13, 2008., Texas Instruments Incorporated Copyright 2011. [www.ti.com/lit/ds/symlink/dac121c081.pdf].

127. Nawrocki W. *Komputerowe systemy pomiarowe*. Wydawnictwa Komunikacji i Łączności. Wydanie 2. Warszawa 2006.
128. OMEGA: *Tungsten-5 % Rheniumvs. Tungsten-26 % Rhenium. Type C . Reference Tables N.I.S.T. Monograph 175. Revised to ITS-90*. [www.omega.fr/temperature/pdf/Type-C-Thermocouple-Reference-Table.pdf].
129. Pease Robert A.: *Projektowanie układów analogowych. Poradnik praktyczny*. Wydawnictwo BTC. Wydanie I. Legionowo 2005.
130. Philips Semiconductors: *The I²C-BUS Specification. Version 2.1*. January 2000. [http://i2cp.twibright.com/spec/i2c.pdf].
131. Pietrusiński Z.: *MASAP – Mikroprocesorowy system automatyzacji małych i średnich procesów technologicznych*. Konferencja AUTOMATION'02. Wyd. Przemysłowy Instytut Automatyki i Pomiarów, Warszawa, marzec 2002.
132. Pietrusiński Z.: *Właściwości funkcjonalne i algorytmy przemysłowego mikroprocesorowego regulatora MRP-42C*. Konferencja AUTOMATION'97. Materiały konferencyjne tom 1. Warszawa marzec 1997.
133. Podkarpacka Fabryka Aparatury Pomiarowej Limatherm. *Czujniki dla wymagających. Katalog produktów*. Wydanie drugie. 2001.
134. Polski Komitet Normalizacji, Miar i Jakości. PN-83/M-53852: *Termometry elektryczne. Charakterystyki termometryczne oporników (rezystorów) termometrycznych*. Wydanie 3, maj 1989.
135. Polski Komitet Normalizacyjny. Polska Norma: PN-EN 60584-1:1997. *Termoelementy – Charakterystyki*. Grudzień 1997.
136. Polski Komitet Normalizacyjny. Polska Norma: PN-EN 60584-2:1997. *Termoelementy – Tolerancje*. Grudzień 1997.
137. Rudy van de Plassche R.: *Scalone przetworniki analogowo-cyfrowe i cyfrowo-analogowe*. Wydawnictwa Komunikacji i Łączności. Wydanie II. Warszawa 2001.
138. Rząsa M. R., Kiczma B.: *Elektryczne i elektroniczne czujniki temperatury*. Wydawnictwa Komunikacji i Łączności. Warszawa 2005.
139. Schmid H.: An electronic design practical guide to d/a conversion. *Electronic Design*, nr 22, 1968.
140. Schmid H.: *Current dividers convert digital signals into analog voltages*. *Electronics*, November, 1966.
141. Sedra A., Smith K.S.: *Simple digitally – controlled variable – gain linear d.c. amplifier*. *Electronic Engineering*, nr 3/1969.
142. SUMMIT MICROELECTRONICS Inc.: *SMP9517 Nonvolatile DACPOTTM Electronic Potentiometer With Debounced Push Buton Interface*. 2035 3.0 5/10/00. Copyright 2000 SUMMIT MICROELECTRONICS Inc. [http://pdf1.alldatasheet.com/datasheet-pdf/view/139529/SUMMIT/SMP9517.html].
143. Szymczyk P., Szymczyk M., Gajer M.: *Cyfrowe czujniki do pomiarów wielkości nieelektrycznych w automatyce*. PAR nr 4. Warszawa 2010.
144. TERMO APARATURA WROCŁAW: *Charakterystyki termometryczne. Charakterystyka termometryczna rezystorów Ni100 wg DIN 43760*. [www.termoapaparatura.com.pl/files_mce/ni100_pl.pdf].
145. Texas Instruments: *DAC5578 DAC6578 DAC7578, 8-/10-/12-Bit, Octal-Channel, Ultra-Low Glitch, Voltage Output, Two-Wire Interface Digital-to-*

- Analog Converters*. SBAS496A-MARCH 2010-REVISED AUGUST 2010. [www.ti.com/lit/ds/symlink/dac7578.pdf].
146. Texas Instruments: *DAC7678, 12-Bit, Octal-Channel, Ultra-Low Glitch, Two-Wire Interface Digital-to-Analog Converter with 2,5 V Internal Reference*. SBAS493A-FEBRUARY 2010-REVISED AUGUST 2010. [www.ti.com/lit/ds/symlink/dac7678.pdf].
 147. Texas Instruments: *DAC8571 16-Bit, Low Power, Voltage Output, I²C Interface Digital-to-Analog Converter*. SLAS373A-DECEMBER 2002-REVISED JULY 2003. [www.ti.com/lit/ds/symlink/dac8571.pdf].
 148. Texas Instruments: *DAC8574 Quad, 16-Bit, Low-Power, Voltage Output, I²C Interface Digital-to-Analog Converter*. SLAS377B-JANUARY 2003-REVISED DECEMBER 2004. [www.ti.com/lit/ds/symlink/dac8574.pdf].
 149. Texas Instruments: *DAC8820 16-Bit, Parallel Input Multiplying Digital-to-Analog Converter*. SBAS358D-AUGUST 2005-REVISED FEBRUARY 2008. [www.ti.com/lit/ds/symlink/dac8820.pdf].
 150. Texas Instruments: *DAC8822 16-Bit, Dual, Parallel Input Multiplying Digital-to-Analog Converter*. SBAS390A-DECEMBER 2006-REVISED MARCH 2007. [www.ti.com/lit/ds/symlink/dac8822.pdf].
 151. Texas Instruments: *DAC8871 16-Bit, Single-Channel, $\pm 18 V$ Output (Unbuffered, Ultra-Low Power, Serial Interface DIGITAL-TO-ANALOG CONVERTER)*. SBAS396A-JUNE 2007-REVISED JUNE 2008. [www.ti.com/lit/ds/symlink/dac8871.pdf].
 152. Texas Instruments: *DAC9881 18-Bit, Single-Channel, Low-Noise, Voltage-Output DIGITAL-TO-ANALOG CONVERTER*. SBAS438A-MAY 2008-REVISED AUGUST 2008. [www.ti.com/lit/ds/symlink/dac9881.pdf].
 153. TEXAS INSTRUMENTS: *LVDS Application and Data Handbook*. High-Performance Linear Products Technical Staff. Literature Number: SLLD009. November 2002. [www.ti.com/lit/vg/slld009.pdf].
 154. Texas Instruments: *REF102. 10 V Precision Voltage Reference*. SBVS022B-September 2000 – Revised June 2009. [http://focus.ti.com/lit/ds/symlink/ref102.pdf].
 155. Tumanski S.: *Principles of Electrical Measurement*. 1 edition. Taylor & Francis. London, New York. January 2006.
 156. Warsza Z.L.: *Dokładność pomiaru przemysłowymi czujnikami temperatury Pt 100 w układzie mostka niezrównoważonego*. Pomiar Automatyka Robotyka, nr 11/2008.
 157. Warsza Z.L.: *Immitancyjne układy czterobiegunkowe (4-T) w pomiarach wieloparametrowych*. Monografia, Przemysłowy Instytut Automatyki i Pomiarów, Warszawa 2004.
 158. Warsza Z.L.: *Miary dokładności parametrów zewnętrznych czwórnik typu X o zmiennych rezystancjach*. Część (1) Elektronika, nr 2/2006. Część (2) Elektronika, nr 3/2006.
 159. Warsza Z.L.: *Miary dokładności transmitancji mostka rezystancyjnego w przypadkach szczególnych*. Pomiar Automatyka Kontrola, nr 10/2007.
 160. Warsza Z.L.: *Nowe ujęcie opisu dokładności mostka z przemysłowymi czujnikami Pt*. Materiały konferencji PPM'08 „Podstawowe Problemy Metrologii

- w Suchej Beskidzkiej, 11-14 maj 2008. Prace Komisji Metrologii Oddziału PAN w Katowicach, Konferencje, nr 8.
161. Warsza Z.L.: *Właściwości i nieznane zależności mostka rezystancyjnego 4-T jako czwórnika*. Pomiary Automatyka Robotyka, nr 10/2004.
162. Wikipedia: *Widerstandsthermometer aus Wikipedia, der freien Enzyklopädie*. [<http://de.wikipedia.org/wiki/Widerstandsthermometer>].